

Musterlösung Blatt 14Bonus Aufgabe 1

zu zeigen ist hier: $\text{sim}(d^i, h^{t(i)})$

Beweis durch Induktion über i

$$i=0 : h^0 \cdot E = Ein(h^{-1}, eev^{-1})$$

$$= \neg jisr(h^{-1}, eev^{-1}) \wedge \dots$$

$$= 0 \wedge \dots$$

$$= 0$$

$$h^0 \cdot \text{phase} = 0 \quad \text{analog zu}$$

wichtig ist hier:

$$\text{pacc}(h^{-1}, eev^{-1}) = ex(h^{-1}) \vee jisr(h, eev)$$

$$= ex(h^{-1}) \vee 1$$

$$= 1$$

$$\rightarrow h^0 \cdot pc = 0_{32}$$

Der Induktionsanfang gilt (wie auch im Folgenden folgt die Korrektheit auch aus vorherigen Korrektheitsbeweisen)

IS: Fallunterscheidung

- $\neg jisr(h, eev)$

Sei $h.\text{mode}[1] = 1$. Es muss also gezeigt werden: $\text{sim}(d^i, h^{4i})$

zunächst wird gezeigt: $I(d^i) = h^{4i} \cdot I$

$$\begin{aligned} ptea(h^{4i})00 &= h^{4i} \cdot pto[31:2]00 +_{32} 0^{10} \circ vach^{4i}[31:12]00 \\ &= d^i \cdot pto +_{32} 0^{10} \circ h^{4i} \cdot pc[31:2]00 \\ &= d^i \cdot pto +_{32} 0^{10} \circ d^i \cdot pc[31:12]00 \\ &= ptea(d^i, d^i \cdot pc) \end{aligned}$$

$$h^{4i+1} \cdot pte = h^{4i} \cdot m(ptea(h^{4i})) = d^i \cdot m(ptea(h^{4i})00) = d^i \cdot m(ptea(d^i, d^i \cdot pc))$$

$$\begin{aligned}
 \text{ma}(h^{4i+1})00 &= h^{4i+1}.\text{pte}[31:12] \circ h.\text{va}[11:2] 00 \\
 &= h^{4i+1}.\text{pte}[31:12] \circ h.\text{pc}[11:2] 00 \\
 &= h^{4i+1}.\text{pte}[31:12] \circ d.\text{pc}[11:0] \\
 &\Rightarrow d.\text{mu}(\text{pteal}(d^i, d^i.\text{pc})) \\
 &= \text{pma}(d^i, d^i.\text{pc})
 \end{aligned}$$

$$\begin{aligned}
 \rightarrow h^i.I &= h^{4i+1}.m(\text{ma}(h^{4i+1})) = d^i.m(\text{pma}(d^i, d^i.\text{pc})) \\
 &= I(d)
 \end{aligned}$$

Vollkommen analog wird bewiesen, dass im Zyklus $4i+3$ bei einer gefetchten Load o. store Instruktion von der $\text{pma}(d^i, d.\text{ea})[31:2]$ geladen wird

Obige Schlussfolgerung geht aus Fig.202 im Skript hervor und aus

$$\begin{aligned}
 h^{4i}.E &= 0 & h^{4i}.\text{phase} &= 0 \\
 h^{4i+1}.\text{phase} &= \text{phasein}(h^{4i}, \text{eerv}^{4i}) = 1 \\
 h^{4i+1}.E &= \text{Ein}(h^{4i}, \text{eerv}^{4i}) = 0 \\
 h^{4i+2}.E &= h^{4i+1}.E \oplus h^{4i+1}.\text{phase} = 1
 \end{aligned}$$

... Diese Gleichungen erhält man durch einfaches Einsetzen.

Das Gleiche gilt für die Korrektheit der Prädikate pcce , mw , gw

- Sei $h.\text{mode}[1] = 0$: wurde gezeigt in Kapitel 8
- $\text{jist}(h, \text{eerv})$: folgt durch Einsetzen und der Korrektheit der Maschine mit Interrupts

Bonus Aufgabe 2

Nur sich ändernde Komponenten werden angegeben

$$\text{Es gilt stets: } \text{cvm}'.\text{c.pr} = \text{tail}(\text{cvm.c.pr})$$

$$\text{cvm}'.\text{c.prn} = \text{tail}(\text{cvm.c.prn})$$

a) $\text{hd}(\text{cvm.c.pr}) = e = \text{readgpr}(u, i)$

$$\text{cvm}'.\text{c.m}(x) = \begin{cases} \langle \text{cvm.vm}(\tilde{u}).\text{gpr}(i_5) \rangle & x = \text{lv}(e, \text{cvm.c}) \\ \text{cvm.c.m}(x) & \text{sonst} \end{cases}$$



$$\text{hd}(\text{cvm.c.pr}) = \text{writegpr}(u, i, e)$$

$$\text{cvm}'.\text{vm}(\tilde{u}).\text{gpr}(x) = \begin{cases} \tilde{e}_{32} & x = \tilde{i}_{32} \wedge x \neq 0_5 \\ \text{cvm.vm}(\tilde{u}).\text{gpr}(x) & \text{sonst} \end{cases}$$

b) $\text{hd}(\text{cvm.c.pr}) = \text{readpage}(P, u, i)$

$$\text{cvm}'.\text{c.m}(x) = \begin{cases} \langle \text{cvm.vm}(\tilde{u}).m_4(i_{20} \circ j_{10} \circ 00) \rangle & x = P*[j] \quad j \in [0:2^{10}] \\ \text{cvm.c.m}(x) & \text{sonst} \end{cases}$$

$$\text{hd}(\text{cvm.c.pr}) = \text{writepage}(u, i, P)$$

$$\text{cvm}'.\text{vm}(\tilde{u}).m(x) = \begin{cases} \text{byte}(i, \text{cvm.c.m}(P*[j])_{32}) & x = \tilde{i}_{20} \circ j_{10} \circ i_2 \\ & \wedge j \in [0:1023] \\ & \wedge i \in [0:3] \\ \text{cvm}'.\text{vm}(\tilde{u}).m(x) & \text{sonst} \end{cases}$$

c) Sei $y = (d, c)$

$hd(c.pr) = \text{readdir}(ppx, spx)$

$$d'.ms(x) = \begin{cases} d.ms(\widetilde{spx}_{28})[j] & x = \widetilde{ppx}_{20} \circ j_{12} \quad \wedge j \in [0:2^{12}-1] \\ d.ms(x) & \wedge x \in A(\text{ram}) \\ & \text{sonst} \end{cases}$$

$$y' = d'$$

$hd(c.pr) = \text{writedisk}(ppx, spx)$

$$d'.sm(x) = \begin{cases} d.ms_{4K}(\widetilde{ppx}_{20} \circ 0^{12}) & x = \widetilde{spx}_{28} \\ d.sm(x) & \text{sonst} \end{cases}$$

d) `uint readgpr(uint u, uint i) {`

`uint res;`

`res = PCB[u].pcb.gpr(i);`

`return res`

`}`

`void writegpr(uint u, uint i, uint e) {`

`PCB[u].pcb.gpr(i) = e`

`}`

```
void readpage (page* P, uint u, uint i) {  
    uint a;  
    uint b;  
    gpr(1) = PTA[PTO1[u] + i];  
    gpr(2) = P {1};  
    asm (ori 1 1 0b120 012);  
    a = gpr(1) {2};  
    b = gpr(2);  
    copy ms (a, b, 1024)  
}
```

Die Implementation von copy ms findet man auf
S. 365 des Skripts

```
void writepage (uint u, uint i, page* P) {  
    uint a;  
    uint b;  
    gpr(1) = PTA[PTO1[u] + i];  
    asm (ori 1 1 0b120 012);  
    a = gpr(1);  
    gpr(1) = P;  
    b = gpr(1);  
    copy ms (b, a, 1024)  
}
```

Die Implementation von readdisk ist dem Skript auf S. 366 zu entnehmen

```
void writedisk (uint ppx, uint spx) {
    int y;
    write ms (spx, hdbase + 4 * K);
    writems (2, hdbase + 4 * (K+1));
    copyms (ppx*4*hdbase, K);
    y = 2;
    while y != 0 {
        readms (y, hdbase + 4 * K + 4)
    }
}
```

Bonus Aufgabe 3

Sei $N = (N.d, N.ic)$ eine erweiterte Konfiguration.

Die Übergangsfunktion Δ gibt die Menge aller möglichen Nachfolgekonfigurationen an:

$$\Delta(N.d, N.ic) = \begin{cases} \{E(S(d, eev_{isa}^{N.ic}), N.ic + 1)\} & \text{hdidle}(N.d) \\ \{E(S(d, eev_{isa}^{N.ic}), N.ic + 1), (\eta(N.d), N.ic)\} & \text{sonst} \end{cases}$$

Wie wir sehen ist die Berechnung (N^i) nichtdeterministisch.

Indem wir Disk-Schritte umordnen können wir dies vermeiden. Korrektheitsbeweise werden einfacher, die Gefahr für Spaghetti programmierung sinkt.

Zu beachten ist dabei, dass Disk Liveness jetzt für umgeordnete Berechnungen nicht mehr gegeben ist. Deshalb eine zusätzliche Softwarebedingung:

$$\forall j \forall y \in \{x(j), x(j) + 1\} \text{ hdbusy } (M^y.d) \rightarrow \exists t > y : \text{pdacc } (M, t)$$