

Übersicht: Prozessoren }  
 Compiler } Spezifikation  
 BS-Kern } Konstruktion  
 Korrektheit

Benutze Mathematik

Interpretation? XX  
 XX XX Ar  
 :  
 XXXXX XXXXX Mensch

Basis B:  
 Anzahl der Zehen  
 $10 = 1 \cdot B^1 + 0 \cdot B^0$

Möglichkeit der Theorie ohne Kenntnis der Dezimalzahlen (Peano Axiome)

Unärzahlen: 11111

Addition: Strich hinter die Zahl machen

Variablen für Erdenerien: X

Definition:  $(X+1) = X1$

Namen: 1 Eins  
 (1+1) Drei  
 III = (3+1) 2  
 IIII = (2+1) = @ gruft  
 ...

alg. Definition:

$(X+0) = 0$

$(X+(Y+1)) = (X+Y)+1$

Induktion über Y

Satz:  $3+1 = 2$

Satz:  $X+Y = Y+X$

→ Körperaxiome (Landau: Grundlagen der Arithmetik)

Setzt algebraische Notation voraus

Konstanten, Variablen

Ausdrücke  $(X+1) \cdot (Y+3) - 4$

Identitäten  $(a+b)^2 = a^2 + 2ab + b^2$

$$\left. \begin{array}{l} 2 \text{ --- } Y \\ Y = 3 \end{array} \right\} 2 \text{ --- } 1 \text{ --- } 3 = -1$$

Überlagerung v. Symbolen  
 Prioritäten  
 implizite Klammerung

Ablürzungen:  $e^2 = (e \cdot e)$

$\Delta 2^{2^2} = 16$  rechtsassoziativ

Identitäten:  $a^2 + 2ab + b^2 = (a+b)^2$

gelten für allen „Einsetzungen“ der Variablen

Bestimmungsgleichungen:  $a+1=2$

( $\Rightarrow a=3$ ) Definition von vorher  
 $0=1$  Definition aus der Schule

$\Rightarrow$  „=“ ist überladen

Standarddefinition von „Einsetzungen“! Setzt alg. Notation voraus

$\Rightarrow$  für Def. der alg. Notation muß man „einsetzen“ ohne algebr. Notation zu erklären

Entwicklung v. natürlicher Sprache  $\rightarrow$  alg. Notation

Mengenlehre (HW-Design: Keller / Paul)

das Unerklärlücke:  $\sigma$  b (wieso haben wir (ungefähr) die gleiche

|| { Vorstellung davon, was ein Smick ist ???

Ab jetzt: Algebraische Notation und naive Mengenlehre vorausgesetzt

### Kapitel 1: Rechnen mit boole'schen Ausdrücken

Konstanten: 0, 1

Operatoren:  $\sim, \wedge, \vee, \oplus$

boole'sche Funktionen:  $\sim: \{0,1\} \rightarrow \{0,1\}$

$\wedge, \vee, \oplus: \{0,1\}^2 \rightarrow \{0,1\}$

Prioritäten:  $\sim, \wedge, \vee$  (hoch  $\rightarrow$  niedrig)

unär  $\Leftrightarrow$  binär „Punkt vor Strich“

Identitäten:  $X_1 \wedge X_2 = X_2 \wedge X_1$

$(X_1 \wedge (X_2 \wedge X_3)) = ((X_1 \wedge X_2) \wedge X_3)$

$(X_1 \wedge (X_2 \vee X_3)) = (X_1 \wedge X_2) \vee (X_1 \wedge X_3)$

Kommutativgesetz

Assoziativgesetz

Distributivgesetz  $(+, \cdot)_{\vee}$   
 $(+, \cdot)_{\wedge}$

Beweise: Wahrheitstafeln (abhängig von Variablenanzahl)

$X_1 \vee \bar{X}_1 = 1$   
 $X_1 \wedge \bar{X}_1 = 0$

Ablürzung:  $X_1 X_2 \stackrel{\wedge}{=} X_1 \wedge X_2$   
 $\bar{X}_1 \stackrel{\sim}{=} \sim X_1$

$X_1$	$\sim X_1$
0	1
1	0

$X_1$	$X_0$	$X_1 \wedge X_0$	$X_1 \vee X_0$	$X_1 \oplus X_0$
0	0	0	0	0
0	1	0	1	1
1	0	0	1	1
1	1	1	1	0

Lösen von Gleichungen:

$$\bar{x} = 1 \Leftrightarrow x = 0$$

$$\bar{x} = 0 \Leftrightarrow x = 1$$

$$x_1 \wedge x_2 = 1 \Leftrightarrow x_1 = 1 \text{ und } x_2 = 1$$

$$x_1 \wedge \dots \wedge x_n = 1 \Leftrightarrow \forall i \in \{1..n\}: x_i = 1$$

$$x_1 \vee x_2 = 1 \Leftrightarrow x_1 = 1 \text{ oder } x_2 = 1$$

$$x_1 \vee \dots \vee x_n = 1 \Leftrightarrow \exists i \in \{1..n\}: x_i = 1$$

$$f: \{0,1\}^n \rightarrow \{0,1\}$$

gesucht: Ausdruck  $e$  mit Variablen  $x_1, \dots, x_n$ , so daß

$$f(x_1, \dots, x_n) \equiv e \Leftrightarrow f(x_1, \dots, x_n) = 1 \Leftrightarrow e = 1$$

Wiederholung: Operatoren:  $\neg, \wedge, \vee, \oplus$

23.04.2006

$\equiv$  Bestimmungsgleichung } meistens Unterschied aus  
 $\equiv$  Identität } Zusammenhang klar  
 $\Rightarrow$  schreibe meistens " $\equiv$ " statt " $=$ "

Bsp:  $a - 1 = 0$  gilt für ein  $a$   
 $a \equiv a$  alle  $a$

Boolesche Gleichungen lösen:

$$\bar{e} = 0 \Leftrightarrow e = 1 \quad e_1 \wedge \dots \wedge e_n = 1 \Leftrightarrow \forall i: e_i = 1$$

$$\bar{e} = 1 \Leftrightarrow e = 0 \quad e_1 \vee \dots \vee e_n = 1 \Leftrightarrow \exists i: e_i = 1$$

Definition (Schaltfunktion):  $f: \{0,1\}^n \rightarrow \{0,1\}$

Einschub:  $M$  Menge

Definition:  $M^n = \{(a_1, \dots, a_n) \mid a_i \in M \text{ für } i=1..n\}$

$$\underline{\text{z.B.}}: \{0,1\}^2 = \{(0,0), (0,1), (1,0), (1,1)\} = (00, 01, 10, 11)$$

Beispiel: Addierer

a	b	c	c'	s
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

Sum s:  $\{0,1\}^3 \rightarrow \{0,1\}$

Carry c':  $\{0,1\}^3 \rightarrow \{0,1\}$

Gegeben f: Gibt es Ausdruck  $e$ :  $e \equiv f(x_1, \dots, x_n)$

$$e = 1 \Leftrightarrow f(x_1, \dots, x_n) = 1$$

Definition:  $e$  berechnet  $f$

Satz (Darstellungssatz):  $\forall f \exists e$ .  $e$  berechnet  $f$

Beweis: Sei  $x$  Variable,  $E \in \{0, 1\}$

$$x^E = \begin{cases} x & E = 1 \\ \bar{x} & E = 0 \end{cases} \quad \text{literal}$$

Lemma:  $x^E = 1 \Leftrightarrow x = E$

Beweis:  $E = 1$ :  $x^1 = 1 \Leftrightarrow x = 1$   
 $E = 0$ :  $x^0 = \bar{x} = 1 \Leftrightarrow x = 0 \quad \square$

Sei  $a = (a_1, \dots, a_n) \in \{0, 1\}^n$ .

$$m(a) = x_1^{a_1} \wedge x_2^{a_2} \wedge \dots \wedge x_n^{a_n} \quad \text{Monom von } a$$

Lemma:  $m(a) = 1 \Leftrightarrow x_i = a_i$  für alle  $i \in \{1, \dots, n\}$

Beweis:  $m(a) = 1 \Leftrightarrow x_1^{a_1} \wedge \dots \wedge x_n^{a_n} = 1$   
 $\Leftrightarrow x_1 = a_1 \wedge \dots \wedge x_n = a_n \quad \square$

Definition:  $T(f) = \{a \mid f(a) = 1\}$  Träger von  $f$

$$d(f) = \bigvee_{a \in T(f)} m(a)$$

vollständige disj. Normalform  
(DNF)

$$T(f) = \emptyset \Rightarrow d(f) = 0$$

Beweis (Satz):  $d(f) = 1 \Leftrightarrow f(x_1, \dots, x_n) = 1$

$$\Leftrightarrow \exists a \in T(f) : \underbrace{m(a)} = 1$$

$$\Leftrightarrow x = a$$

$$\Leftrightarrow x \in T(f)$$

$$\Leftrightarrow f(x) = 1$$

qed

Definition: Straight line Programm

Geg.: Eingangsvariablen  $\{x_1, x_2, \dots\} \in V$

Straight line Programm: Folge von Zuweisungen  $(z_1 \dots z_n)$  mit:

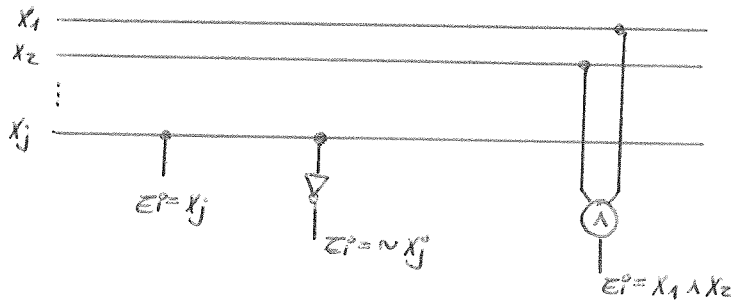
$\forall i \in \{1..n\}$  gilt:

Identität

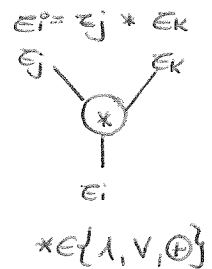
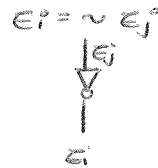
- $z_i \in V$  oder
- $z_i = \sim z_j$ , mit  $j < i$  oder
- $z_i = z_j * z_k$ , mit  $j, k < i$  und  $*$   $\in \{\wedge, \vee, \oplus\}$

Verboten:  $z_i = \bar{z}_i$

Konstruktionsvorschrift für Schaltkreise

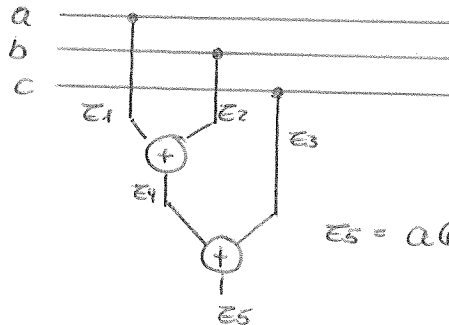


allg.:



Beispiel:

- $z_1 = a$
- $z_2 = b$
- $z_3 = c$
- $z_4 = z_1 \oplus z_2$
- $z_5 = z_3 \oplus z_4$



$z_5 = a \oplus b \oplus c = S(a, b, c)$

Satz:  $\forall$  Booleschen Ausdrücke  $e \exists$  Straight line Programm / Schaltkreis

$S(e) = (z_1 \dots z_n) : z_n \equiv e$

Beweis: Definiere  $K(e) = \#$  Operatoren  $(\sim, \wedge, \vee, \oplus)$ : Komplexität

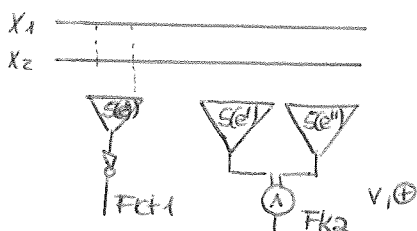
Induktion über  $K(e)$

IA:  $K(e) = 0$  :  $e = 0, 1, x_i$



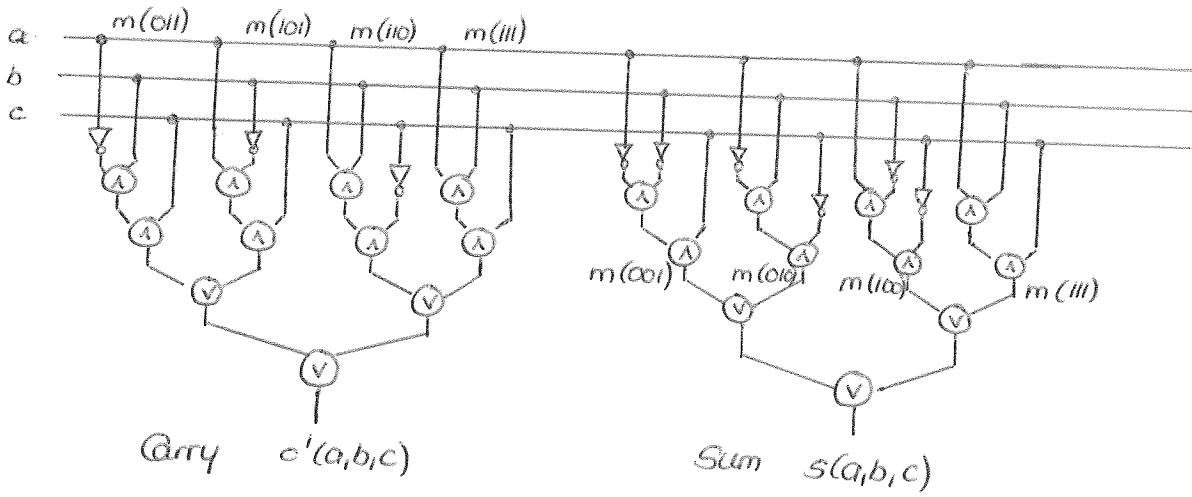
IS:  $K(e) = k \rightsquigarrow K(e) = k+1$ : Fälle:  $e = \sim e'$

$e = e' \wedge e'' (\vee, \oplus)$

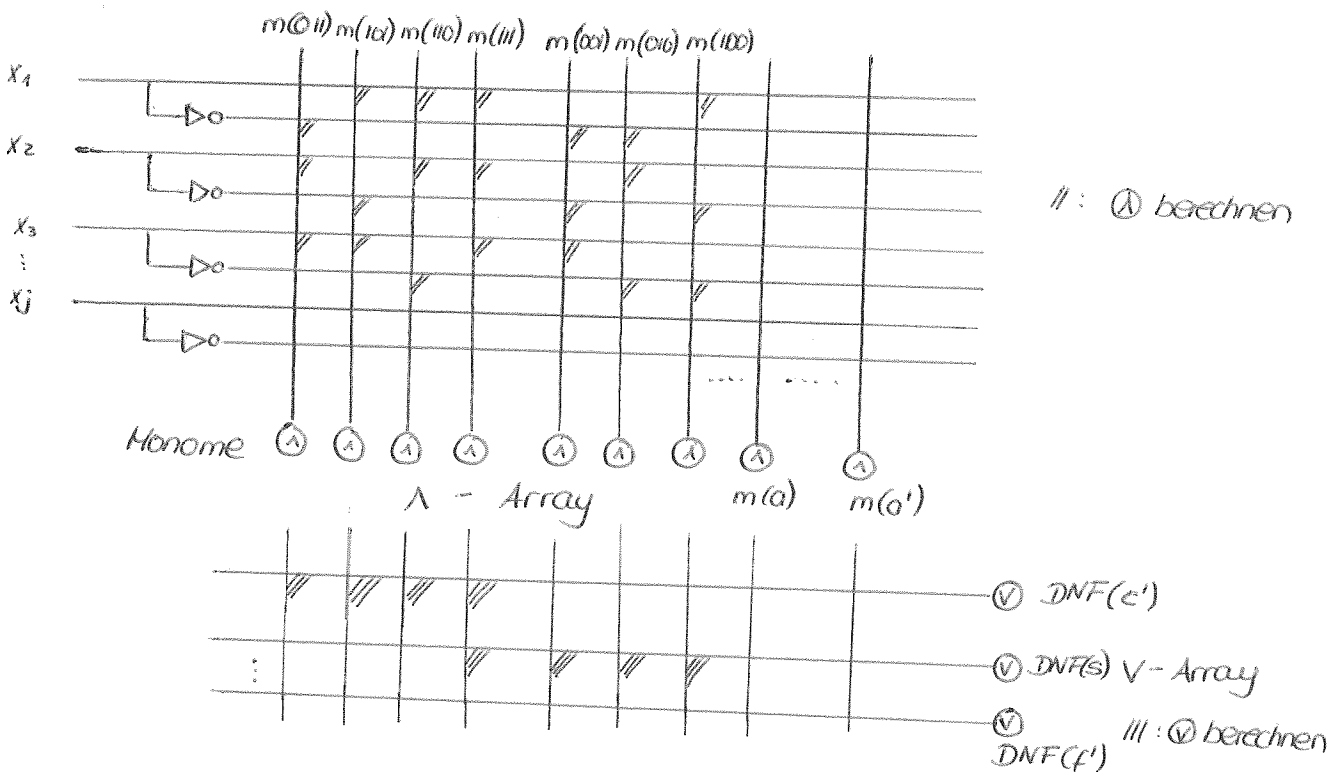


Korollar:  $\forall f: \{0,1\}^n \rightarrow \{0,1\} \exists$  Schaltkreis  $S=(z_1 \dots z_m)$  ( $S$  berechnet  $f$ )  
 mit  $z_m \equiv f(x_1 \dots x_n)$

Forme DNF in Schaltkreis um



Bei Realisierung: Verschwendung der Bauteile



geht nur für kleine  $n$  : • Einsatz in der Kontrolllogik

• PLA (programmable logic array)

$$\# a \text{ in } T(f) \leq \# \{0,1\}^n = 2^n$$

$$f: \{0,1\}^n \rightarrow \{0,1\}$$

# Kapitel 2: Elementare Rechnerarithmetik

$B \in \mathbb{N}, B \neq 0$  Basis der Zahlendarstellung (# der Ziffern)  
 $B \neq 1$

$a_i \in \{0, \dots, B-1\}$  Ziffer

$a = (a_{n-1} \dots a_0) = a[n-1:0]$  Ziffernfolge

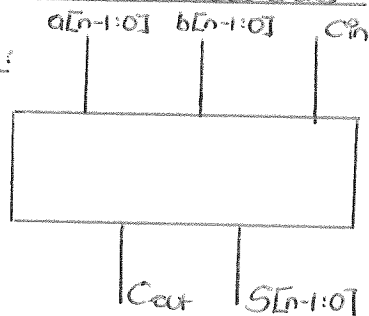
$\langle a[n-1:0] \rangle_B = \sum_{i=0}^{n-1} a_i B^i$  Zahl von  $a$  zur Basis  $B$

Bsp:  $\langle 10 \rangle_2 = 1 \cdot 2^1 + 0 \cdot 2^0 = 2$

$\langle 10 \rangle_{10} = 1 \cdot 10^1 + 0 \cdot 10^0 = 10$

## Definition eines $n$ -Bit-Addierers

Schaltkreis:



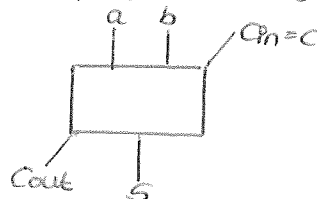
mit  $\langle \text{Cout}, S[n-1:0] \rangle_2$

$= \langle a[n-1:0] \rangle_2 + \langle b[n-1:0] \rangle_2 + C_{in}$

$\langle \text{Cout}, S \rangle = \langle a \rangle + \langle b \rangle + C_{in}$

Volladdierer (Full-Adder) ist ein 1-Bit-Addierer

$\langle c', s \rangle = a + b + c, a, b, c \in \{0, 1\}$  ( $c', s$  in Tabelle vorher spezifiziert)



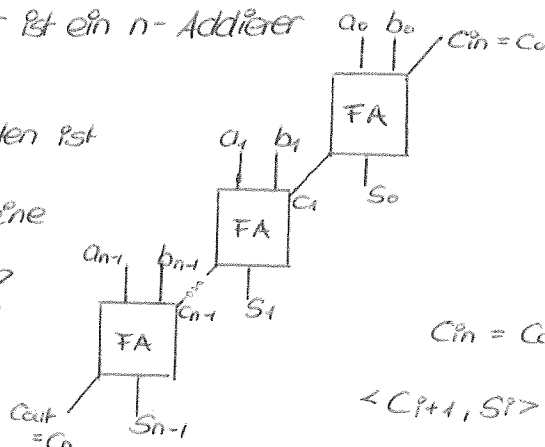
26.04.2006

Satz: Carry-Chain-Addierer ist ein  $n$ -Addierer

Mit welchen Identitäten ist

Schaltkreis (Straight Line

Programm) konstruiert?



$C_{in} = C_0$

$\langle C_{i+1}, S_i \rangle = a_i + b_i + c_i$

Beispiel:

$i$	4	3	2	1	0	$c_n = 0$
$c^i$	1	1	1	0	0	
$a^i$	0	0	1	1	0	$\langle a \rangle = 6$
$b^i$	0	1	0	1	1	$\langle b \rangle = 11$
$s$	1	0	0	0	1	$\langle s \rangle = 17 \quad \checkmark$

$$\begin{aligned}
 1951 &= 19 \cdot 10^2 + \frac{51}{2} \\
 19511 &= 19 \cdot 10^3 + \frac{511}{3}
 \end{aligned}
 \left. \vphantom{\begin{aligned} 1951 \\ 19511 \end{aligned}} \right\} \langle a [n-1 \dots L, L-1 \dots 0] \rangle = \sum_{i=0}^{n-1} a_i \cdot 2^i \\
 &= \sum_{i=L}^{n-1} a_i \cdot 2^i + \sum_{i=0}^{L-1} a_i \cdot 2^i \\
 &= \sum_{j=0}^{n-L-1} a_{L+j} \cdot 2^{L+j} \\
 &= 2^L \cdot \langle a [n-1 \dots L] \rangle$$

Lemma:  $\langle a [n-1:0] \rangle = \langle a [n-1:L] \rangle \cdot 2^L + \langle a [L-1:0] \rangle$

Beweis (Satz): Induktion über  $i$

Induktionsannahme:  $\langle c, S [i-1:0] \rangle = \langle a [i-1:0] \rangle + \langle b [i-1:0] \rangle + c_n$

Induktionsanfang:  $i=1$ : Definition von  $\langle c, S_0 \rangle$

Induktionsschritt:  $i \rightsquigarrow i+1$ :

$$\begin{aligned}
 &\langle a [i:0] \rangle + \langle b [i:0] \rangle + c_n = \\
 &a_i 2^i + \langle a [i-1:0] \rangle + b_i 2^i + \langle b [i-1:0] \rangle + c_n = \\
 &a_i 2^i + b_i 2^i + \langle a [i-1:0] \rangle + \langle b [i-1:0] \rangle + c_n \stackrel{IV}{=} \\
 &(a_i + b_i + c) 2^i + \langle c, S [i-1:0] \rangle \stackrel{\text{Lemma}}{=} \\
 &(a_i + b_i + c) 2^i + \langle S [i-1:0] \rangle \stackrel{\text{Def. Additionsschritt}}{=} \\
 &\langle c_{i+1}, S [i:0] \rangle 2^i + \langle S [i-1:0] \rangle = \\
 &\langle c_{i+1}, S [i:0] \rangle \quad \text{qed}
 \end{aligned}$$

Kosten:  $K(S) = \#$  Gatter in  $S$

Pfad in  $S$ : Folge von Gattern  $e_1 \rightarrow e_2 \dots \rightarrow e_m$

Verzögerungszeit

$$\forall i: \text{Out}(e_i) = \text{In}(e_{i+1})$$

Länge  $m$

Tiefe  $T(S)$ : max. Länge der Pfade in  $S$

Sei  $S_n$  die Länge Carry-Chain Addierer ( $n$  Bits)

$$K(S_n) = n \cdot K(\text{FA}) \text{ billig}$$

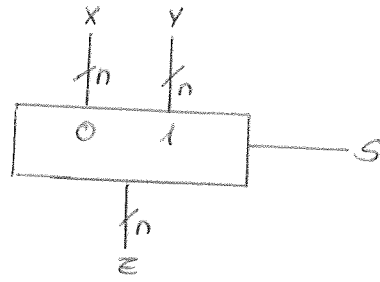
$$T(S_n) = n \cdot T(\text{FA}) \leq 3n \text{ langsam}$$



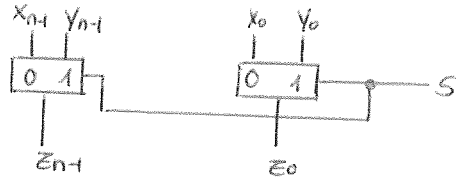
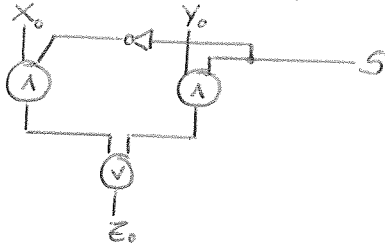
# Schnelle Addierer

Definition:  $n$ -Bit Multiplexer (MUX)

$$E = \begin{cases} X: S=0 \\ Y: S=1 \end{cases}$$



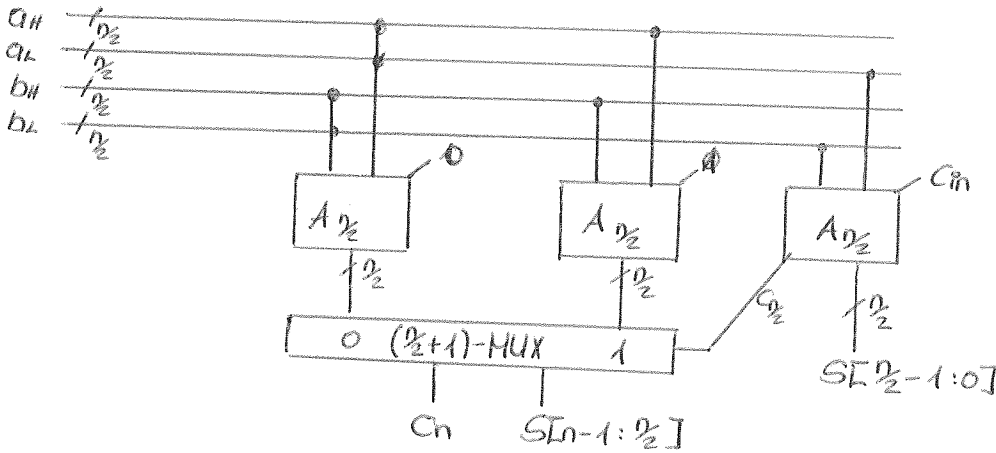
Kostenfunktion: 1-MUX



$$T(n\text{-MUX}) = 3$$

$$A1 = FA$$

$$A_{n/2} \rightarrow A: \begin{aligned} a_H &= a[n-1: n/2] \\ a_L &= a[n/2-1: 0] \end{aligned}$$



Def.  $T_n = T(A_n)$   
 $T_1 = T(FA) = 3$

$$T_n \leq T_{n/2} + 3$$

Differenzgleichung:

Annahme:  $T_1 = 3$   $n = 2^k, k \in \mathbb{N}$   
 $T_n = T_{n/2} + 3$   $k = \log_2 n$

$$T_n = T_{n/2} + 3 = T_{n/4} + 3 + 3 = T_{n/8} + 3 + 3 + 3 \stackrel{\text{Vermutung}}{=} T_{n/2^j} + 3 \cdot j$$

Ende  $j=k: T_{n/2^k} + k \cdot 3 = T_1 + k \cdot 3 = T(FA) + 3 \log_2 n$

E.z.:  $T_n = T(FA) + 3 \log_2 n$

$$n=1: T_1 = \underbrace{T(FA)}_3 + \underbrace{3 \log_2 1}_0 = 3$$

$\checkmark \frac{n}{2} \sim n: T_n = T_{n/2} + 3$  Differenzgleichung  
 ( $k \rightarrow k+1$ )

$$= T(FA) + 3 \log_2 \left(\frac{n}{2}\right) + 3 \quad (IV)$$

$$= T(FA) + 3 \log_2 n - 3 + 3 = T(FA) + 3 \log_2 n$$

qed

$$\bar{x} [n-1:0] = (\bar{x}_{n-1}, \dots, \bar{x}_0)$$

## Subtraktionsalgorithmus

Sei  $x, y \in \{0, 1\}^n$  und  $\langle x \rangle \geq \langle y \rangle$

$$\langle x \rangle - \langle y \rangle = \langle x \rangle + \langle \bar{y} \rangle + 1 \pmod{2^n} \quad (\text{letzten Übertrag wegwelfen})$$

## Exkurs: Modulo-Rechnen

03.05.2006

$\equiv \pmod{k}$  heißt Äquivalenzrelation

$\{0 \dots k-1\}$  Repräsentantensystem

Definition:  $x \pmod{k} \in \{0 \dots k-1\}$  heißt Repräsentant der Äquivalenzklasse von  $x$   
 bzgl.  $\equiv \pmod{k}$  in  $\{0 \dots k-1\}$

Satz:  $x \pmod{k}$ : Rest der ganzzahligen Division von  $x$  durch  $k$  ( $\text{Rest}(x, k) = \beta \in \{0 \dots k-1\}$ )

$$x = k\alpha + \beta, \quad \alpha \in \mathbb{Z}$$

Lemma 1:  $x \equiv y \pmod{k}$   
 $x \in \{0 \dots k-1\} \Rightarrow x = y \pmod{k}$       Beweis: Übung

Lemma 2:  $k = 2^n, m > n$

$$\langle a [m-1:0] \rangle \pmod{2^n} = \langle a [n-1:0] \rangle$$

Beweis:  $\langle a [m-1:0] \rangle = \underbrace{\langle a [m:n] \rangle}_{\in \mathbb{N}} \cdot 2^n + \langle a [n-1:0] \rangle$

$$\Rightarrow \langle a [m-1:0] \rangle \equiv \langle a [n-1:0] \rangle \pmod{2^n}$$

$$\langle a [n-1:0] \rangle \in \{0 \dots 2^n - 1\}$$

Lemma 1  
 $\Rightarrow$  Bekauptung

Subtraktionsalgorithmus:  $x, y \in [0, 1]^n, \langle x \rangle \geq \langle y \rangle$

$$\Rightarrow \langle x \rangle - \langle y \rangle \in \{0 \dots 2^n - 1\}$$

zeige:  $\langle x \rangle - \langle y \rangle \equiv \langle x \rangle + \langle \bar{y} \rangle + 1 \pmod{2^n}$

Lemma 1  
 $\Rightarrow \langle x \rangle \geq \langle y \rangle \Rightarrow \langle x \rangle - \langle y \rangle = \underbrace{\langle x \rangle + \langle \bar{y} \rangle + 1}_{\in [n:0]} \pmod{2^n}$

Lemma 2  
 $\Rightarrow \langle x \rangle - \langle y \rangle = \langle z [n-1:0] \rangle$

Definition:  $x \in [0, 1]^n$

$$[x] = -x_{n-1} \cdot 2^{n-1} + \langle x[n-2:0] \rangle \in \mathbb{T}_n = \{-2^{n-1}, \dots, 2^{n-1}-1\}$$

heißt two's complement Darstellung (der Längen) von  $[x]$

Lemma 3:  $[x] < 0 \iff x_{n-1} = 1$

Beweis:  $x_{n-1} = 0 \quad \langle x[n-1:0] \rangle \geq 0 \quad x_{n-1} : \text{sign-bit}$   
 $[x] \leq 2^{n-1} + (2^{n-1}-1)$

Lemma 4:  $\langle a \rangle = [0a]$

Beweis:  $a \in [0, 1]^n$   
 $[0a] = -0 \cdot 2^n + \langle 0[n-1:0] \rangle = \langle a \rangle$

Lemma 5:  $[x] = [x_{n-1} x] \quad , \quad x \in \{0, 1\}^n \quad (\text{sign Extension Lemma})$

Beweis:  $[x_{n-1} x[n-1:0]] = -x_{n-1} \cdot 2^n + \langle x[n-1:0] \rangle$   
 $= -x_{n-1} \cdot 2^n + x_{n-1} \cdot 2^{n-1} + \langle x[n-2:0] \rangle$   
 $= -2^{n-1} x_{n-1} + \langle x[n-2:0] \rangle = [x]$

Lemma 6:  $\langle x \rangle \equiv [x] \pmod{2^n}$

Beweis:  $[x] - \langle x \rangle = -2^{n-1} x_{n-1} + \langle x[n-2:0] \rangle$   
 $- 2^{n-1} x_{n-1} + \langle x[n-2:0] \rangle$   
 $= -2^n x_{n-1} \equiv 0 \pmod{2^n}$

Lemma 7:  $-[x] = \bar{x} + 1$

Beweis:  $[\bar{x}] = -\bar{x}_{n-1} \cdot 2^{n-1} + \langle \bar{x}[n-2:0] \rangle \quad y \in \{0, 1\} \quad \bar{y} = 1-y$   
 $= -(1-x_{n-1}) \cdot 2^{n-1} + \sum_{i=0}^{n-2} (1-x_i) \cdot 2^i$   
 $= x_{n-1} \cdot 2^{n-1} - \langle x[n-2:0] \rangle - 2^{n-1} + \sum_{i=0}^{n-2} 2^i$   
 $= -[x] - 1$

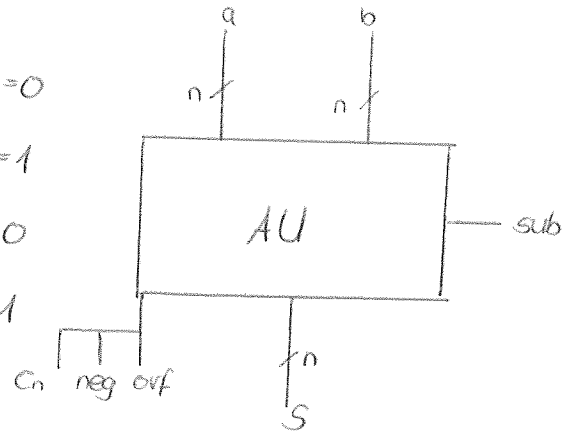
Beweis (Subtraktion):  $\langle x \rangle - \langle y \rangle = \langle x \rangle - [0y] \quad \text{Lemma 4}$   
 $= \langle x \rangle + [1\bar{y}] + 1 \quad \text{Lemma 7}$   
 $= \langle x \rangle - 2^n + \langle \bar{y} \rangle + 1$   
 $\equiv \langle x \rangle + \langle \bar{y} \rangle + 1 \pmod{2^n}$

qed

Definition: AU (arithmetic unit)

$$\langle S \rangle = \begin{cases} \langle a \rangle + \langle b \rangle \bmod 2^n & \text{sub} = 0 \\ \langle a \rangle - \langle b \rangle \bmod 2^n & \text{sub} = 1 \end{cases}$$

Exaktes Ergebnis:  $\text{res} = \begin{cases} [a] + [b] & \text{sub} = 0 \\ [a] - [b] & \text{sub} = 1 \end{cases}$



$$\text{neg} = 1 \Leftrightarrow \text{res} < 0$$

$$\text{ovf} = 1 \Leftrightarrow \text{res} \notin T_n$$

Bemerkung:  $\text{res} \in T_{n+1}$

$$\text{res} \in [-2^n, \dots, 2^n - 2] \subset T_{n+1}$$

$$[a], [b] \in T_n = \{-2^{n-1}, \dots, 2^{n-1} - 1\}$$

Satz: 1)  $\text{ovf} = 1 \Leftrightarrow C_n \neq C_{n+1}$

2)  $\text{ovf} = 0 \Leftrightarrow [S] = \text{res}$

08.05.2006

Beweis: ad 1)  $a + d + C_n =$

$$-a_{n-1}2^{n-1} - d_{n-1}2^{n-1} + \langle a[n-2:0] \rangle + \langle d[n-2:0] \rangle + C_n =$$

$$-a_{n-1}2^{n-1} - d_{n-1}2^{n-1} + \langle C_{n-1}, S[n-2:0] \rangle =$$

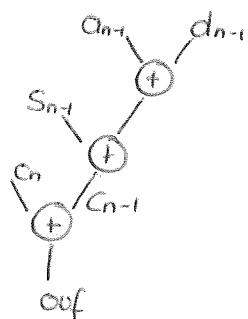
$$-C_{n-1}2^{n-1} + C_{n-1}2^{n-1}$$

$$-\langle C_{n-1}, S_{n-1} \rangle 2^{n-1} + 2C_{n-1}2^{n-1} + \langle S[n-2:0] \rangle =$$

$$-2^n C_n + 2^n C_{n-1} + [S[n-1:0]]$$

Fall 1:  $C_n = C_{n-1} \quad \checkmark$

Fall 2:  $C_n \neq C_{n-1}$



a)  $C_n = 1, C_{n-1} = 0 : -2^n + \underbrace{[S[n-1:0]]}_{\leq 2^{n-1}} = [a] + [d] + T_n \leq 2^{n-1} - 1 \notin T_n$

b)  $C_n = 0, C_{n-1} = 1 : [a] + [d] + C_n = 2^n + \underbrace{[S[n-1:0]]}_{\geq -2^{n-1}} \geq 2^{n-1} \notin T_n$

$$[d] + C_n = \begin{cases} [d] & \text{sub} = 0 \\ [d] & \text{sub} = 1 \end{cases}$$

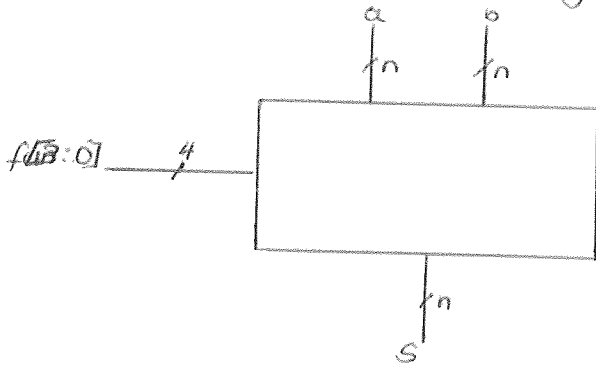
$C_{n-1}$ : nicht in jedem Addierer berechnet

$$S_{n-1} = a_{n-1} \oplus d_{n-1} \oplus C_{n-1}$$

$$C_n \neq C_{n-1} \Leftrightarrow C_n \oplus C_{n-1} = 1$$

ad 2)  $[a] + [d] + c_n = [a_{n-1} a] + [d_{n-1} d] + c_n \in T_{n-1}$

Definition: n-Arithmetic Logic Unit (n-AU)



Notation:

$a \cdot b \hat{=} (a_{n-1} \cdot b_{n-1}, \dots, a_0 \cdot b_0)$

$0^n \hat{=} \underbrace{0, \dots, 0}_n$  n Nullen analog  $1^n$

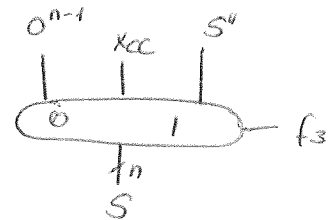
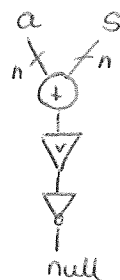
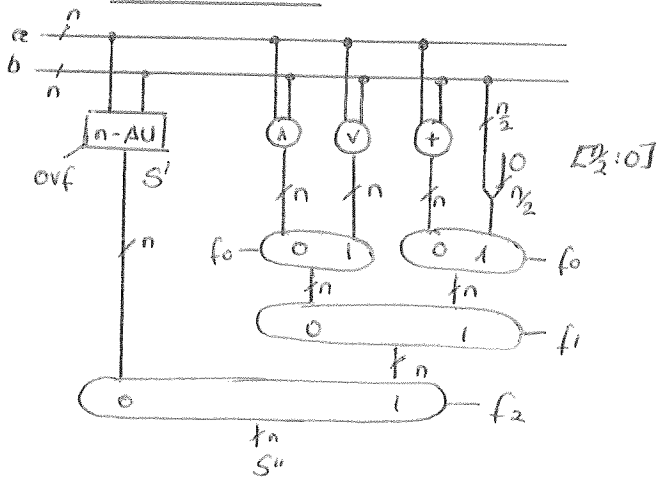
Funktion

f[3:0]	S	ovf	f[3:0]	xcc (q, b, f)
0 0 0 0	$a +_n b$	ovf	$\leq$	0
0 0 0 1	$a +_n b$	0	1 0 0 0	$[a] > [b]$
0 0 1 0	$a -_n b$	ovf	1 0 0 1	$[a] = [b]$
0 0 1 1	$a -_n b$	0	1 0 1 0	$[a] \geq [b]$
0 1 0 0	$\wedge$		1 0 1 1	$[a] < [b]$
0 1 0 1	$\vee$		1 1 0 0	$[a] < [b]$
0 1 1 0	$\oplus$		1 1 0 1	$[a] + [b]$
0 1 1 1	$b[n/2:0] \cdot 0^{n/2}$		1 1 1 0	$[a] \leq [b]$
			1 1 1 1	1

pos  
null  
neg

xcc  $\hat{=}$  fixed point condition code

Konstruktion



$\rightarrow$  neg aus AU

$\rightarrow$  null  $(\forall_i (a_i \oplus b_i))$

$\rightarrow$  pos =  $\overline{\text{null}} \wedge \overline{\text{neg}}$

$\rightarrow$  xcc =  $(f_2 \wedge \text{neg}) \vee (f_1 \wedge \text{null}) \vee (f_0 \wedge \text{pos})$

# Kapitel 3 : Prozessor

Definition: Mathematische Maschine (Modell für schrittweises Rechnen)

$$M = (K, k_0, \delta) \quad \text{mit } K: \text{Menge der Konfigurationen}$$

$$k_0 \in K: \text{Startkonfiguration}$$

$$\delta: \text{Übergangsfunktion}$$

Definition: Rechnung

$$\forall i: k_{i+1} = \delta(k_i)$$

$$\text{Notation: } \delta^n(k) = \delta(\delta^{n-1}(k)) \quad n\text{-Schritte}$$

$$\delta^0(k) = k$$

Beispiel: 1) Hardware: Konf h

$h^0$  nach reset  
 $h^t$  während Takt  $t$

2) DLX: Konf d

$d^i$  vor Ausführung der  $i$ -Instruktion

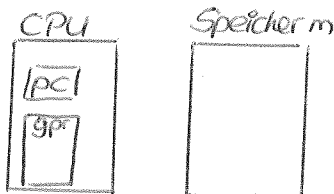
Spezifikation DLX Instruktionssatz

11.05.2006

durch mathematische Maschine  $M = (K, k_0, \delta)$

$$c \in K: \delta(c) = c' \quad \text{Ausführung einer Instruktion}$$

$C$ : „benutzersichtbare“ Daten im Prozessor



$$c = (c.pc, c.gpr, c.m)$$

$$c.m: \{0,1\}^{32} \rightarrow \{0,1\}^8$$

$$c.m(a) = x$$

$a$  = Adresse  
 $x$  = Datum

general purpose register:  $c.gpr: \{0,1\}^5 \rightarrow \{0,1\}^{32}$

$$c.gpr(0^5) = 0^{32} \quad \text{Konstante } '0^{32}' \text{ immer verfügbar}$$

$c.pc \in \{0,1\}^{32}$  program counter, zeigt im Speicher auf nächste auszuführende Instruktion  $\in \{0,1\}^{32}$

$$m: \{0,1\}^{32} \rightarrow \{0,1\}^8 \quad d = \mathbb{N}, a \in \{0,1\}^{32}$$

$$m_d(a) = m(\underbrace{a}_{d_{32}} \underbrace{a_{32-32}}_{132}) \circ m(a)$$

Linke enden

$$d_m (<a>-d-1)$$

## Konvention zur Notation

Komponenten  $x$  in Konfiguration  $c$ :  $c.x$  record notation

alle anderen aus  $c$  definierbaren Größen:  $f(c)$  Funktionsnotation

$I(c) = c.m_4(c.pc) \in \{0,1\}^{32}$  in Konf.  $c$  auszuführende Notation

Instruktionsformate (siehe alle Skripte)

$$\text{Htype}(c) = (c.pc(c) = 0^6) = \overline{I(c)}_{31} \wedge \overline{I(c)}_{30} \wedge \dots \wedge \overline{I(c)}_{26}$$

$$j\text{type}(c) = (c.pc(c)) \in \{000010, 000011, 111110, 111111\}$$

$$i\text{type}(c) = \overline{\text{Htype}(c)} \vee \overline{j\text{type}(c)}$$

$$RS1(c) = I(c) [25:21]$$

$$RD(c) = \begin{cases} I(c) [15:11] & : \text{Htype}(c) \\ I(c) [20:16] & : \text{sonst} \end{cases}$$

$$RS2(c) = I(c) [20:15]$$

$$\overline{\text{imm}}(c) = I(c) [5:0]$$

$$i\text{imm}(c) = \begin{cases} I(c) [25:0] & : j\text{type}(c) \\ I(c) [15:0] & : \text{sonst} \end{cases}$$

$$sxi\text{imm}(c) = \begin{cases} (I(c)_{25})^6 & I(c) [25:0] : j\text{type}(c) \\ ((I(c)_{15})^6 & I(c) [15:0] : \text{sonst} \\ \in \{0,1\}^{32} \end{cases}$$

$$\underline{\text{Lemma: } [sxi\text{imm}(c)] = [i\text{imm}(c)]}$$

## Instruktion decoding

$$lw(c) = (opc(c) = 100011)$$

Semantik:  $lw(c) \rightarrow c' = c \dots$  auf Speicher zugreifen an Adresse

$$ea(c) = c.gpr(RS1(c) +_{32} sxi\text{imm}(c)) \quad \text{Adressierungsmodus "register imm."}$$

$$RS1(c) = 0^5$$

$$c.gpr(RS1(c)) = 0^{32} \text{ Immediate}$$

$$c'.gpr = \begin{cases} c.m_4(ea(c)) & x = RD(c) \\ c.gpr(x) & \text{sonst} \end{cases} \quad \text{Speicherinhalt in gpr speichern}$$

$$c'.m = c.m$$

$$c'.pc = c.pc +_{32} 4_{32}$$

$$sw(c) = (opcode(c) = 101011)$$

$$c'.m_4(ea(c)) = c.gpr(RD(c)) \quad \Delta \text{ D NICHT Destination (sondern Quelle)}$$

$$c'.m(x) = c.m(x) \quad x \notin \{ea_4(c) \dots ea(c +_{32} 3_{32})\}$$

$$c'.gpr = c.gpr \quad c'.pc = c.pc +_{32} 4_{32}$$

$\text{compr}(c) = (I(c) [31:30] = 01)$  compute immediately

$\text{compr}(c) = \text{rtype} \wedge (I(c) [5:4] = 00)$  compute register

$\text{aluf}(c) = \begin{cases} I(c) [3:0] & : \text{rtype}(c) \\ I(c) [29:26] & : \text{sonst} \end{cases}$  alu function

$\text{lop}(c) = c.\text{gpr}(RS1(c))$

$\text{rop}(c) = \begin{cases} c.\text{gpr}(RS2(c)) & : \text{rtype} \\ \text{siximm}(c) & : \text{sonst} \end{cases}$  left/right operand

$\text{comp}(c) = \text{compr}(c) \vee \text{compi}(c)$  compute

$c'.\text{gpr}(x) = \begin{cases} \text{aluop}(\text{lop}(c), \text{rop}(c)) \oplus \text{aluf}(c) & : x = RD(c) \wedge x \neq 0^5 \\ c.\text{gpr}(x) & : \text{sonst} \end{cases}$

$c'.m = c.m$

$c'.pc = c.pc + 4$

$\text{jr}(c) \rightarrow$  jump register

$c'.pc = c.\text{gpr}(RS1(c))$      $c'.m = c.m$      $c'.\text{gpr} = c.\text{gpr}$

$\text{jal}(c) \rightarrow$  jump and link (procedure call)

$c'.pc = c.\text{gpr}(RS1(c))$

$c'.\text{gpr}(x) = \begin{cases} c'.pc + 4 & : x = 15 \\ c.\text{gpr}(x) & : \text{sonst} \end{cases}$

15.05.06

Kontrolloperationen:

$I [31:26]$

1101	00	beqz	$PC = PC + (RS1 = 0? \langle \text{siximm} : 4 \rangle)$	branch equal zero
	01	bne	$PC = PC + (RS1 \neq 0? \langle \text{siximm} : 4 \rangle)$	branch not equal zero
	10	jr	$PC = RS1$	jump register
	11	jal	$PC = RS1, R31 = PC + 4$	jump register

$A(c) = c.\text{gpr}(RS1(c))$

$\Rightarrow \text{btaken}(c) = (\text{beqz}(c) \wedge A(c) = 0^{32}) \vee (\text{bne}(c) \wedge \overline{A(c) = 0^{32}})$

Produkt:  $A\text{eqz}(c) = (A(c) = 0^{32})$

$\text{branch}(c) = \text{beqz}(c) \vee \text{bne}(c) = (I(c) [31:27] = 11010)$

$\text{btaken}(c) = \text{branch}(c) \wedge (\overline{I(c)}_{26} \wedge A\text{eqz}(c) \vee I(c)_{26} \wedge \overline{A\text{eqz}(c)})$

$= \text{branch}(c) \wedge (I(c)_{26} \oplus A\text{eqz}(c))$

$\text{jump}(c) = \text{j}(c) \vee \text{jal}(c) \vee \text{jr}(c) \vee \text{jalr}(c)$

$\text{control}(c) = \text{branch}(c) \vee \text{jump}(c)$



$$jbtaken(c) = btaken(c) \vee jump(c)$$

$$btarget(c) = \begin{cases} c.pc + 32 < satimm(c) > & : branch(c) \vee j(c) \vee jal(c) \\ A(c) & : jr(c) \vee jalr(c) \end{cases}$$

Spezifikation

$$c'.pc = \begin{cases} c.pc + 32 & : \overline{jbtaken(c)} \\ btarget(c) & : jbtaken(c) \end{cases}$$

$$c'.m_4(ea(c)) = c.gpr(RD(c)) : sw(c)$$

$$c'.m(x) = c.m(x) : sw(c) \vee sw(c) \wedge x \notin \{ea(c), \dots, ea(c) + 32, 332\}$$

$$c'.gpr(x) = \begin{cases} 0^{32} & : x=0^5 \\ c.m_4(ea(c)) & : lw(c) \wedge x = RD(c) \wedge x \neq 0^5 \\ aluop(top(c), rop(c), aluf(c)) & : (comp(c) \vee comp8(c)) \wedge x = RD(c) \wedge x \neq 0^5 \\ c.pc + 32 & : (jal(c) \vee jalr(c)) \wedge x = 1^5 \\ c.gpr(x) & : sonst \end{cases}$$

Exkurs: Assemblerprogrammierung

17.05.2006

Arithmetik: 32-bit binär  $(2^{32}, t_{32}, n_{32})$

$$c^0.pc = 0$$

$$b < 2^{15} - 4, b + 4 \in T_{32}$$

$$m_4(b) = n \text{ anfangs: } C^0$$

$$C^T m_4(b+4) = \sum_{i=1}^n i \text{ schließlich: } C^T$$

Schleife: vom  $(j+1)$ ten Durchlauf der Schleife  $(c^{sg})$

$$S(j) = n + (n-1) + (n-2) \dots + (n-j) = C^{(sg)} - gpr(2)$$

$$n-j = C^{(sg)} \cdot gpr(i)$$

$I(j)$  Induktionsbehauptung  
(Schleifeninvariante)

Programm:

$$S(j+1) = S(j) + 4 = 4j + 2$$

0: gpr(1) = n  
4: gpr(2) = gpr(4)

gpr(1) = m<sub>4</sub>(gpr(0) + b)  
gpr(2) = gpr(1) + gpr(0)  
(In C<sup>2</sup> gilt I(c)<sup>sg</sup> st<sub>1</sub> = 2

lw 0 1 b  
add 1 0 2

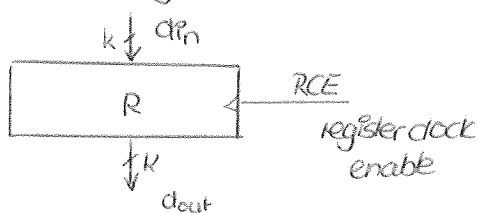
8: gpr(1) = gpr(1) - 1  
12: if (gpr(1) = 0) goto 4  
16: gpr(2) = gpr(2) + gpr(1)  
20: goto 8  
24: m<sub>4</sub>(b+4) = gpr(2)

PC(gpr(1) = 0? PC + x = PC + 4)  
PC = PC - 12  
m<sub>4</sub>(gpr(0) + b + 4) = gpr(2)

sub 1 1 1  
beqz 1 x  
add 1 2 2  
j -12  
sw 0, 2, b+4

# Prozessorbau: Erweiterung des HW-Modells

n-Bit-Register:



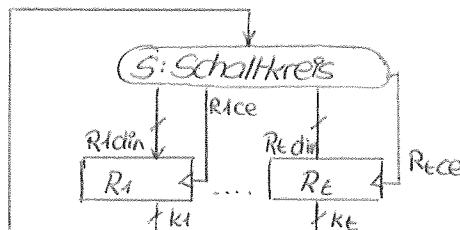
Hardwarekonfiguration h:

$$h = (\dots h_i \cdot R \dots) \quad h_i \cdot R \in \{0, 1\}^k$$

$$h = (h_0 \cdot R_1, \dots, h_l \cdot R_l)$$

Registeroutput in Konfiguration h:

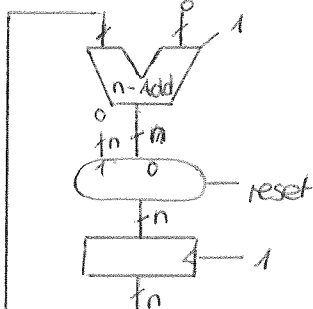
$$R_{dout}(h) = h_0 \cdot R$$



h legt alle Inputs von S:  $R_{idout}(h)$ ,  $i=1..l$  fest

→ Registerinputs  $R_{id in}(h)$ ,  $R_{ice}(h)$  sind definiert durch S berechnete Funktion mit Input  $R_{idout}(h)$ , ...  $R_{edout}(h)$

Beispiel: Zähler



$$h = (h_0 \cdot R)$$

$$\text{reset in Takt } t: (h^t) \quad \text{reset}^{-1} = 1 \\ \text{reset}^t = 0, \quad t \geq 0$$

$$\text{Ziel: } h_0 \cdot R \in \mathbb{O}^n$$

$$h^t \cdot R = \text{bin}_n(t) \bmod 2^n = t_n$$

$$h^{t+1} \cdot R = \begin{cases} R_{id in}(h^t) & : ce(h^t) = 1 \\ h^t \cdot R & : ce(h^t) = 0 \end{cases}$$

Im Bsp:  $h^t \cdot R = t_n$

$$\Rightarrow S(h^t) = (t+1)_n \quad \text{Definition Addierer}$$

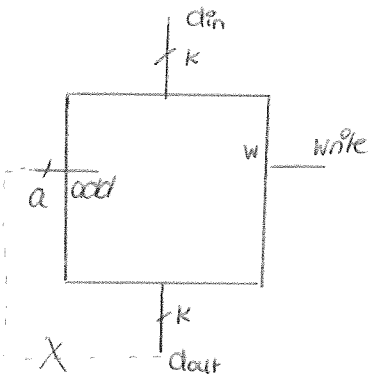
$$R_{id in}(t) = S(h^t) \quad \text{Definition Mux, reset}^t \stackrel{!}{=} 0, t \geq 0$$

$$R \cdot ce^t = 1 \quad \text{für alle } t$$

$$h^{t+1} \cdot R = (t+1)_n$$

□ Korrektheitsbeweis

Speicher,  $2^a \times k$  RAM (random access memory)



$h \cdot S: \{0,1\}^a \rightarrow \{0,1\}^k$  (Komponente der Konfiguration)

$S_{\text{out}}(h) = h \cdot S(S_{\text{adr}}(h))$

$h^{t+1} \cdot S(x) = \begin{cases} S_{\text{cin}}(h^t) & : x = S_{\text{adr}}(h^t) \wedge \text{sin}(h^t) \\ h^t \cdot S(x) & : \text{sonst} \end{cases}$

$x \in \{0,1\}^a$  Adresse

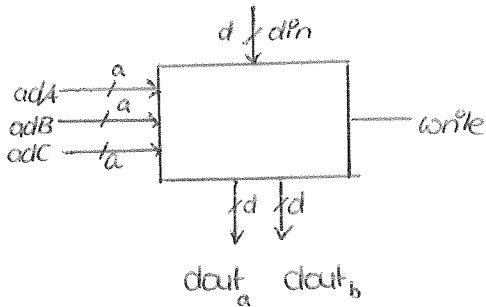
verbieten, da Adresse nicht mehr definiert war

22.05.2006

DLX Konfiguration  $c^0, c^1, c^2 \dots$   $c^{i+1} = \delta_D(c^i)$   $\delta_D$ : Instruktionensatz

HW Konfiguration  $h^0, h^1, h^2 \dots$   $h^{i+1} = \delta_H(h^i)$   $\delta_H$ : HW-Übergangsfunktion

Definition: 3-Port-RAM



$d: \{0,1\}^a \rightarrow \{0,1\}^d$

$d_{\text{outA}}(h) = h \cdot S(\text{adA}(h))$

$d_{\text{outB}}(h) = h \cdot S(\text{adB}(h))$

$h \cdot S(x) = \begin{cases} d_{\text{in}}(h) & : w(h) = 1 \wedge x = \text{adC}(h) \wedge x \neq 0^a \\ h \cdot S(x) & : \text{sonst} \end{cases}$

$h \cdot S(0^a) = 0^d$

Wann ist die Hardware korrekter DLX Processor?

=> Hardware simuliert Processor.

Hardware Konfiguration

$h = (h \cdot IR, h \cdot gpr, h \cdot pc, h \cdot m, h \cdot ex)$

$h \cdot IR \in \{0,1\}^{32}$  Instruktionregister

$h \cdot gpr$ : 3-port RAM  $2^5 \times 32$

$h \cdot m$ : 3-port RAM  $2^{30} \times 32$

$h \cdot ex \in \{0,1\}$  execute bit

$h \cdot pc: \{0,1\}^{32} \rightarrow \{0,1\}^{32}$  program counter

Plan: Eine DLX Instruktion wird durch 2Takte simuliert:

fetch ( $h^{2i} \cdot ex = 0$ ): Laden von  $IC^i$  in  $h^{2i+1} \cdot IR$

execute ( $h^{2i} \cdot ex = 1$ ): Ausführung

Satz: Prozessor-Korrektheit

Behauptung:  $\forall i: h^{2i}.pc = c^i.pc \quad h.pc \in \{0,1\}^{32}$

$$h^{2i}.gpr = c^i.gpr$$

$$h^{2i}.m = c^i.m$$

Voraussetzung:  $reset^{-1} = 1$   
 $reset^t = 0 \quad : t \geq 0$

Va)  $h^{2i}.m(a) = c^i.m_4(a00)$  // unrealistisch stark  $\Rightarrow$  Real.: Va) gilt nicht

Vb)  $h^0.m \neq c^0.m$

gilt für Teil von RAM:  
 ROM, read only memory

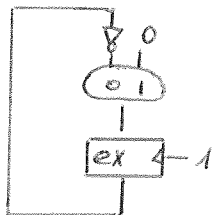
Software Bedingung:

Register erst lesen, nachdem sie geschrieben wurden

Software Bedingung: Alignment

alle  $\langle c^i.pc \rangle, \langle eq(c^i) \rangle$  müssen durch 4 teilbar sein.

Ereue Schaltkreis:



Lemma:  $h^t.ex = 1 \Leftrightarrow t$  ungerade

Lemma:  $h^{2i+1}.IR = I(c^i)$

Beweis: Teil des Induktionsschritts des Satzes

$$h^{2i}.pc = c^i.pc \quad IV$$

$$h^{2i}.ex = 0 \quad \text{Lemma}$$

$$ad(h^{2i}) = h^{2i}.pc \quad [31:2]$$

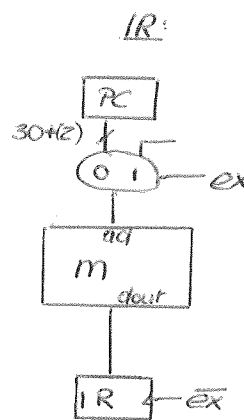
$$= c^i.pc \quad [31:2]$$

$$Dout(h^{2i}) = h^{2i}.m(c^i.pc \quad [31:2])$$

$$= c^i.m_4(c^i.pc \quad [31:2]00) \quad IV$$

$$= c^i.m_4(c^i.pc) = I(c)$$

$$h^{2i+1}.IR = Dout(h^{2i}) = I(c^i)$$



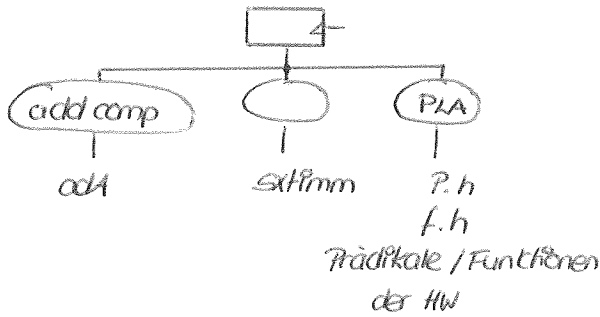
$$\text{HW: } \begin{aligned} \text{gpr}(w) &= \text{ex } 1 \\ \text{m.w} &= \text{ex } 1 \end{aligned}$$

$$\text{gprw}(h^{zi}) = \text{m.w}(h^{zi}) = 0$$

$$\Rightarrow h^{zi+1} \cdot \text{gpr} = h^{zi} \cdot \text{gpr} \stackrel{\text{iv}}{=} c^i \cdot \text{gpr}$$

$$h^{zi+1} \cdot \text{m}(x) = h^{zi} \cdot \text{m}(x) \stackrel{\text{iv}}{=} c^i \cdot \text{m}_4(x00)$$

Instruktiondecoder



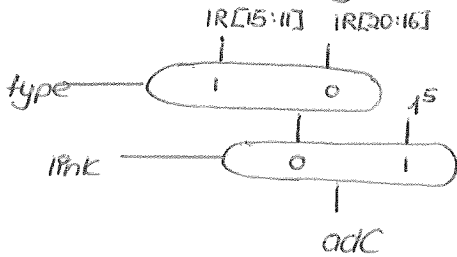
$p.h$  und  $p(c)$ :

$$p(c) = p'(I(c)) \quad \text{E. B. } \text{lw}(c), \text{add}(c)$$

$$p.h = p'(IR)$$

Lemma: 
$$\begin{aligned} p.h(h^{zi+1}) &= p(c^i) \\ f.h(h^{zi+1}) &= f(c^i) \end{aligned}$$

Adressberechnung



$$\text{link}(c) \rightarrow \text{adC} = 15$$

$$\overline{\text{link}(c)} \rightarrow \text{adC}(h^{zi+1}) = \text{ra}(c^i)$$

$$\text{adA} = \text{IR}[25:21]$$

$$\text{adB} = \text{IR}[20:16]$$

$$\text{adA}(h^{zi+1}) = \text{RS1}(c^i)$$

$$\text{adB}(h^{zi+1}) = \text{RS2}(c^i)$$

$$A(h^{zi+1}) = \underbrace{h^{zi+1}}_{c^i \cdot \text{gpr}} \cdot \text{gpr}(\underbrace{\text{adA}(h^{zi+1})}_{\text{RS1}(c^i)})$$

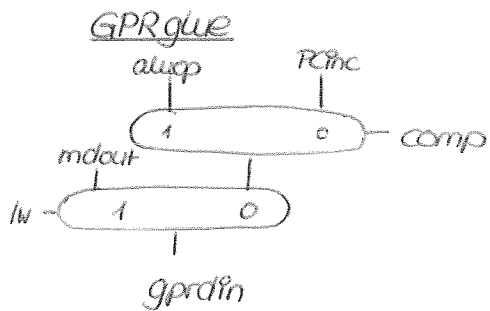
Klausur:  $\text{sixtimm}(h^{zi+1}) = \text{sixtimm}(c^i) \quad *$

$$\underline{\text{lop}(h^{zi+1})} = \text{lop}(c^i)$$

$$\underline{\text{rop}(h^{zi+1})} = \begin{cases} \text{B}(h^{zi+1}) : \text{rtype}(h^{zi+1}) \\ \text{sixtimm}(h^{zi+1}) : \text{sonst} \end{cases} = \begin{cases} c \cdot \text{gpr}(\text{RS2}(c^i)) : \text{rtype}(c^i) \\ \text{sixtimm}(c^i) : \text{sonst} \end{cases} = \text{rop}(c^i)$$

$$\underline{\text{aluf}(h^{zi+1})} = \text{aluf}(c^i) \quad \text{HW-Fu., Instruktion decoder}$$

$$\begin{aligned} \underline{\text{aluop}(h^{zi+1})} &= \text{aluop}(\text{lop}_h(h^{zi+1}), \text{rop}_h(h^{zi+1}), \text{aluf}_h(h^{zi+1})) \\ &= \text{aluop}(\text{lop}(c^i), \text{rop}(c^i), \text{aluf}(c^i)) \end{aligned}$$



$$gprdin(h^{2i+1}) = \begin{cases} aluop(h^{2i+1}) & : comp(h^{2i+1}) \\ PCinc(h^{2i+1}) & : link(h^{2i+1}) \\ mdout(h^{2i+1}) & : lw(c^i) \end{cases}$$

$$= \begin{cases} aluop(c^i) & : comp(c^i) \\ c^i.pc_{t32}t32 & : link(c^i) \text{ später } \textcircled{1} \\ c^i.m_4(ea(c^i)) & : lw(c^i) \text{ später } \textcircled{2} \end{cases}$$

$$gprw = ex \wedge (comp \vee link)$$

$$comp(c^i) \Rightarrow gprw(h^{2i+1}) = 1$$

$$h^{2i+1}.gpr(x) = \begin{cases} gprdin(h^{2i+1}) & : x = addC(h^{2i+1}), x \neq 0^E \\ h^{2i+1}.gpr(x) & : sonst \end{cases}$$

$$= \begin{cases} aluop(top(c^i), rop(c^i), aluf(c^i)) & : x = RD(c^i), x \neq 0^E \\ c^i.gpr(x) & \end{cases}$$

$$c^i.m : \{0,1\}^{32} \rightarrow \{0,1\}^8 \text{ Byte-Adressiert}$$

24.05.2006

$$h^t.m : \{0,1\}^{30} \rightarrow \{0,1\}^{32} \text{ Word-Adressiert}$$

$$h^t.ex = t \bmod 2$$

$$\left. \begin{array}{l} \text{State: } h^{2i}.pc = c^i.pc \quad \forall i \\ h^{2i}.gpr = c^i.gpr \\ x \in \{0,1\}^{30} : h^{2i}.m(x) = c^i.m(x \ll 2) \end{array} \right\} \forall i$$

fetch:  $t$  gerade  $h^2.ex = 0$

$$h^{2i+1}.IR = I(c^i)$$

execute:  $ph(h^{2i+1}) = p(c^i)$

$$fh(h^{2i+1}) = f(c^i)$$

$$h^{2i+2}.gpr = c^{i+1}.gpr$$

z.B. 1)  $nextpc(h^{2i+1}) = c^i.pc_{t32}t32$  link

2)  $mdout(h^{2i+1}) = c^i.m_4(ea(c^i))$  lw

Graphik aus Skript 2006, S. 18

$$\text{ad 1) } A_n(h^{2i+1}) = A(c^i) = c^i \cdot \text{gpr}(RS(c^i))$$

$$\text{jblaken}_n(h^{2i+1}) = \text{jblaken}(c^i)$$

$$\Rightarrow \text{Aeqe}(c^i) = (A_n(h^{2i+1}) = 0^{32})$$

$$h^{2i+2} \cdot pc = c^{i+1} \cdot pc$$

$$pcinc(h^{2i}) = pcin(h^{2i+1})$$

$$= c^i \cdot pc +_{32} 4_{32} = (c^i \cdot pc [1:0] = 00)$$

qed 1)

Änderung zur Skriptgraphik: Signal pcinc nach 30-Bit Incrementer abgreifen!

$$\text{ad 2) } mW_n = SW_n \wedge ex$$

$$\Rightarrow mW_n(h^{2i}) = 0$$

$$\Rightarrow h^{2i+1} \cdot m = h^{2i} \cdot m$$

$$\text{mod}(h^{2i+1}) = c^i \cdot \text{gpr}(RS1(c^i)) + \text{sktimm}(c^i)$$

$$\text{mdout}(h^{2i+1}) = h^{2i+1} \cdot m \left( \text{mod}(\underbrace{h^{2i+1}}_x) \right)$$

$$= c^i \cdot m_4 \left( \text{mod}(h^{2i+1}) 00 \right)$$

$$= c^i \cdot m \left( ea(c^i) \right)$$

$$SW(c^i) \Rightarrow B(h^{2i+1}) = \underbrace{h^{2i+1} \cdot \text{gpr}}_{ad B(h^{2i+1})} \left( \underbrace{h^{2i+1} \cdot IR}_{[20:16]} \right)$$

$$= \underbrace{h^{2i} \cdot \text{gpr}}_{c^i \cdot \text{gpr}} \left( \underbrace{I(c^i)}_{RD(c^i)} [20:16] \right)$$

$$h^{2i+2} \cdot m \left( \underbrace{\text{mod}(h^{2i+1})}_{ea [31:2]} \right) = c^i \cdot \text{gpr}(RD(c^i))$$

$$= c^{i+1} \cdot m_4 \left( ea(c^i) \right)$$

qed 2)

Ausblick: CO-Compiler

(Pascal mit C-Syntax)

- Kontextfreie Grammatiken
- CO-Syntax
- CO-Semantik  $\delta_C(c) = c^i$  Konfig. der abstrakten CO-Maschine
- Compiler: CO  $\rightarrow$  DLX (Simulationsatz)

# Definition: Kontextfreie Grammatiken (context free grammars CFG)

29.05.2006

$$G = (T, N, S, P)$$

T: Menge der Terminale

$S \in N$  Startsymbol

N: Menge der Nichtterminale

$P \subseteq N \times (N \cup T)^*$  Produktionsregeln

Exkurs: Menge A

Menge der Wörter in A der Länge n:  $A^n = \{ (a_1 \dots a_n) \mid \forall i: a_i \in A \}$

Menge aller Wörter aus A:  $A^* = \bigcup_{i=0}^{\infty} A^i$ ,  $A_0 = \{\epsilon\}$  leeres Wort

$p \in P: p = (n, w)$   $n \in N, w \in N \cup T$

für  $(n, w) \in P$  schreiben wir auch:  $n \rightarrow w$  (w ist direkt ableitbar von n)

$(n, w_1) \in P \wedge \dots \wedge (n, w_k) \in P : n \rightarrow w_1 | w_2 | \dots | w_k \in (N \cup T)^*$

Sprache von G:  $L(G) = \{ w \mid w \in T^*, S \xrightarrow{*}_G w \}$

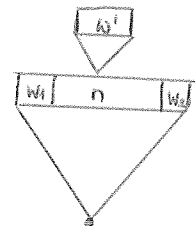
## Definition: Ableitungsbäume von G

• S ist ein Ableitungsbaum mit Wurzel S und Blattwort S

• Sei Q Ableitungsbaum mit Wurzel m und Blattwort  $w = w_1 n w_2$

$n \rightarrow w' \in P$ , dann ist Q' Ableitungsbaum mit Wurzel m

und Blattwort  $w = w_1 w' w_2$



Definition:  $m \xrightarrow{*}_G w$  w kann aus m mit Grammatik G in \* Schritten

abgeleitet werden  $\Leftrightarrow \exists$  Ableitung mit Wurzel m und Blattwort w

alternativ:  $u, u' \in (N \cup T)^*$

$u \xrightarrow{*}_G u' \Leftrightarrow \exists w_1, w_2, n$  und  $n \rightarrow w \in P : u = w_1 n w_2$   
 $u' = w_1 w w_2$

$u \xrightarrow{*}_G u' \Leftrightarrow \exists v_0, v_1, \dots, v_s : v_s = v' \quad v_i \rightarrow v_{i+1} \quad v_i \in P$  (Ableitungen)

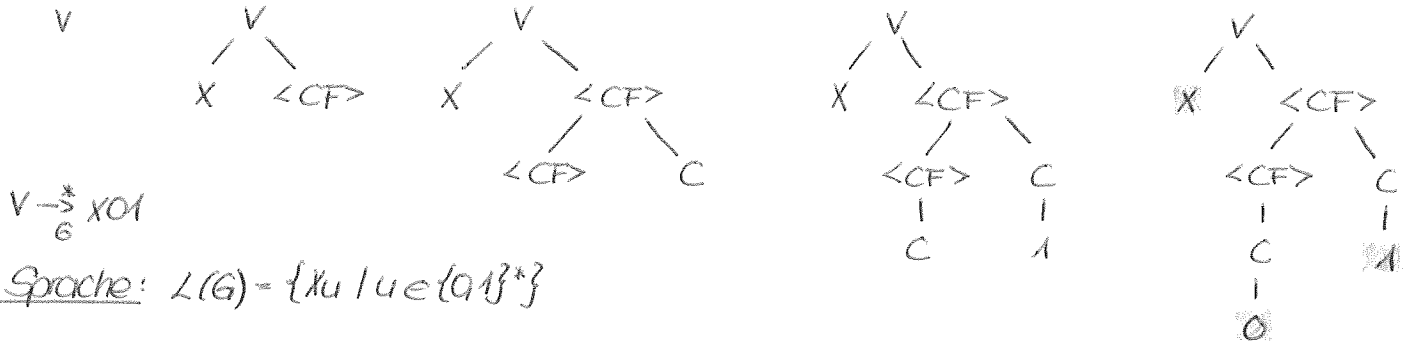
$L(G) = \{ v \mid S \xrightarrow{*}_G v \}$



Beispiel:  $N = \{V, C, \langle CF \rangle\}$ ,  $T = \{X, 0, 1\}$ ,  $S = V$

$P: C \rightarrow 011$                       Konstanten  
 $V \rightarrow X \mid X \langle CF \rangle$                 Variablen  
 $\langle CF \rangle \rightarrow C \mid \langle CF \rangle C$             Konstantenfolgen

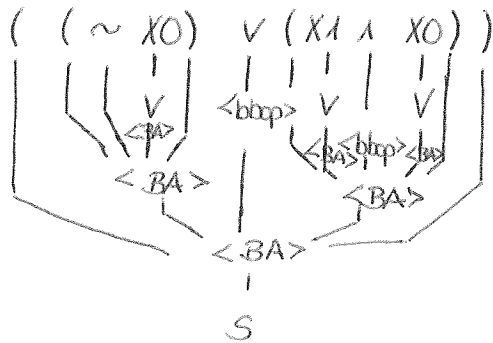
Herleitung von  $X01$



$V \xrightarrow[G]{*} X01$

Sprache:  $L(G) = \{Xu \mid u \in \{01\}^+\}$

Erweiterung der Grammatik 1:



$V \neq S$

$S \rightarrow \langle BA \rangle$  Bodescher Ausdruck

$\langle BA \rangle \rightarrow C \mid V \mid (\sim \langle BA \rangle) \mid \langle BA \rangle \langle baop \rangle \langle BA \rangle$

$\langle baop \rangle \rightarrow \wedge, \vee, \oplus$

Erweiterung der Grammatik 2:

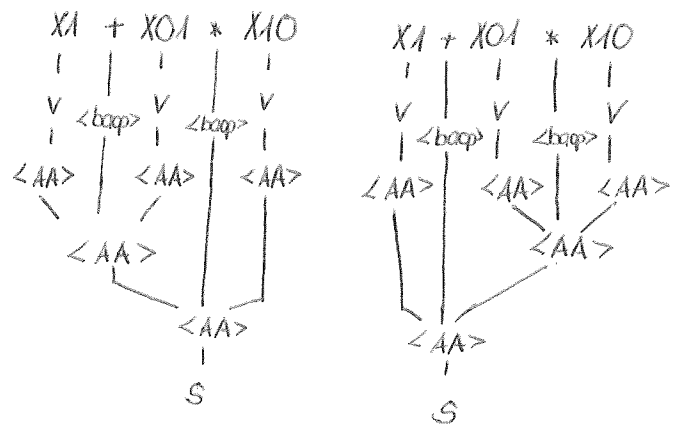
$\langle AA \rangle$  arithmetischer Ausdruck

$V \rightarrow \}$  wie oben  
 $C \rightarrow \}$

$\langle AA \rangle \rightarrow C \mid V \mid - \langle AA \rangle \mid (\langle AA \rangle)$

$\langle AA \rangle \langle baop \rangle \langle AA \rangle$

$\langle baop \rangle \rightarrow + \mid - \mid \cdot \mid /$



Ableitung von  $(X1 + X01 * X10)$  ist nicht eindeutig!  $\Rightarrow$  Uneindeutige Grammatik!

Definition: Die Grammatik  $G$  heißt eindeutig  $\Leftrightarrow$

$\forall w \in L(G) \exists! \text{ Ableitungsbaum } Q \text{ zu } G \text{ mit Wurzel } S$

und Blattwort  $w$

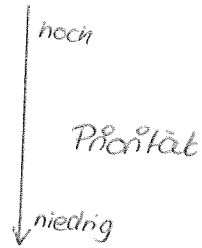
$\exists!$  existiert genau 1, Paulsche Notation  $\frac{1}{2}$

$\langle VC \rangle \rightarrow v | c$

$\langle F \rangle \rightarrow \langle VC \rangle | -_1 \langle F \rangle | (A) \text{ Faktor}$

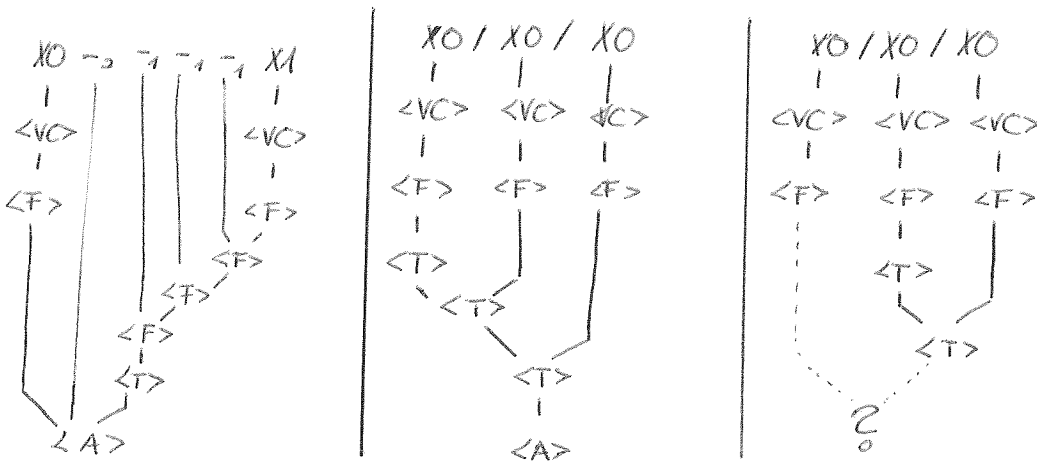
$\langle T \rangle \rightarrow \langle F \rangle | \langle T \rangle * \langle F \rangle | \langle T \rangle / \langle F \rangle$  Terme

$\langle A \rangle \rightarrow \langle T \rangle | \langle A \rangle + \langle T \rangle | \langle A \rangle -_2 \langle T \rangle$  Ausdrücke



Satz: Diese Grammatik ist eindeutig.

Beweis: Loeckx, Melhorn, Wilhelm



Linksassoziativ!

Parse: Bildung eines Ableitungsraums zu gegebenem Blattwort

Ausdrucksgrammatik

31.05.06

$\langle AE \rangle \rightarrow \langle A \rangle \langle rel \rangle \langle A \rangle | 0 | 1 | v$

$\langle rel \rangle \rightarrow = | \neq | < | \leq | > | \geq$

$\langle BF \rangle \rightarrow \langle AE \rangle | \sim \langle BF \rangle | (\langle BA \rangle)$

$\langle BT \rangle \rightarrow \langle BF \rangle | \langle BT \rangle \wedge \langle BF \rangle$

$\langle BA \rangle \rightarrow \langle BT \rangle | \langle BA \rangle \vee \langle BT \rangle$

Atom

Relation

Boolescher Termel Faktor

Boolescher Term

Boolescher Ausdruck

Anweisungen:

$\langle An \rangle \rightarrow \langle id \rangle = \langle A \rangle | \langle id \rangle = \langle BA \rangle |$

$\text{while } \langle BA \rangle \text{ do } \{ \langle Anf \rangle \}$  |

$\text{if } \langle BA \rangle \text{ then } \{ \langle Anf \rangle \} \text{ else } \{ \langle Anf \rangle \} |$

$\text{if } \langle BA \rangle \text{ then } \{ \langle Anf \rangle \} |$

$\langle Na \rangle (\langle PF \rangle)$

$\langle Na \rangle = \text{new } \langle Typ \rangle$

Zuweisungen

Schleife

} Verzweigung

Funktionsaufruf

Speicher anfordern



$\langle PF \rangle \rightarrow \langle A \rangle \mid \langle PF \rangle, \langle A \rangle \mid \epsilon$  Parameterfolge  
 $\langle AnF \rangle \rightarrow \langle An \rangle \mid \langle AnF \rangle, \langle An \rangle$  Anweisungsfolge

Alternative Definition der Verzweigung:

$\langle An \rangle \rightarrow \text{if } \langle BA \rangle \text{ then } \langle AnF \rangle \text{ else } \langle AnF \rangle \mid$

$\text{if } \langle BA \rangle \text{ then } \langle AnF \rangle$

$\text{if } BA \text{ then } \{ \text{if } BA \text{ then } AnF \text{ else } An \}$   
 $\{ \}$

Mehrdeutigkeit der Interpretation  $\frac{1}{2}$   
 $\Rightarrow$  lässt sich durch Klammerung der  $\langle AnF \rangle$  auflösen!

### Grammatik für C0-Programm

$\langle \text{program} \rangle \rightarrow \langle DF \rangle; \langle AnF \rangle$	<u>Programm</u>
$\langle DF \rangle \rightarrow \langle D \rangle \mid \langle D \rangle; \langle DF \rangle$	<u>Deklarationsfolge</u>
$\langle D \rangle \rightarrow \langle VaD \rangle \mid \langle FuD \rangle \mid \langle TypD \rangle$	<u>Deklaration</u>
$\langle VaD \rangle \rightarrow \langle Typ \rangle \langle Na \rangle$	<u>Variablen-Deklaration</u>
$\langle Typ \rangle \rightarrow \langle elTyp \rangle \mid \langle elTyp \rangle [ \langle \epsilon F \rangle ]$	<u>el. Typen, Array</u>
$\langle elTyp \rangle * \mid$	<u>Pointer</u>
$\langle Na \rangle \mid \langle Na \rangle [ \langle \epsilon F \rangle ] \mid \langle Na \rangle \mid \setminus$	<u>selbstkl. Typen</u>
$\text{struct } \{ \langle KompDF \rangle \}$	<u>structs</u>
$\langle TypD \rangle \rightarrow \text{typedef } \langle Typ \rangle \langle Na \rangle$	<u>Typdeklaration</u>
$\langle elTyp \rangle \rightarrow \text{int} \mid \text{bool} \mid \text{char} \mid \text{float} \mid \text{double} \mid \text{uint}$	<u>elementare Typen</u>
$\langle \epsilon F \rangle \rightarrow \langle \epsilon i \rangle \mid \langle \epsilon i \rangle \langle \epsilon F \rangle \quad \langle \epsilon i \rangle \rightarrow 0 \dots 19$	<u>Zeiffern / Zeiffernfolge</u>
$\langle Na \rangle \rightarrow \langle Bu \rangle \mid \langle Bu \rangle \langle Bu \epsilon F \rangle \quad \langle Bu \rangle \rightarrow \text{a} \dots \text{z} \mid \text{A} \dots \text{Z}$	$\langle Bu \epsilon F \rangle \rightarrow \langle Bu \epsilon F \rangle \mid \langle Bu \epsilon F \rangle \langle Bu \epsilon F \rangle$
$\langle KompDF \rangle \rightarrow \langle KompD \rangle \mid \langle KompD \rangle, \langle KompDF \rangle$	} <u>Komponentendekl. / -sfolge</u>
$\langle KompD \rangle \rightarrow \langle Na \rangle : \langle elTyp \rangle \mid \langle Na \rangle : \langle Na \rangle$	
$\langle VaDF \rangle \rightarrow \langle VaD \rangle \mid \langle VaD \rangle; \langle VaDF \rangle$	<u>Var. dekl. folge</u>

Beispiele: • Array Typen

`int [15]`

`x? [3]` // vorherige Typdeklaration von x<sup>?</sup>

## Mehrdimensionales Array

```
typedef int [9] SP; // Spalten  
typedef SP [9] MA; // Matrix (9x9)  
MA P; // Elemente P[i][j]  $i, j \in \{0..8\}$ 
```

## Struct Typen

```
typedef LEL * u; // Listenelement →  
typedef struct { content: int, next: u } LEL;
```

## Kontextbedingungen in Typdeklarationen

- 1) typedef X[Ei:F] Y : X muß vorher definiert sein
- 2) typedef {n1::x1, ..., ns::xs} Y : x1...xs muß vorher definiert sein
- 3) typedef X\* Y : X darf nachher definiert sein

Funktionsdeklaration <FuD> : im Skript n

<id>	→ <Id>   <EiF>   <id> <Namen>	Name, Zielfolge, Structurkomponente
<id>	[ <A* > ]	Arrayzugriff
<id>	*	Dereferenzieren
&<id>		Address of

## CO: Ausdrücke

07.06.2006

Identifier PCB[17], GPR[24]  
AX \*.Q\*

Name S S: Selector S = S<sub>1</sub>S<sub>2</sub>...

S<sub>i</sub>[e] e: Ausdruck

• n n: Name

\* dereferenzieren / Folge & Pointer

Typen vdt recursive Typen

& address of

Statements: if-then-else, while, assignments, (funct.) call, return,

new

## Definition: Abstrakte CO-Maschine

$K_p$ : Konfiguration zu Programm  $p$

Parameter: deklarierte Typen, Variablen, Funktionen, die sich während der Laufzeit des Programms nicht ändern

$$\delta_c = K_p \rightarrow K_p$$

$\delta_c(c) = c'$  Ausführung eines statements

$$c \in K_p \quad ; \quad c = \{c.pr, c.rd, c.lms, c.hm, c.rbs\}$$

•  $c.pr$ : Programmierst. Anf

•  $c.rd$ : recursion depth: # geschichteter noch nicht terminierter Funktionsaufrufe

•  $c.lms$ : local memory stack

$$c.lms [0:c.rd] \rightarrow \{m \text{ l m memory}\}$$

$c.lms(0)$  global memory (globale Variablen)

•  $c.hm$ : heap memory: enthält mit new tiefere, namenlose Variablen

•  $c.rbs$ : return binding stack: Subvariable, an die return Wert übergeben wird

$$c.rbs : [0:c.rd] \rightarrow \{s \mid s \text{ Subvariable}\}$$

## Statische Informationen in $p$

$$\underline{Tname}_p = \{t \mid t \text{ elementarer Typ}\} \cup \{t \mid t \text{ name eines dekl. Typs}\}$$

Definiere Ordnung auf  $Tname$ :

$$t < t' \quad t \text{ ist vor } t' \text{ deklariert}$$

( $p = \text{typedef } t, \dots, \text{typedef } t'$ ) oder  $t$  elementar,  $t'$  elementar

$$\underline{\text{Typetable}}_{\#p} : Tname \rightarrow \{td \mid td \text{ type descriptor}\}$$

$$t : \text{elementarer Typ} : \#(te) = te$$

$$t = t' [n] \quad \text{mit } t' < t$$

$$\#(t) = t' [n]$$

$t = \text{struct } \{n_1: t_1, \dots, n_k: t_k\} \quad t_1 \dots t_k < t$

$\#(t) = \text{struct } \{n_1: t_1, \dots, n_k: t_k\}$

$t = t' * \quad t' \in \text{Trame}$

allgemein: typedef n typedescriptor

$\#(n) = \text{typedescriptor}$

Beispiel: typedef n LEL \*

typedef LEL struct {cnt: int, next n}

t	t	#(t)
int	int	int ← ←
:	:	
n	n	LEL* ←
LEL	struct {cnt: int, next n}	←
x	x	int [5] ←
y	y	x [5] ←

t einfach, falls elementar oder  $t = t' *$

Definition:  $\text{size}(t)$ : # einfachen Komponenten/Subkomponenten von t

t einfach:  $\text{size}(t) = 1 \quad \Delta t' \text{ nicht benutzt}$

$t(t) = t' [n]$ :  $\text{size}(t) = n \cdot \text{size}(t')$

$t(t) = \text{struct } \{n_1: t_1 \dots n_k: t_k\}$ :  $\text{size}(t) = \sum_{i=1}^k \text{size}(t_i) \quad t_i < t$

Beispiel:  $f(n) = f(n-1) \quad n \in \mathbb{Z}$

$f(0) = f(-1) = f(-2) \dots$  unendliche abst. Ketten

Aber: Table ist endlich

Allgemeinste Form: rekursive Definitionen } mit allg. wohlgeordneten Mengen  
 Induktionsbeweise }

Theorie: Cantor'sche Mengenlehre, Ordinalzahlen

int up (int x)

{ int y ;

if x=0 {y=0}  
else {y=up(x+1)};

Beispiel zur Wohlordnung

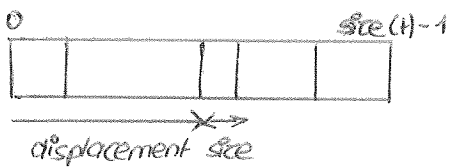
return y }

$t \in \text{Tname}$

$Ra(t)$  : Menge der Werte, die Variablen vom Typ  $t$  annehmen dürfen (Range)

$Ra(t) = \{ f : [0: \text{size}(t)-1] \rightarrow \{w \mid w \text{ einfacher Wert} \}$

$f \in Ra(\text{int}) : f : \{0\} \rightarrow T_{32} = \{-2^{31} : 2^{31}-1\}$



1)  $t = t' [n]$

Displacement:

$\text{displ}(i, t) = i \cdot \text{size}(t')$

2)  $t = \text{struct} \{ n_1 : t_1 \dots n_k : t_k \}$

$\text{displ}(n_i, t) = \sum_{1 \leq j < i} \text{size}(t_j) \quad i < n$

.. ~~cu 1)  $f : \{ \text{size}(t') \} \rightarrow \text{displ}$~~

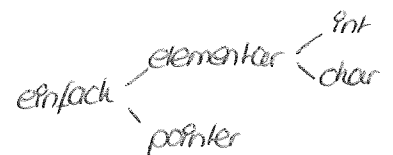
cu 1)  $\{ \text{size}(t) \} (\text{displ}(i, t)) \in Ra(t)$

cu 2)  $\{ \text{size}(t_i) \} (\text{displ}(n_i, t)) \in Ra(t_i)$

3) offen:  $t = t' *$

$f \in Ra(t) \quad f(0) = \text{Variable}$

↑  
künstliche Folge der Länge 1



Erinnerung:  $c = (c.pc, c.rd, c.lms, c.hm, c.rbs)$

$c.lms [0: c.m] \rightarrow \{m \mid m \text{ Memory}\}$

$c.hm \in \{m \mid m \text{ Memory}\}$

Variable  $(m, i) \quad m \text{ Memory}$

$i \in \mathbb{N}_0, i\text{-te Variable in Memory } m$

## Memory m:

$$m = (m.n, m.name, m.typ, m.ct)$$

$$m.n \in \mathbb{N}_0$$

Anzahl der Variablen

$$m.name : [0: m.n-1] \rightarrow \{n \mid n \text{ Name}\} \quad \text{injektiv}$$

Name der  $i$ . Variable

$$m.typ : [0: m.n-1] \rightarrow Tname$$

Inhalt der  $i$ . Variable

$$m.ct : [0: size(m)-1] \rightarrow \{w \mid w \text{ einfacher Wert}\}$$

Typ der  $i$ . Variable

$$size(m) = \sum_{i=0}^{m.n-1} size(m.typ(i))$$

## Subvariablen in m:

- $(m, i)$  alle Variablen sind Subvariablen
- $(m, i) \in$  Subvariable vom Typ  $m.typ(i)$
- $(m, i) \in$  Subvariable vom Typ  $t = t' [n]$
- $\Rightarrow j < n : (m, i) \in [j]$  Subvariable vom Typ  $t'$
- $(m, i) \in$  Subvariable vom Typ  $t = struct \{n_1: t_1, \dots, n_k: t_k\}$
- $\Rightarrow \forall j < k : (m, i) \in .n_j$  sind vom Typ  $t_j$
- Werte von Pointern: Subvariablen

Wo stehen Variablen und Subvariablen in m?

## Basissadressen:

- $ba(m, i) = \sum_{j < i} size(m.typ(j))$
- $u = (m, i) \in$       $typ(u) = t' [n] = t$   
 $ba((m, i) \in [j]) = (ba(m, i) \in) + displ(j, t')$
- $u = (m, i) \in$       $typ(u) = t = struct \{ \dots \}$   
 $ba((m, i) \in .n_j) = (ba(m, i) \in) + displ(n_j, t)$

$$m.ct : [0: size(m)-1] \rightarrow \{w \mid w \text{ einfach}\}$$

$$\forall \text{ Variablen } (m, i) : w.ct_{size(m, i)} (ba((m, i) \in) \in \mathbb{R}_0$$

$$size(m, i) = size(m.typ(i))$$



Werte einer Subvariablen  $(m, i)S$  in Konfig  $c$

$$va(c, (m, i)S) = m \cdot ct_{size}(typ((m, i)S)) + ba((m, i)S)$$

Beispiel: typedef int [5] row;

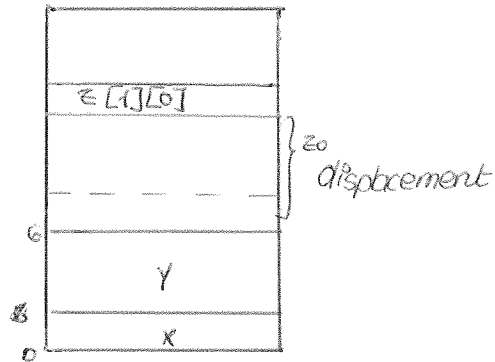
typedef row [5] matrix;

int x;

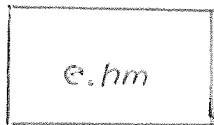
row y;

matrix e;

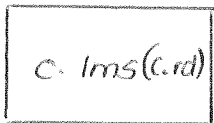
$$size = 1 + 5 + 25 = 31$$



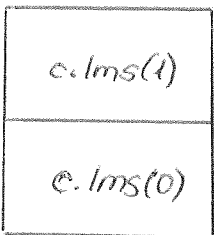
### Memories der C-Konfiguration C



namenlose Variablen mit new freiert  
Heap Memory: hm.name wird nicht benutzt



$\Leftarrow top(c) = c.lms(c.rd)$   
oberster frame des lms



globale Variablen

local memory stack  
nicht abgeschlossene  
Rekursionen

$lms(i)$  müssen zum Programm passen

$lms(0)$

Gname = {v | v Name globaler Variablen}

$lms(0) \quad n = \#Gname$

tree:  $(lms(0), i)$  i-te globale Variable in Reihenfolge d. Deklarationen

$lms(0).name(i)$   
 $\cdot typ(i)$

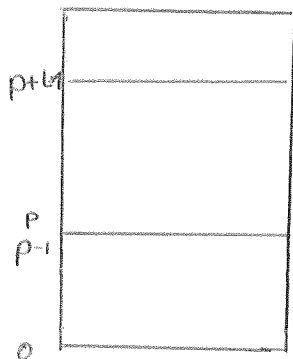
Später bei Definition der Semantik von Funktionsaufrufen

Aufruf  $fd = f(x_0, \dots, x_p)$   $f$  int.,  $p$  Parameter  
lokale Variablen

$$c'.rd = c.rd + 1$$

$top(c')$  = Oberer neuer Frame

$$top(c').n = p + L$$



$top(c')$  ist mit aufrufenden Funktion  $f$  kompatibel.

$$top(c').name(i) = \begin{cases} \text{Name des } i. \text{ Parameters} & i < p \\ \text{Name der } (i-p). \text{ lok. Var.} & i \geq p \end{cases}$$

$typ(i)$  genauso!

14.06.2006

$(m, i) S$  Subvariablen

$S = S_1 \dots S_k$  Selektoren

$S_i[x]$   $x \in \mathbb{N}$ . Arrayelement selektieren  
•  $n$   $struk$

$$ba((m, i) S[x]) = ba((m, i) S) + displ(x, typ(m, i) S)$$

$$ba((m, i) S.n_j) \dots \dots \dots + displ(j, typ(m, i) S)$$

Wert einer Subvariablen  $(m, i) S$  in einer Konfiguration  $c$   
 $va(c, (m, i) S) = m.ct_{str(typ(m, i) S)}(ba((m, i) S))$

Ausdrucksauswertung

$e$  Ausdruck  $\&e$  'Address of'  $e$  (Adresse, an der Wert von  $e$  steht)

• nicht möglich:  $\& \lambda$   
 $\& e$

• falls möglich:  $va(\&e) = va(c, \&e)$

# Induktive Definition von über Aufbau von Ausdrücken

$\setminus$  / Ableitungs  
e

Def. von Blättern zur Wurzel

" < " Abstand zur Wurzel

- $e \in [0, 1]^*$  Konstante

& e nicht definiert

$$va(c, e) = [e] \text{ integer}$$

$$va(c, e) = e \text{ boolean}$$

- $e = X$  (Variablen) Name

$$\&(c, X) = \begin{cases} (\text{top}(c), j) & : \exists j: \text{top}(c).name(j) = X \text{ (name injektiv)} \\ (\text{lms}(0), j) & : \exists j: \text{lms}(0).name(j) = X \\ \text{Fehler} & \text{sonst} \end{cases}$$

binde Namen X an Variable

- arrays:  $e = e' [e'']$

$$\&(c, e) = \underbrace{(\&(c, e'))}_{(m, j)S} [va(c, e'')] \text{ neuer Selector } s$$

- structs:  $e = e' . n$

$$\&(c, e) = (\&(c, e')) . n$$

- Ausdrücke:  $e = e' + e''$

& e nicht definiert

$$va(c, e) = va(c, e') + va(c, e'')$$

- Pointer dereferenzieren:  $e = e' * \quad \text{typ}(e') = t*$

$$\&(c, e) = va(c, e')$$

- Address of:  $e = \&e'$

& e nicht definiert

$$va(c, e) = \&(c, e')$$

Beispiel:  $(\&e')$ \*

$$\&(c, \underbrace{(\&e')}_e^*) = va(c, \&e') = \text{bin } \&(c, e')$$

$$va(c, (\&e')^*) = va(c, \&(c, e)) = va(c, \&(c, e')) = va(c, e')$$

Anweisungen ausführen

$C^0$  Startkonfiguration

$C^0.rd = 0$      $C^0.rbs(0)$  nicht definiert

program  $d; a$      $d$ : Declarationsfolge,  $a$ : Anweisungsfolge

$C^0.pr = a$

ab jetzt:  $C^{i+1} = \sigma_{C^0}(C^i)$

$C^i = \sigma_{C^0}(C)$

Fallunterscheidung in  $a_l$  in  $C.pr = a_l; r'$

•  $a_l$ : if  $e$  then  $\{a\}$  else  $\{b\}$

$$C'.pr = \begin{cases} a; r' & : va(c, e) = 1 \\ b; r' & : va(c, e) = 0 \end{cases}$$

•  $a_l$ : while  $e$  do  $\{a\}$

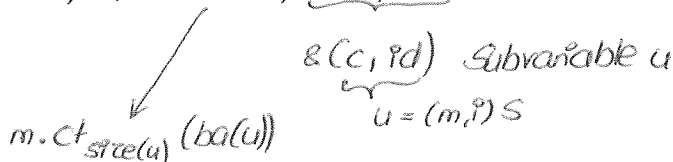
$$C'.pr = \begin{cases} a; \text{while } e \text{ do } \{a\}; r' & m(c, e) = 1 \\ r' & m(c, e) = 0 \end{cases}$$

• Zuweisung:  $a_l: id = e; r'$

$va(C', id) = va(C, e)$

$C'.pr = r'$

$va(C', id) = va(C', \&(C', id))$



Korrektheitsbeweise in CO-Semantik

```

① int x;
   x = 3;
   if x == 0 then {x=1}
                 else {x=2}
    
```

Erl:  $\varepsilon, \varepsilon$ : Am Programmende gilt  $x=2$

P-Reihe

Werte

$c^0$ . pr	$x=3; \text{if } x==0 \text{ then } \{x=1\} \text{ else } \{x=2\}$	$va(c^0, x) = \text{undef.}$
$c^1$ . pr	$\text{if } x==0 \text{ then } \{x=1\} \text{ else } \{x=2\}$	$va(c^1, x) = 3$
$c^2$ . pr	<del><math>x=3</math></del> $x=2$	$va(c^2, x) = 2$
$c^3$ . pr	$\varepsilon$	$va(c^3, x) = 2$

```

② int n;
   int result;
   result = 0;
   n = A;
   while n > 0 do {
       result = result + n;
       n = n - 1;
   }
    
```

A Konstante

c.z.  $\exists t. c^t$ . pr =  $\varepsilon$

$$\wedge va(c^t, result) = \sum_{i=1}^A i \pmod{32}$$

Nach dem j. Durchlauf der Schleife:

$$c^{2+3j} : va(c^{2+3j}, result) = \begin{cases} 0 & j=0 \\ A + \dots + (A-j+1) & j>0 \end{cases}$$

$$va(c^{2+3j}, n) = A - j$$

Induktionsschritt  $j \rightarrow j+1$ :

$c$ . pr = while e do {a}

$c'$ . pr = {a}; while e do {a}

IS  
1. Durchlauf

IV  
alle übrigen Durchläufe

Problem: Induktionsschritt über Durchlauf, aber

while selbst über Durchlauf definiert.

### Induktionsbehauptung:

$$\text{Sei } va(c^\alpha, \text{result}) = K$$

$$va(c^\alpha, n) = M$$

$$\forall k, M \quad c^\alpha.pr = \text{wähle } n > 0 \text{ ab!}$$

$c^{\alpha+3M}$  weitere Durchläufe

$$va(c^{\alpha+3M}, \text{result}) = K + M + (M-1)t. + 1$$

$$va(c^{\alpha+3M}, n) = 0$$

} Beweis Übung

### Vereinfachung der Notation:

$$c.pr = \text{id} = f(e_0, \dots, e_{p-1}); t'$$

$$\Rightarrow c'.pr = \text{Rumpf von } f; t'$$

Deklarationen: Tabellen für die Semantik! (Parameter ändern sich nicht im Verlauf des Programms)

$$\text{E. B.: } \# : Tname \rightarrow td$$

Benötige ebenso Funktionstabelle:  $ft : Fname \rightarrow fd$  (function descriptor)

$$Fname = \{f \mid f \text{ dekl. Fktname v } f = \text{main}\}$$

$$fd = \{fd.rtyp, fd.body, fd.p, fd.n, fd.name, fd.typ\}$$

$fd.rtyp \in Tname$  Name des Typs des Rückgabewerts

$\#(\underbrace{ft(f)}_d.typ)$  Descriptor des Typs des Rückgabewerts von  $f$

$fd.body$  : Rumpf  $f$

$fd.p$  : Parameteranzahl

$fd.n$   
 $fd.name$   
 $fd.typ$  } wie bei Memory

Anzahl der lokalen Parameter:  $fd.n - fd.p$

# Compiler CO $\rightarrow$ DLX

$p \neq d; a$        $d$ : Deklarationsfolge,  $a$ : Anweisungsfolge

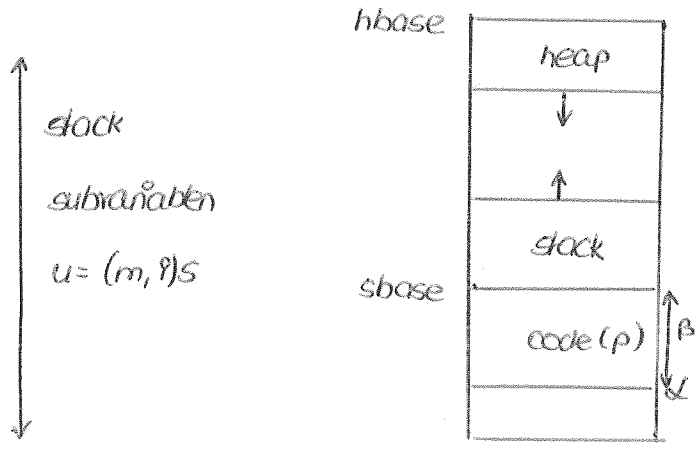
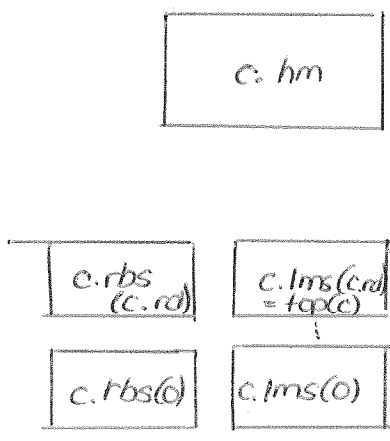
code ( $p$ ): DLX Programm

## Wald von Ableitungsbäumen



- 1) getrennte Übersetzung der Ableitungsbäume (Rekursion über Bäume)
- 2) Sprungdistanzen einsetzen für Funktionsaufrufe

### CO-Konfig $c$



21.06.2006

allocated base address:  $aba(m, i) \in [0, 1]^{32}$

Wert einer Variablen:  $d.m_{size(m, i)S}(aba((m, i)S))$

size: allocated size

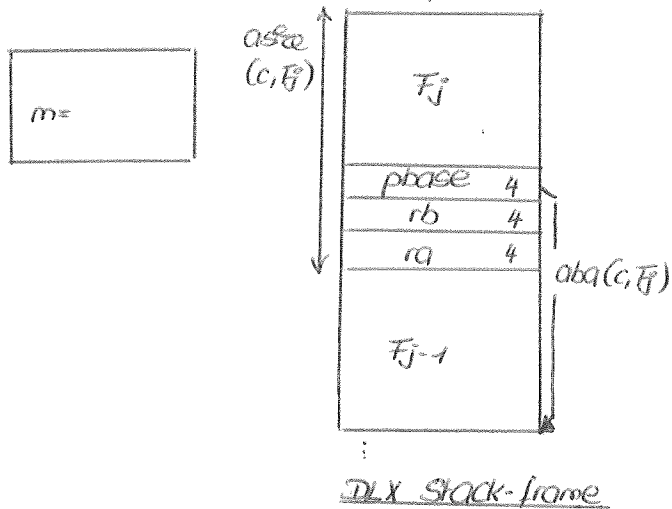
Zu einer Rechnung  $c^0, c^1, \dots$  der CO-Maschine gibt es eine Rechnung  $d^0, d^1, \dots$  der DLX-Maschine, eine Funktion  $aba^0, aba^1, \dots$  und eine Folge von Schritten  $S(0), S(1), \dots$ , so daß gilt:

Satz:  $\forall t \text{ consists}(c^t, aba^t, d^{S(t)})$

Bemerkungen: • consis betrifft Werte von Variablen

•  $aba^e, aba^{tt}$  unterscheiden sich höchstens durch den Definitionsbereich (solange keine Garbage Collection)

• Nach  $S(t)$  DLX-Schritten sind  $t$  CO-Schritte simuliert



elementarer Wert: 4 Bytes

Pointer: 4 Bytes

abase: base address of previous stack frame

rb: speichern des Returnwerts ab dieser Adresse

ra: Return Code Address

$$asize(c, F_j) = size(c, lms(j)) \cdot 4 + 12$$

$$aba(c, F_j) = sbase + \sum_{i < j} asize(c, F_i)$$

$$aba(c, c \cdot lms(j), i) = aba(c, F_j) + 12 + 4 \cdot ba(k, lms(j), i) \cdot s$$

Definition:  $consis(c, aba, d) \Leftrightarrow$

$e$ -consis

$\wedge$   $p$ -consis

$\wedge$   $r$ -consis

$\wedge$   $c$ -consis

elementare Typen

Pointer

Rekursion (Stackverwaltung)

Control (PC-Anforderungen)

1)  $e$ -consis( $c, aba, d$ )

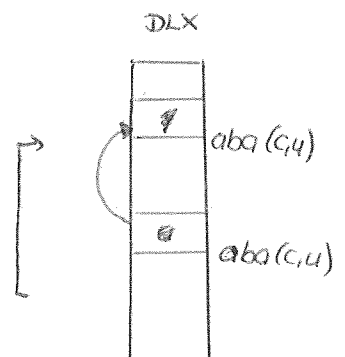
$\forall u$  aus  $C$  mit  $typ(u)$  elementar

$$va(c, u) = d \cdot m_4(aba(c, u))$$

2)  $p$ -consis

$\forall u$  aus  $C$  mit  $va(c, u) = \gamma$  (Pointer)

$$d \cdot m_4(aba(c, u)) = aba(c, \gamma)$$





(mit Garbage Collection: falls u erreichbar: Graphensuche über Variablen auf Stack durch verfolgen von pointers)

### 3) t-consis

Setze 3 general purpose register dediziert ein.

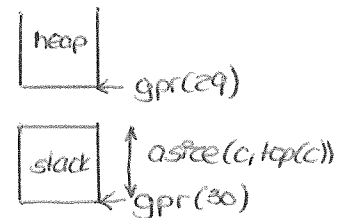
d. gpr(28) = sbase : global memory pointer

d. gpr(29) : heappointer

d. gpr(30) = aba(c, top(c)) : stack pointer

$$a) \boxed{d. \text{gpr}(30) + \text{asize}(c, \text{top}(c)) \leq \text{gpr}(29)}$$

heap und stack sind disjunkt



b) pbase von  $\tau_j$

$\forall j \in [1, \text{ord}]$

$$\boxed{d. m_4(\text{aba}(c, c.lms(j))) + 8 = \text{aba}(c, c.lms(j-1))}$$

pbase von  $\tau_j$  zeigt auf Basisadresse des vorigen stack frames

c) rb

$\Delta$  c.rbs(j) Subvariablen

$$\boxed{d. m_4(\text{aba}(c, c.lms(j)+4)) = \text{aba}(c, c.rbs(j))}$$

rb von  $\tau_j$

d) c.pr : enthält ra returns



$\tau_j$  : erste Anweisung nach  $\text{ret}_j$  in Programmtext

$\text{co}_j$  : vom Compiler erzeugter Code für  $\tau_j$

$\text{start}(c, j)$  : Startadresse von  $\tau_j$

$$\boxed{\forall j \quad d. m_4(\text{aba}(c, c.lms(j))) = \text{start}(c, j)}$$

ra von  $\tau_j$

### 4) c-consis

$\text{head}(c.pr)$  : erste Anweisung d. Programmtextes

$\text{code}(\text{head}(c.pr))$  : vom Compiler erzeugter Code

$\text{start}(c)$  : Startadresse dieses Codes

$$\boxed{d.pc = \text{start}(c)}$$

Eüge:

1) Wenn die Quelle leer ist, dann darf eine Marke gesetzt werden (Eingabe)

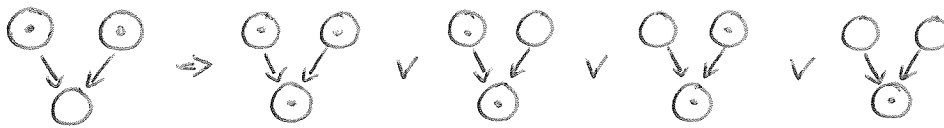


2) Eine Marke darf immer weggeworfen werden

(nicht mehr benötigte Zwischenergebnisse)

3) Ein Nachfolger darf markiert werden, wenn alle Vorgängerknoten

markiert sind (Rechnen)



Start: keine Marke auf Graph

Ziel: Auf jede Senke in irgendeinem Zeitpunkt Marke setzen

Baum: 1. Senke = Wurzel

# Knoten: Problemgröße

# Eüge: Rechenzeit (auf Bäumen nicht interessant)

# Marken: Speicherplatz

Aho - Lullmann Algorithmus

$T(n) = \min \{ x \mid \text{jeder Baum mit Ingrad 2 und } n \text{ inneren Knoten kann mit } x \text{ Marken markiert werden} \}$

**Satz:**  $T(n) \leq \lceil \log_2 n \rceil + 2$

$$T(n) = 27$$

$$n = 2^{25}$$

Beweis: Angabe der Markierungsstrategie

## Induktion:

Induktionsanfang:  $n = 1$



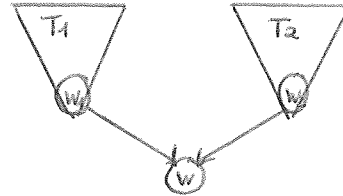
Induktionsschluß:  $n \rightsquigarrow n+1$

Fall 1: Wurzel hat Ingrad 1



Beweis: Übung

Fall 2: Wurzel hat Ingrad 2



Beweis Fall 2: # inneren Knoten  $T_1 \geq$  # inneren Knoten  $T_2$

$$\Rightarrow \# \text{ inneren Knoten von } T_2 \leq \frac{n}{2}$$

- Markiere  $w_1$  mit Strategie  $T_1$
- entferne alle Marken auf  $T_1$  außer Marke auf  $w_1$
- Markiere  $w_2$  ...
- entferne alle Marken auf  $T_2$  außer Marke auf  $w_2$
- schiebe Marke von  $w_2$  auf  $w$

# Marken:  $T(n) \leq \max\{T(n-1), 1 + T(\frac{n}{2}), 2\} \stackrel{!}{\leq} \lceil \log_2 n \rceil + 2$

$$2 \leq \dots + 2 \quad \checkmark$$

$$T(n-1) \leq \lceil \log_2(n-1) \rceil + 2$$

$$\leq \lceil \log_2(n) \rceil + 2 \quad \checkmark$$

$$1 + T(\frac{n}{2}) \leq 1 + \lceil \log_2(\frac{n}{2}) \rceil + 2$$

$$\leq 1 + \lceil \log_2(n) \rceil - 1 + 2 = \lceil \log_2(n) \rceil + 2 \quad \checkmark$$

## Ausdrucksauswertung:

Bsp:  $x = e_1 + e_2 \leftarrow$  R-value:  $va(c, e_1 + e_2)$  ausgerechneter Wert

$\uparrow$   
CO Semantik  
 $\&(c, x)$

wohin soll gespeichert werden

L-value: generierter Code  $aba(c, x)$

∀ Ausdrucksbäume T

∀ Knoten n in T: R(u) ∈ {0,1} berechnen

$$R(u) = \begin{cases} 1 & : \text{R-Werte} \\ 0 & : \text{L-Werte} \end{cases}$$

Definition: geht nur für Wurzel und Blätter

u Wurzel eines Ausdrucksbaums T

$$R(u) = \begin{cases} 0 & : \text{T linke Seite einer Zuweisung} \\ 1 & : \text{sonst (rechte Seite Zuweisung, if-then-else, while, Param.)} \end{cases}$$

nicht Wurzel



$$u = v \circ w$$

$$R(v) = R(w) = 1$$

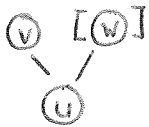
$$\circ \in \{+, -, <, =, \dots\}$$



$$u = \circ w$$

$$R(w) = 1$$

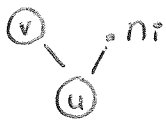
$$\circ \in \{-, \tau\}$$



$$u = v [w]$$

$$R(w) = 1$$

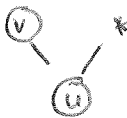
$$R(v) = 0$$



$$u = v \cdot n_i$$

$$R(v) = 0$$

$n_i$ : Strukturkomponente



$$u = v *$$

$$R(v) = 1$$



$$u = \& v$$

$$R(v) = 0$$

Codeerzeugung für Ausdrücke ei, Teilausdrücke in einer Funktion f

CO-Konfiguration c insbes. top(c) konsistent mit T

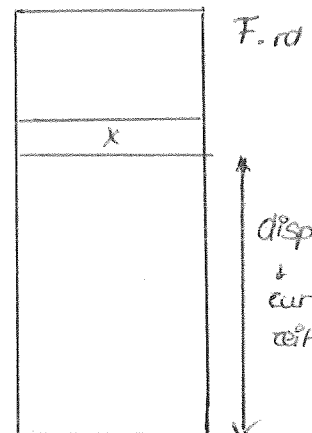
DLX-Konfiguration d

consis(c, aba, d)

$$aba(c, x) = aba(c, m) + \overbrace{12 + 4 \cdot ba(m, i)}^{displ(f, x)}$$

$$(m, i) = e(c, x)$$

$$m = \begin{cases} top(c) : X \text{ lokal, Param. } m.name(i) = X \\ lms(c) : \text{sonst} \end{cases}$$



top frame auf stack d.  
DLX Maschine

$$aba(c, x) = aba(c, m) + displ(f, x)$$

↳ stackpointer gpr 30

↳ sbase gpr 28

### Codeerzeugung für Zugriff auf stack-Variablen

• Code für Variablenname X

1)  $aba(c, x)$  berechnen

in  $gpr(j)$  mit Markierungsstrategie markiert Blatt  $x$  mit Marke  $j$

(wir benutzen Marken mit Nummern  $1, 2, \dots, 27$ )

Fall: X lokal

$$gpr(j) = \underbrace{aba(c, top(c))}_{gpr(30)} + displ(f, x)$$

Code: addi RD=j, RS1=30, imm=displ(f, x)

Fall: X global

$$gpr(j) = \underbrace{sbase}_{gpr(28)} + displ(f, x)$$

Code: addi RD=j, RS1=28, imm=displ(f, x)

Fallunterscheidung über Vorkommen von X:

$R(x)=0$  : nach Ausführung des erzeugten Codes:

$$\text{DLX-Konfiguration } d' : d'.gpr(j) = aba(c, \underbrace{\varepsilon(c, x)}_{(m, p)})$$

$R(x)=1$ :  $typ(c, x)$  einfach

dereferenzieren

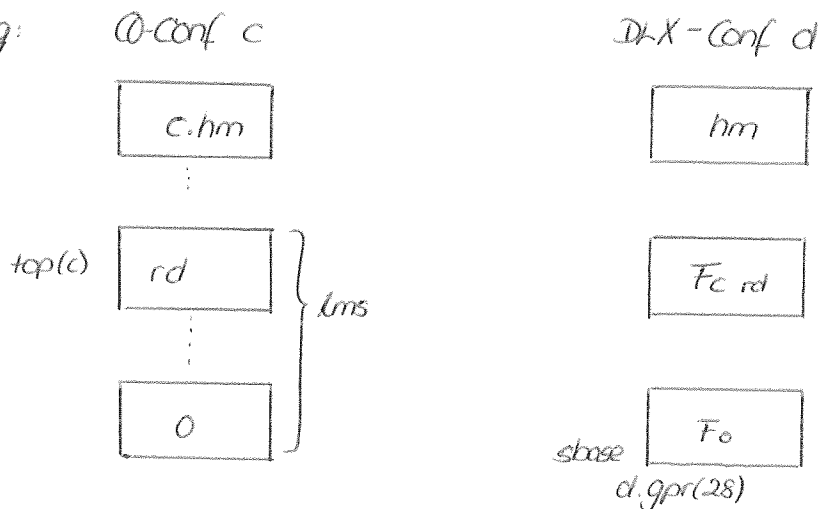
$$\text{Iw } RD=j, RS1=j, imm=0$$

danach Konf  $d''$

$$d''.gpr(j) = \begin{cases} va(c, x) \\ aba(c, \varepsilon(c, x)) \end{cases}$$

type(x) kein ptr. ← econsts  
 type(x) = pointer ← p consts

Wiederholung:



cons (c, aba, d)

e-consis :  $va(c, u) = d.m_{size}(typ(u)) \text{ aba}(c, u)$

p-consis :  $aba(va(cu)) = d.m_{\#}(aba(c, u))$

t-consis

$\&(c, e)$        $e = \text{Var. name}$       Bindung  $\&$  von Namen an Variablen

$\&(c, x) = (m, i)$

C-Sichtbarkeitsregeln:       $m = \begin{cases} \text{top}(c) : X \text{ lokal, Param.} \\ c.lms(0) : X \text{ global} \end{cases}$        $m.name(i) = X$

$aba(c, x) = aba(c, m) + \underbrace{4 \cdot (3 + ba(m, i))}_{displ(f, x)}$

$aba(c, m) = \begin{cases} d.gpr(30) : X \text{ lokal} & \in r\text{-consis} \\ d.gpr(28) : X \text{ global} \end{cases}$

$X$  in body von  $f$

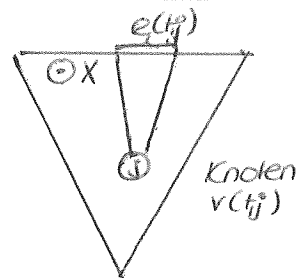
Ausdrucksauswertung

$e \dots$  Baum... Markenspiel

Ädige  $1 \dots T$  Marken haben Nummern  $\in \{1..27\}$

Ädg  $t \in \{1..T\} \rightarrow ecode(t) : \text{Expressioncode für Ädg } t$

Ädg  $t$  markiert Blatt  $X$  mit Marke  $j$



$Code(t) : \text{add } i \text{ RD} = j \quad RSI = \begin{cases} 30 : X \text{ lokal} \\ 28 : X \text{ global} \end{cases} \quad imm = displ(f, x)$

$R = 1$ . deref

deref:  $lw \text{ RD} = j \quad RSI = j \quad imm = 0$

# Korrektheit der Ausdrucksübersetzung

Voraussetzung:  $\text{consis}(c, \text{oba}, d)$

Sei  $e(t, j)$  Teilausdruck des Knotens mit Marke  $j$  nach Zug  $t$

Definition: Übersetzung der ersten  $t$  Züge

$$E_{\text{code}}(t) = \text{ecode}(1) \dots \text{ecode}(t)$$

Behauptung:  $\forall t \in \{1 \dots T\}$   $\left. \begin{array}{l} d^{(t)} \text{ Ergebnis nach Ausführung von} \\ d^{(t)} : d \xrightarrow{E_{\text{code}}(t)} d^{(t)} \end{array} \right\} E_{\text{code}}(t) \text{ beginnend in Konfig. } d$

$M(t) : \{j \mid \text{Register } j \text{ hat Marke nach Zug } t\}$

$\forall j \in M(t)$

$$d^{(t)}\text{-gpr}(j) = \begin{cases} \text{oba}(c, \&(c, e(t, j))) & : R(v(t, j)) = 0 \\ \text{va}(c, e(t, j)) & : R(v(t, j)) = 1 \wedge \neg \text{pointer} \\ \text{aba}(\text{va}(c, e(t, j))) & : \text{pointer} \end{cases}$$

## Übersetzungen von Konstanten

$$u = \tilde{c} \quad \tilde{c} : \text{Konstante}$$

$$\tilde{c} = \{0, \dots, 9\}^* \quad c : \text{Konfigurationen}$$

$$\langle \tilde{c} \rangle_{10} \leq 2^{31} - 1$$

Sei  $\langle b \rangle_2 = \langle \tilde{c} \rangle_{10}$  Rechne Dezimalzahl in Binärzahl um

Ziel:  $d^{(t)}\text{-gpr}(j) = b = \text{va}(c, u)$  sign extension

$$\text{lghi } \text{RD} = j \quad \text{imm} = b[31:16] \oplus b[15]$$

$$\text{xori } \text{RS1} = j \quad \text{RD} = j \quad \text{imm} = b[15:0]$$

$$d' \text{-gpr}(j) = b[31:16] \oplus b[15], \quad 0^{16} = b[31:16] \oplus b[15]^{16}, \quad 0^{16}$$

$$d'' \text{-gpr}(j) = d' \text{-gpr}(j) \oplus \text{srimm}(d')$$

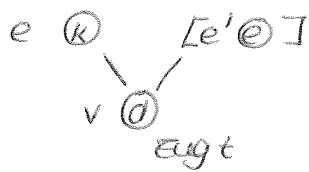
$$= (b[31:16] \oplus b[15]^{16}, 0^{16}) \oplus b[15]^{16} b[15:0]$$

$$= (b[31:16] \oplus b[15]^{16} \oplus b[15]^{16}, 0^{16}) \oplus b[15:0]$$

$$= b[31:16], b[15:0]$$

zeigt, daß obiger Code wirklich Konstante hochlädt

$$v = e [e']$$



$$R(e') = 1$$

$$d^{(t-1)}.gpr(e) = va(c, e')$$

$$d^{(t-1)}.gpr(k) = aba(c, \mathcal{E}(c, e))$$

$$type(e) = t' [u]$$

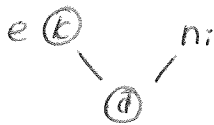
$$d^{(t)}.gpr(j) := d^{(t)}.gpr(k) + d^{(t)}.gpr(e) \cdot 4 \cdot size(t')$$

Softwaremultiplikation

Fall  $R(v) = 0$

$$R(v) = 1 : deref.$$

$$v = e . n_i$$



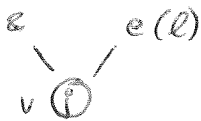
$$type(e) = struct \{n_1: t_1, \dots, n_s: t_s\}$$

$$addi \quad RD = j \quad RSI = R \quad imm = 4 \cdot displ(i, type(e))$$

Fall  $R(v) = 0 : v$

$$R(v) = 1 : deref$$

$$v = \mathcal{E} e$$



$$addi \quad RSI = L \quad RD = j \quad imm = 0$$

$$R(e) = 0 \\ R(v) = 1$$

## Übersetzung von Anweisungen

Zuweisung:  $e = e'$

$$R(e) = 0$$

$$R(e') = 1$$

$$j = code(e) \\ k = code(e')$$

$sw \quad RD = k \quad RSI = j \quad imm = 0$

Vergewegung:  $?f e \text{ then } \{a\} \text{ else } \{b\}$

$$k = code(e)$$

- code (e)
  - beqz  $RSI = k, imm = length(code(a)) + 8$
  - code (a)
  - j  $imm = -(length(code(a))) + 4 + length(code(e))$
  - code (b)



Übersetzung von Ausdrücken

Modus 1:  $(R(e) = 1, \text{"rvalue"})$  liefert Wert eines Ausdrucks  $e$

Modus 2:  $(R(e) = 0, \text{"lvalue"})$  liefert mit  $\text{code}(e)$  die Adresse des Ausdrucks  $e$

Übersetzung von Anweisungen

Zuweisung: " $e = e'$ "  $(R(e) = 0, R(e') = 1)$

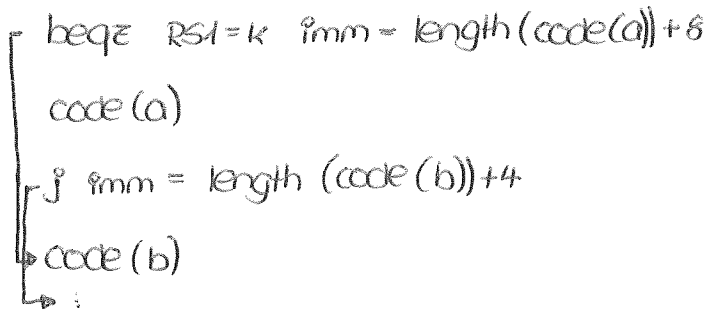
$\text{code}(e)$  (mit E-Register  $j$ )

$\text{code}(e')$  (mit E-Register  $k$  ohne Benutzung von Reg.  $j$ )

SW RD =  $k$ , RSI =  $j$ , imm = 0

Verzweigung: " $?f e \text{ then } \{a\} \text{ else } \{b\}$ "

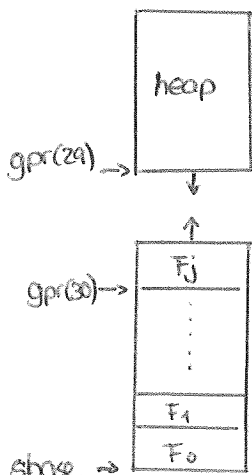
$\text{code}(e)$  (mit E-Register  $j$ )



Funktionsaufruf: " $e = f(e_1, \dots, e_n)$ "

⚠ Einschränkung:  $\text{type}(e), \text{type}(e_i)$  einfach  $\forall 1 \leq i \leq n$

Wiederholung: layout von heap/stack



$$\text{asize}(c, F_j) = \text{size}(c, \text{ms}(j)) * 4 + 12$$

$$\text{aba}(c, F_j) = \text{sbase} + \sum_{i=j}^0 \text{asize}(c, F_i)$$

$$\begin{aligned}
 j > 0: & \quad d.m_4(\text{aba}(c, F_j)) = r_a && \text{return address} \\
 & \quad d.m_4(\text{aba}(c, F_j)) + 4 = r_b && \text{return bind address} \\
 & \quad d.m_4(\text{aba}(c, F_j)) + 8 = \text{pbase} = (\text{aba}(c, F_{j-1}))
 \end{aligned}$$

Stack und Heap disjunkt:

$$(*) \quad d.gpr(30) + \text{asize}(c, \text{top}(c)) \leq d.gpr(29)$$

Code:  $f$  aufrufende Funktion  
 $f'$  aufaufrufende Funktion

$asize(f)$ ,  $asize(f')$ : Framegrößen

### 1. Abbruch, falls (\*) verletzt

addi RSI = 30, RD = 1, imm =  $asize(f) + asize(f')$   
subi RSI = 1, RS2 = 29, RD = 1  
sgr<sup>i</sup> RSI = 1, imm = 0, RD = 1

$$(gpr(1) = 0) \Leftrightarrow gpr(30) + asize(f') + asize(f) - gpr(29) \leq 0 \\ \Leftrightarrow aba(c, T_j+1) + asize(f) \leq gpr(29)$$

beqz RSI = 1, imm = 8

[Code für Abbruch: Instruktion, die das BS aufruft  
→ siehe nächstes Kapitel]

### 2. Auswerten und Speichern der Parameter

$\forall 1 \leq i \leq n$ : code(e<sub>i</sub>) (R(e<sub>i</sub>) = 1, Zielregister j)

sw RD = j, RSI = 30, imm =  $asize(f') + 12 + 4 * (i-1)$

### 3. Initialisieren von phase in T<sub>j+1</sub>

sw RD = 30, RSI = 30, imm =  $asize(f') + 8$

### 4. Ermittlung d. Adresse für den Rückgabewert

code(re) (R(e) = 0, Zielreg. j)

sw RD = j, RSI = 30, imm =  $asize(f') + 4$

### 5. Stackpointer erhöhen

addi RD = 30, RSI = 30, imm =  $asize(f')$

⚠ nicht vorher

### 6. Sprung zu code(f)

Sei  $a(f)$  Startadresse von code(f)

Erzeuge Code für "gpr(j) = a(f)" (2 Instruktionen)

jalr RSI = j

## 7. Initialisierung der return-Adresse

(am Anfang jeder Funktion)

SW RD = 31, R31 = 30, imm = 0

⚠ a(f) für alle f erst nach Übersetzung bekannt

→ zwei Durchläufe: 1. Berechne a(f) mit offenen Sprungadressen  
2. Trage Sprungadressen nach

⚠ Es erfolgt keine Initialisierung lokaler Variablen.

für Simulationen brauchen wir:

Software Condition: Keine Benutzung von lokalen Variablen VOR Assignment

## Return "return e"

Einschränkung hier: Return Typ einfach

code(e) (R(e) = 1, EReg. k)

```
lw RD = j, R31 = 30, imm = 4 // lade rb für j+k
sw RD = k, R31 = j, imm = 0
lw RD = 31, R31 = 30, imm = 0 // lade ra
lw RD = 30, R31 = 30, imm = 8 // lade allen Framepointer
jr RD = 31
```

## Allokierung "e = new(t)"

1. Abbruch, falls ⊕ verlegt wird

```
addi R31 = 30, RD = 1, imm = asize(f) + asize(t) // akt. Fkt.
```

```
sub R31 = 1, R32 = 29, RD = 1
```

```
sgr R31 = 1, RD = 1, imm = 0
```

```
beq R31 = 1, imm = 8
```

<Code für Abbruch>

↳ code(e) (EReg. k, R(e) = 0)

```
sub R31 = 29, RD = 29, imm = asize(t)
```

```
sw RD = 29, R31 = k, imm = 0
```

△ keine Garbage Collection (d.h. keine Freigabe von nichterreichbarem Speicher)

Bsp:  $p = \text{new}(t);$

$p = \text{new}(t);$  // erster Wert nicht mehr erreichbar

Lücken / Hinweise :

Nicht abgefangene Fehler ...

→ im CO-Programm

Nichtterminierung, Nullpointer deref., Array out of index bounds

→ bei Compilierung

Code size restrictions wg. 16 Bit imm

→ Ausführung des comp. Programms

out of memory wg. stack / heap overflow

→ Init / Exitcode

## Kapitel: Betriebssystemkerne

Betriebssystemkerne erlauben kontrollierten, pseudoparallelen Ablauf von mehreren Nutzerprogrammen.

Übersicht: → Betriebssystemunterstützung in Prozessoren

- Interrupts / Special purpose register
- System mode / user mode
- Memory Management Unit (MMU) u. Adressübersetzung
- In/Output Devices

→ Communicating Virtual Machines (CVM)

- abstraktes Berechnungsmodell für
  - einen abstrakten Kern  $k$  geschrieben in CO
  - mehrere Nutzerprogramme geschrieben in DLX-Assembler

→ Implementierung

- abstrakter Kern  $k$  wird durch konkreten Kern  $K$  implementiert
- hierzu benötigt man:
  - Erweiterung von CO: COA unterstützt Inline Assembler Anweisungen f. hardwarenahe Programmierung

## Betriebssystemunterstützung für Prozessoren

Interrupt: Ein Ereignis, das den „normalen“ Programmablauf unterbricht und stattdessen eine Interrupt service routine (ISR) aufruft.

### Grober Ablauf der ISR

1. Interrupt wird ausgelöst
2. CPU speichert: - Teile des akt. Programmzustands (insb. PC)  
- Quelle des Interrupts
3. Behandlung des Interrupts
4. Meistens: Rückkehr ins unterbrochene Programm

### Klassifikation

#### 1. Externe / Interne Interrupts

- ↳ ausgelöst vom Gerät, bspw. Tastendruck
- ↳ ausgelöst v. Programm

#### 2. Maskierbare / nicht maskierbare Interrupts

- ↳ können durch SW abgeschaltet werden

#### 3. Resume Type

Sei  $I$  unterbrochene Instruktion,  $I'$  Instruktion, die ohne Interrupt folgen würde

repeat: nach ISR mit  $I$  weitermachen

continue: nach ISR mit  $I'$  weitermachen

abort: weder noch

4. Priorität: regelt welcher Interrupt bei zeitgleichem Auftreten zuerst behandelt wird

ier(j): internal event

Interner Interrupt vom Typ  $j$ ,  $j \in \{1, \dots, 6\}$

eer(j): external event

Externer Interrupt vom Typ  $j$ ,  $j \in \{0, 7-31\}$

Neues Argument der next-state Funktion  $\delta$ :  $\delta(c, \text{eer}) = c'$

Übersicht:

j	typ	resume	maskierbar	extern	Beschreibung
0	res	abort	} nein	} nein	restart
1	ill	abort			illegal
2	mis	abort			misalignment
3	pff	repeat			page fault on fetch
4	p/l/s	repeat			page fault on load/store
5	trap	continue	} ja	} ja	trap
6	orf	continue			overflow
≥7	1/0	continue			ein/Ausgabe

5.7.2006

event signal

$eev[0]$  input  
 $iev[1]$  } innerhalb CPU  
 $\vdots$  }  
 $iev[6]$  }  
 $eev[7]$  } input  
 $\vdots$  }  
 $eev[31]$  }

vektor externer event-Signale:

$$eev = (eev[0], eev[7], \dots, eev[31])$$

Cause Signal

$$CA(c, eev)[j] = \begin{cases} eev[j] : j \in 0, 7..31 & \leftarrow \text{Konfigurationsunabhängig} \\ iev[j] : j \in 1..6 & \leftarrow \text{Konfigurationsabhängig} \end{cases}$$

Masked Cause

$$MCA(c, eev)[j] = \begin{cases} CA(c, eev)[j] & j > 5 \\ CA(c, eev)[j] \wedge c.SR[j] & j \leq 5 \end{cases}$$

↑  
status register

weitere benutzersichtbare Register: Special purpose register file  $c.SPR[0..15] \rightarrow [0..15]$

<y>	SPR(y)	
0	SR	status register
1	ESR	exception status reg.
2	ECA	exception cause
3	ERC	exception PC
4	EDATA	exception data

$$JISR(c, eev) = \bigvee_j MCA(c, eev) [j^0] \quad \text{jump to interrupt service routine}$$

$$SISR = 0^{32} \quad \text{start address interrupt service routine (in ROM, da nicht flüchtig sp.)}$$

$$\underline{\text{Fall: } JISR(c, eev) = 1} \Rightarrow d_{neu}(c, eev) = d_{alt}(c)$$

$$i_l(c, eev) = \min \{ j \mid MCA(c, eev) [j^0] = 1 \} \quad \text{interrupt level}$$

kleinste Interruptnummer hat höchste Priorität

$$\underline{JISR(c, eev) = 1} \Rightarrow c' = d_{neu}(c, eev) \quad \text{Effekt des Interrupts}$$

- $c'.SR = 0^{32}$  maskiere alle Interrupts, da Interrupt-„Art“ von „

„Funktionsaufruf“ Handler ist

Implementierung hiervon soll NICHT unterbrochen werden

- $c'.EPC = \begin{cases} c.PC & : i_l(c, eev) \in \{3, 4\} \text{ repeat} \\ d_{alt}(c).PC & : \text{sonst} \text{ continue} \end{cases}$

Rückspringadresse nach Ausführung des handlers

- $c'.EDATA = \begin{cases} \text{stimm}(c) & : i_l(c, eev) = 5 \quad \text{Konst. aus heap Instr.} \\ ea(c) & : i_l(c, eev) = 4 \text{ pfls} \quad \downarrow \\ & \text{neue Instruktion} \end{cases}$

- $c'.PC = 0^{32} = SISR$

- $c'.ESR = \begin{cases} c.gpr(RS1(c)) & : \overbrace{\text{mov}^2s(c)}^{\text{selbst GR}} \wedge (SA(c) = 0^5) \wedge \overbrace{(i_l(c, eev) \geq 5)}^{\text{continue}} \\ c.SR & : \text{sonst} \end{cases}$

- $c'.ECA = MCA(c, eev)$

4 neue Instruktionen:

R-type



movs2i  
movi2s

010000

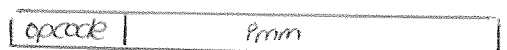
$$c'.gpr(RS1(c)) = c.spr(SA(c))$$

010001

$$c'.spr(SA(c)) = c.gpr(RS1(c))$$

Datentransfer zwischen general und special purpose register file

J-type



trap

111110

$$i_{ev}(c) [5] = 1$$

hfe

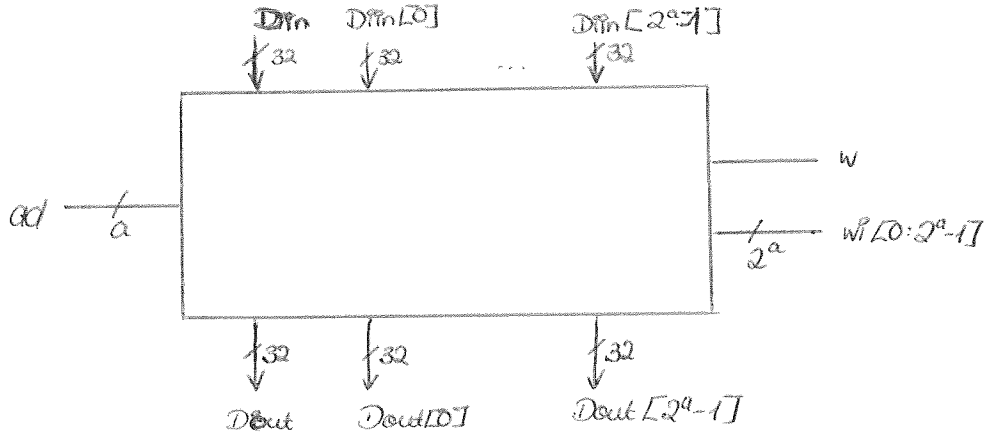
111111

$$\left. \begin{aligned} c'.PC &= c.EPC \\ c'.SR &= c.ESR \end{aligned} \right\} \begin{array}{l} \text{restauriert PC} \\ \text{und status reg.} \end{array}$$

↑  
return from exception

Hardware:

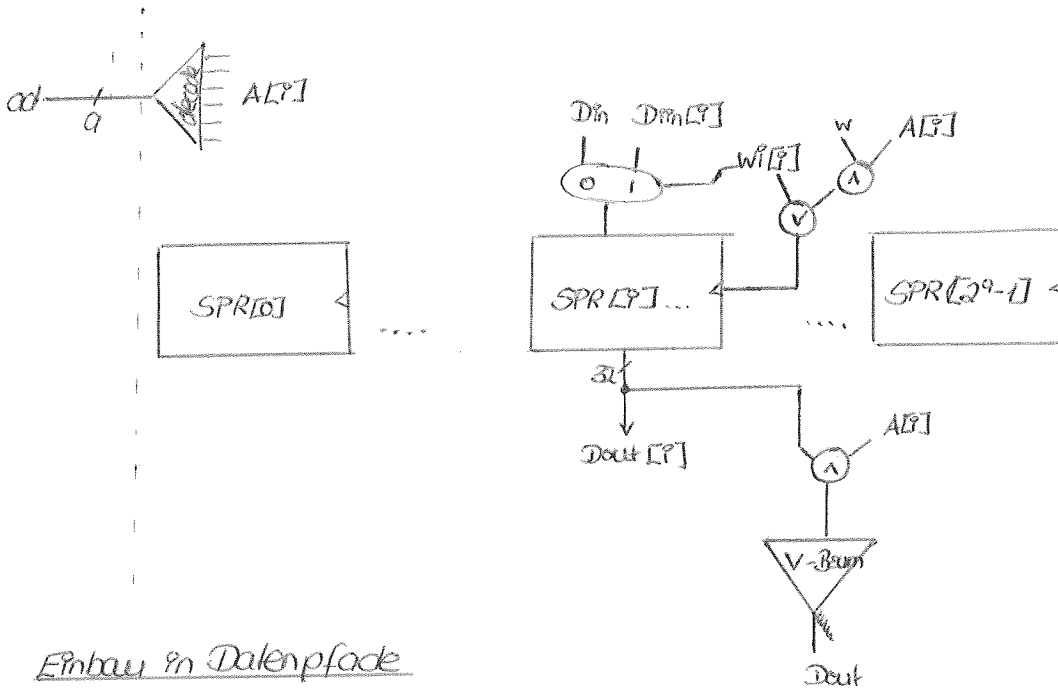
$h.spr: \{0,1\}^5 \rightarrow$



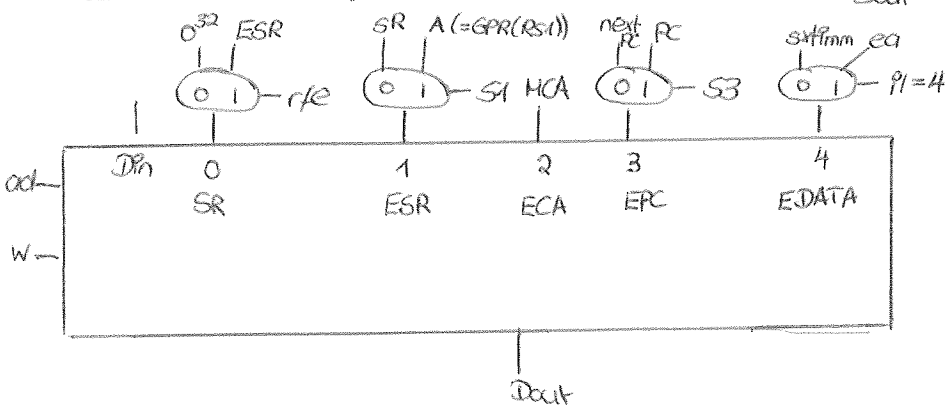
$Dout [i](h) = h.spr [i]$

$Dout (h) = h.spr(ad(h))$  RAM

$h'.spr(i) = \begin{cases} Din [i](h) & : w [i](h) \\ Din (h) & : \neg w [i](h) \wedge w(h) \wedge ad(h) = i \\ h.spr(i) & : \text{sonst (speichern)} \end{cases}$



Einbau in Datenpfade



$S1 = (PI \geq 5) \wedge movi2s1.SA = 0^5$

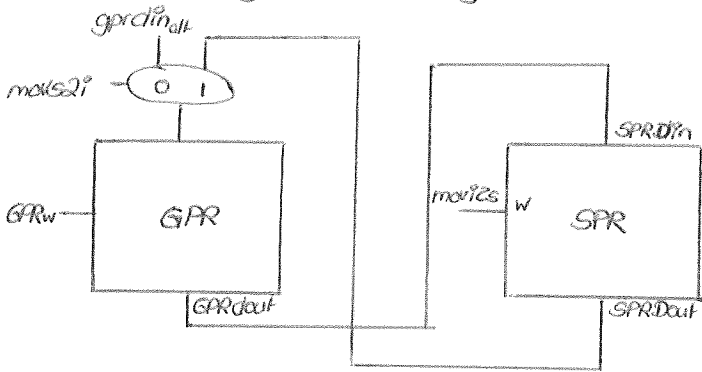
$S3 = 1 \Leftrightarrow$

$PI \in [3,4] = MCA[3] \vee MCA[4] \wedge \bigvee_{j=2} MCA[j]$



w <sub>in</sub> [0] = rfe(c) v JISR(c, eev)	SR
w <sub>in</sub> [1] = JISR(c, eev)	ESR
w <sub>in</sub> [2] = JISR(c, eev)	ECA
w <sub>in</sub> [3] = JISR(c, eev)	ERC
w <sub>in</sub> [4] = JISR(c, eev)	EDATA

Implementierung: Erweiterung der Datenpfade



write Signale

$$SPR.w = ex \wedge movics \wedge (?! \in \{2,3,4\})$$

Beachte: kein SPR-update bei

interrupt vom Typ

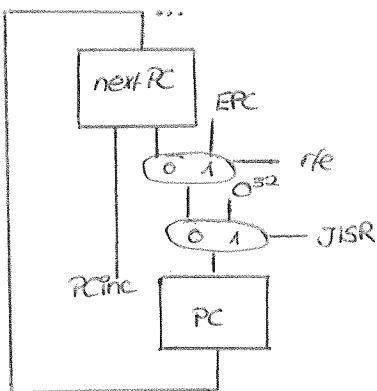
repeat / abort!

$$GPR.w_{alt} = ex \wedge (lw_h \vee comp_h \vee compi_h \vee jal_h \vee jalr_h)$$

$$GPR.w = ex \wedge ((lw_h \vee comp_h \vee compi_h \vee jal_h \vee jalr_h) \& \vee movics) \wedge (?!(c) \notin \{2,3,4\})$$

$$m.w = m.w_{alt} \wedge (?! \notin \{2,3,4\})$$

Program Counter bei JISR/rfe



Implementierung der rev [j] (partiell) j ∈ {1..6}

$$rev[1] = \neg (\underbrace{lw \vee sw \vee \dots}_{\text{Instruções decoding Adäquate}}) \wedge ex$$

$$rev[2] = mal = \underbrace{p.mal \vee d.mal}_{\substack{\text{Instruções} \\ \text{misalignment}}}$$

$$p.mal = \bar{ex} \wedge (PC[0] \vee PC[1]), PC[1:0] + 0^2$$

$$d.mal = ex \wedge (lw \vee sw) \wedge (ea[0] \vee ea[1])$$

rev [3] = pff } kommt noch  
 rev [4] = pfls }  
 ↑  
 Register

rev [5] = trap  $\wedge$  ex      trap: Decoding-Predikat für trap-Instruktionen

rev [6] = of = ALUovf  $\wedge$  (addo vsubo v addio vsubio)

Add/sub Instruktionen mit overflow

## Virtual Memory Support

Virtual Memory: Simulation von großem RAM-Speicher durch kleinen RAM-Speicher und Festplatte (HardDisk)

Stack: Simulation von vielen (großen) RAM Speichern zur Aus-führung vieler Nutzerprogramme

Demand Paging: - Page / Seite: Speicherbereich von 4K Größe

- "Paging": Transfer von Seiten zwischen swap Memory ( $\rightarrow$  HardDisk) und (Physical) Memory ( $\rightarrow$  RAM)

- "on demand": Seite wird (spätestens) dann geladen, wenn sie vom Nutzerprogramm benötigt wird.

## Physikalische / virtuelle Maschinen:

virtuelle DLX Maschine = bestehende DLX Maschine

$\rightarrow$  modelliert (später) Ausführung eines Nutzerprogramms

physikalische Maschine = bestehende DLX Maschine + MMU / Adreßübersetzung

$\rightarrow$  erlaubt viele virtuelle Maschinen zu simulieren

$\rightarrow$  Adressen der virtuellen Maschine heißen virtuelle Adressen,

die der physikalischen Maschine heißen physikalische Adressen

Speicher der virtuellen Maschine wird in Seiten der Größe 4K unterteilt

$$vpage(v.px) = m_{4096}(v.px \cdot 4096)$$



virtual page index  $\in \{0,1\}^{20}$

byte index  $\in \{0,1\}^{12}$

# Spezifikation der physikalischen Maschine

Bemerkung: physikalische Maschine ist nur für den Betriebssystemkern sichtbar

über neue SPRs:

$r$	Name	Bedeutung
5	PTO	page table origin
6	PTL	page table length
7	MODE	mode
8	EMODE	exception mode

} Register

Prozessor unterstützt zwei Modi:

Falls  $MODE = 0^{32}$ : Systemmodus Ausführung des Betriebssystems

$MODE = 0^{31} 1$ : Usermodus für die Ausführung von Nutzerprogrammen

Usermode:

- Adressübersetzung
- kein  $movl2s, movs2l$

$$\neg \text{ev}[r] = \text{ev}_{\text{alt}}[r] \vee (\text{ex} \wedge (\text{movl2s} \vee \text{movs2l}) \wedge \text{MODE} = 1)$$

Adressübersetzung: für  $ra = PC$  oder  $ra = ea$

- Übersetzung von  $ra$  erfolgreich:  $va \rightarrow pa$

- Übersetzung nicht erfolgreich  $\rightarrow$  page fault

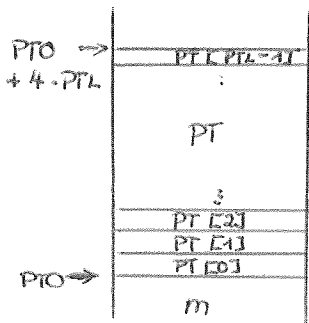
$$va = pc \rightarrow pff$$

$$va = ea \rightarrow pfs$$

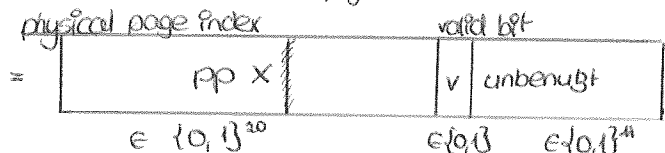
$$va = (va.px, va.br)$$

page table entry address:  $ptea(c, va) = c.PTO +_{32} (va.px, 00)$

page table entry:  $pte(c, va) = c.pm_4(ptea(c, va))$   
phys. mem.



page table origin PTO  
page table length

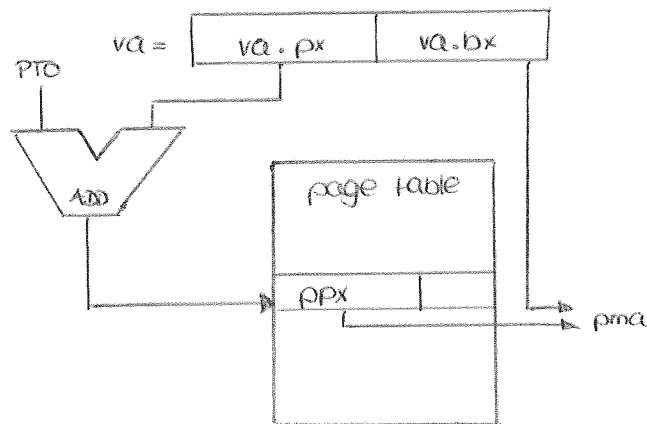


$$ppx(e, va) = pte(c, va)[31:12]$$

$$v(c, va) = pte(c, va)[11]$$

$$pma(c, va) = (ppx(c, va), va.bx)$$

physical memory address: wird für den Zugriff auf das Physical Memory verwendet, wenn kein page fault auftritt



## Page fault

◦ falls  $va.px$  außerhalb der page table  $\Rightarrow$  Page Table Length Exception

$$pblef(c) = \langle c.pc.px \rangle \geq \langle c.ptl \rangle \quad (\text{on fetch})$$

$$pblel(c) = \langle ea(c).px \rangle \geq \langle c.ptl \rangle \quad (\text{on load/store})$$

◦ falls  $valid-bit = 0 \Rightarrow$  Page Table Entry Exception

Bedeutung: Seite (momentan) nicht im Physical Memory, sondern im swap

12.07.2006

## Wiederholung:

### Virtual Memory Support / Physikalische Maschine

#### Spezifikation:

◦ Core SPRs: Page table origin (5),  
page table length (6),  
Mode (7),  
EMode (8)

◦ Speicher:  $c.pm = \{0,1\}^{32} \rightarrow \{0,1\}^8$  (physical memory)

$c.sm = \{0,1\}^{32} \rightarrow \{0,1\}^8$  (swap memory)

$$30+7 \rightsquigarrow 12568 \quad (128 \text{ GiB})$$

( $c.sm$  ist Abstraktion und wird durch HardDisk od. anderes

Gerät implementiert)

Definition:  $d(c, eev) = c'$

Fall  $c.MODE = 0$  (Systemmode)

wie vorher

Fall  $c.MODE = 1$  (Usermode)

- illegal Exception bei  $movs2r$ ,  $movr2s$
- Adreßübersetzung

Mode Changes : Nur über Interrupts oder durch Betriebssystem

•  $JISR(c, eev) = 1$  zusätzlich

$$c'.MODE = 0$$

$$c'.EMODE = c.MODE$$

- Bei rfe zusätzlich  $c'.MODE = c.EMODE$

(direktes Beschreiben von MODE möglich, aber meist nicht gewollt)

Adreßübersetzung (für  $MODE = 1$ )

$$\rightarrow \text{virtuelle Adresse } va = va.px, va.bx \\ \in \{0,1\}^2 \quad \in \{0,1\}^{20} \quad \in \{0,1\}^{12}$$

$$\rightarrow ptea(c, va) = c.PTO +_{32} (0^{10}, va.px, 00)$$

$$pte(c, va) = c.pm_4(ptea(c, va))$$

$$ppx(c, va) = pte(c, va) [31:12]$$

$$v(c, va) = pte(c, va) [11]$$

$$pma(c, va) = (ppx(c, va), va.bx)$$

Page Fault (bei Zugriff außerhalb der Page Table oder invalid Page Table entry)

$$phtef(c) = \langle c.PC.px \rangle \geq c.PTL$$

$$phtels(c) = \langle ea(c).px \rangle \geq c.PTL$$

$$iev(c) [3] = pff(c) = c.MODE \wedge (phtef(c) \vee \neg v(c, PC))$$

$$(\text{Falls } iev(c) [3] = 0: \quad I(c) = \begin{cases} c.pm_4(c.PC) & : \text{falls } c.MODE = 0 \\ c.pm_4(pma(c, c.PC)) & : \text{falls } c.MODE = 1 \end{cases})$$

$$iev(c) [4] = pfls(c) = \neg pff(c) \wedge c.MODE \wedge (I(c) = lw \dots v I(c) = sw \dots) \wedge (phtels(c) \vee \neg v(c, ea(c)))$$

(Falls  $iev(c) [3] = 0$  und  $iev(c) [4] = 0$ , dann benutze  $pma(c)$  für etwaigen Memory Zugriff)

# Implementierung

SPR, JISR, Hfe - Änderungen : nicht gezeigt

## Translation - Phases:

Vorher nur ex Register für Fetch Phases ( $ex=0$ ) und Execute-Phases ( $ex=1$ )

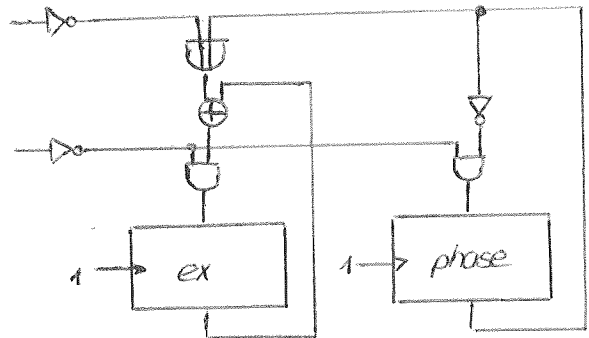
Zusätzlich:

Register phase zur Unterscheidung von Address-Translation ( $phase=0$ )  
und Memory Access ( $phase=1$ )

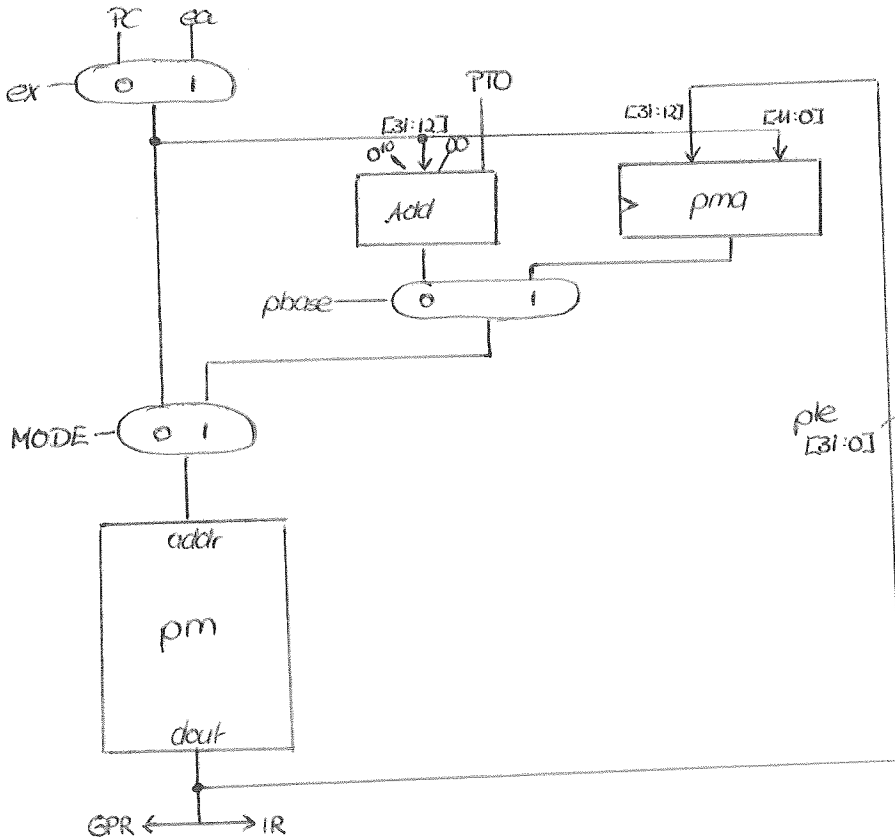
## User Mode:

ex und phase arbeiten wie ein 2-Bit Zähler

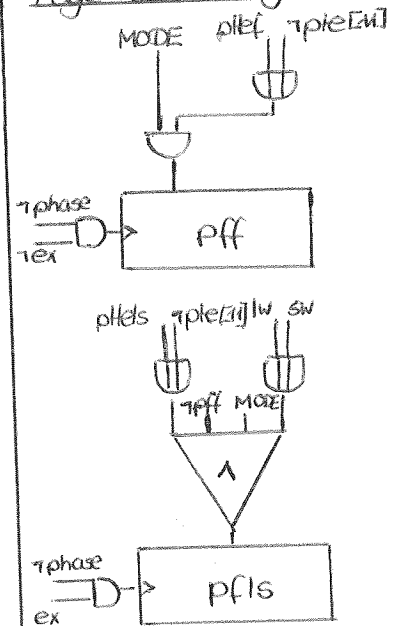
	ex	phase	Beschreibung
t	0	0	Translate PC
t+1	0	1	Fetch Instruction word
t+2	1	0	Translate ea
t+3	1	1	Access ea



## Memory Access



## Page Fault Flags



# Communicating Virtual Machines (CVM)

## Neues Maschinenmodell

- Bestandteile: - der abstrakte Kern  $k$   
(CO-Programm, läuft später im Systemmodus)  
- virtuelle Maschinen  $vm(i)$  (Benutzerprogramme)  
- I/O Devices  $D(i)$

CVM Konfiguration:  $cvm = (cvm.c, cvm.vm(1) \dots cvm.vm(p),$   
 $cvm.ptl(1) \dots cvm.ptl(p), cvm.cp)$

- $cvm.c$ : Konfiguration von  $k$   
→ Nutzerprogramm  $i \in \{1..p\}$  ( $p$  = maximale Anzahl v. Nutzerprogrammen)  
→ Konfiguration  $cvm.vm(i)$  der virtuellen Maschine  
→ Speichergröße  $cvm.ptl(i)$  in pages, d.h.  $cvm.vm(i).vm : va(i) \rightarrow \{0,1\}^s$   
 $va(i) = \{a \in \{0,1\}^{52} \mid 0 \leq \langle a \rangle < cvm.ptl(i) \cdot 4096\}$   
→ current process:  $cvm.cp = 0 \Rightarrow$  abstrakter Kern "läuft"  
 $cvm.cp \neq 0 \Rightarrow$  Nutzerprogramm  $cvm.cp$  "läuft"

## Next state Funktion von CVM

$$\delta(cvm) = cvm'$$

$$- u = cvm.cp > 0, JISR(cvm, vm(u)) = 0$$

$$\begin{aligned} cvm'.vm(u) &= \delta_{DLX}(cvm, vm(u)) && \text{Nutzer fährt Schritt aus} \\ cvm'.vm(u') &= cvm.vm(u') \text{ für alle } u' \neq u \\ cvm'.c &= cvm.c \\ cvm'.cp &= cvm.cp \end{aligned}$$

$$- cvm.cp = 0 : cvm.c.pr = an; \vdash \quad (\text{Kern fährt Schritt aus - keinen "besonderen"})$$

Fall:  $an$  keine "besondere Funktion"

$$\begin{aligned} cvm'.c &= \delta_{CO}(cvm.c) \\ \forall u \in \{1..p\} : cvm'.vm(u) &= cvm.vm(u) \\ cvm'.cp &= cvm.cp \end{aligned}$$

$$- cvm.cp = 0 \quad cvm.c.pr = an; \vdash$$

$an = start\ cp$  // startet Nutzerprogramm, das durch  $cp$  von  $k$  bestimmt wird

$cvm'.cp = va(cvm.c, cp)$  ("Scheduler": ist für update von  $cp$  zuständig)

CVM (communicating virtual machines)

## CVM Konfiguration

## Komponenten:

- $cvm.c$  : CO Konfiguration, abstrakter Kern
- $cvm.vm(u)$  :  $u \in [1..p]$  User machines, DLX-Konfiguration
- $cvm.ptl(u)$  : page table length für Benutzer  $u$  (Speicher für Ben.  $u$ )
- $cvm.cp \in [0..p]$  : current process  

$$cvm.cp = \begin{cases} 0 & \text{Kern läuft} \\ u \geq 0 & \text{Benutzer } u \text{ läuft} \end{cases}$$
- $cvm.d(i)$  : Zustand von Device  $i$

 $\delta(cvm) = cvm'$ 

$$1) \underline{cvm.cp = u > 0 \quad (JISR(cvm.vm(u)))}$$

$$\rightarrow \boxed{cvm'.vm(u) = \delta_{DLX}(cvm.vm(u))}$$

Ein Schritt Benutzer  $u$ , VM  
Implementierung evtl. page faults

$$\begin{aligned} cvm'.vm(i) &= cvm.vm(i) & i \neq u \\ cvm'.cp &= u \\ cvm'.c &= cvm.c \\ cvm'.d(i) &\triangle \end{aligned}$$

$$2) \underline{cvm.cp = 0 \quad cvm.c.pr = an; t \quad an \text{ keine spezielle Funktion}}$$

$$\rightarrow \boxed{cvm'.c = \delta_{CO}(cvm.c)}$$

$$cvm'.vm(u) = cvm.vm(u) \quad \forall u$$

$$3) \underline{cvm.cp = 0 \quad cvm.c.pr = an; t \quad an \text{ ist spezielle Funktion}}$$

- $an = startcp$       Prozess 'CP' starten

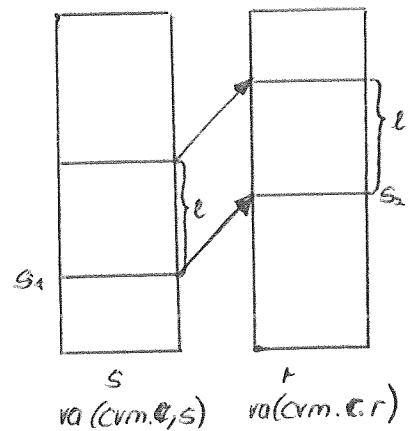
$$\boxed{cvm'.cp = va(cvm.c, CP)}$$



•  $an = copy(s_1, r, s_1, s_2, l)$

$$cvm'.vm(\underbrace{va(cvm.c, r)}_{\text{receiver}}) \cdot m_{va(cvm.c, l)}(va(cvm.c, s_2))$$

$$= cvm'.vm(va(cvm.c, s)) \cdot m_{va(cvm.c, l)}(va(cvm.c, s_1))$$



•  $an = alloc(u, x)$

neue Seiten für Benutzer  $va(cvm.c, u)$

$$cvm'.ptl(va(cvm.c, u)) = cvm'.ptl(va(cvm.c, u)) + va(cvm.c, x)$$

•  $an = free(u, x)$

entfernt die letzten  $x$  pages von Benutzer  $u$

$$cvm'.ptl(va(cvm.c, u)) = cvm'.ptl(va(cvm.c, u)) - va(cvm.c, x)$$

### Aufruf des Kerns vom Benutzer aus

(Binäres Interface des Kerns) durch trap Instruktionen

$$cvm'.cp = u > 0 \quad \text{trap}(cvm'.vm(u))$$

$$\text{Set } i = [s_{i+1}^{imm}(cvm'.vm(u))]$$

Wir rufen Funktion  $\text{KCD}(i) \in \text{fname}$   $\leftarrow$  Funktionsnamen des Kerns  
↑  
kernel call definition  
funktion

festen Parameter des Modells

Set  $n \in \mathbb{N}$ ,  $n$ : # Parameter von  $f$

$\text{KCD}$  Wir übergeben als Parameter Register  $[1:10]$  des Benutzerprocesses

$$cvm'.cp = 0$$

Funktionsaufruf Semantik, von Benutzer  $u$  aus

$cvm'.e.rd = cvm.c.rd + 1 \quad \text{neuer frame}$ $cvm'.c.pr = f + (f).body; \quad cvm.c.pr$ $\text{top}(cvm'.c).et(l) = \underbrace{cvm'.vm(u).gpr(l)}_{\text{Wert Param. } l} \quad 1 \leq l \leq n$
----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------

trap ist formal (remote) function call

# Kern Implementierung

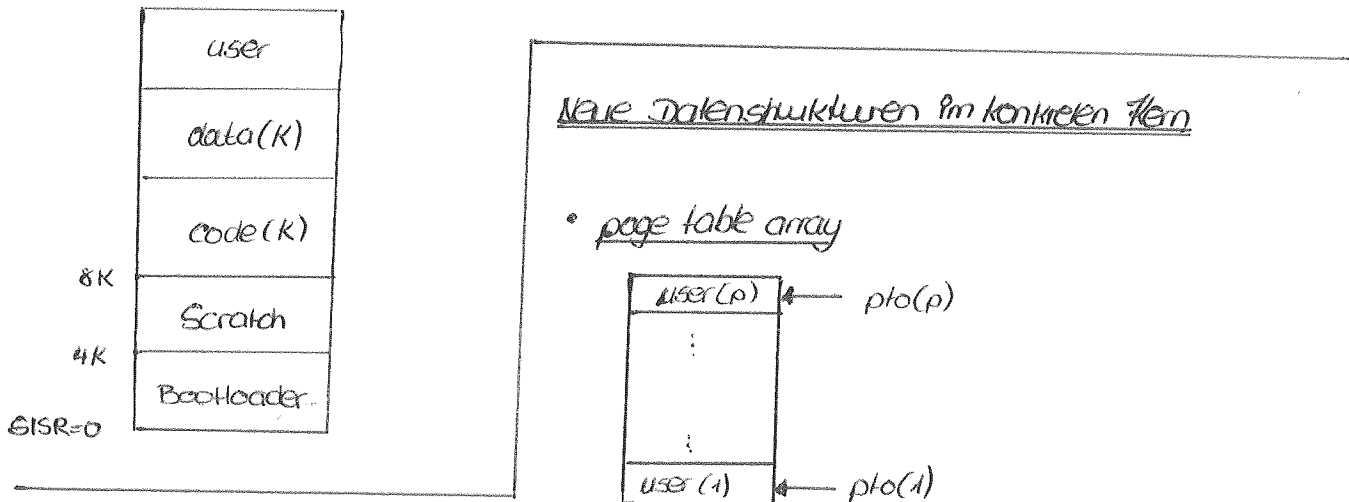
durch konkreten Kern  $\mathcal{K}$

- hat Inline Assembler Code
- wird um abstrakten Kern "herumgeschickt" (theory of linking)

## Inline Assembler

- Syntax:  $asm(u)$   $u$  Folge von DLX Instruktionen
- Compilieren:  $code(asm(u)) = u$
- Semantik: ??

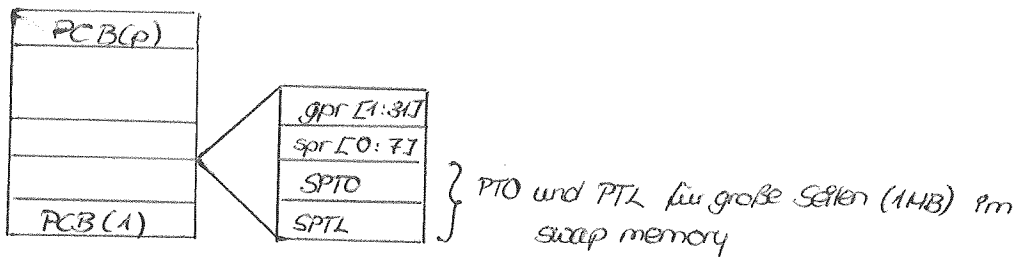
## Memory Map der physikalischen Maschine



- process control blocks (PCB)

PCB(u)

PCB von Process u



- swap memory page table SPT

- 4 geflinkte Listen:

- used list : benutzte Seiten im phys. memory
  - free list : freie Seiten im phys. memory
  - swap freelist (sfree) : freie Seiten im swap memory
  - swap usedlist (susedlist) : benutzte Seiten im swap memory
- } von alloc, free, pf-handler benutzt

Eine große Seite reservieren wir im swap-memory durch  $\text{alloc}(, x)$

$$x \cdot 4K = 1M \quad x = \frac{1M}{4K} = 256$$

$$y \text{ große Seiten: } x = y \cdot 256$$

### Zur Invariante des Korrektheitsbeweises

Konfigurationen  $d^1, d^2, \dots$  der physikalischen Maschine,  
 $k^1, k^2, \dots$  des konkreten Kerns (formal: CO-Konfigs),  
 $\text{cvm}^1, \text{cvm}^2, \dots$  der VM-Maschine,  
 $\text{aba}^1, \text{aba}^2, \dots$  allocated base address des konkreten Kerns,

für globale Variablen (ins PCB, PT, SPT)  $\text{aba} \text{ Kontext} = \text{aba}^0$  (konstant)

Definiere • für Ausdrücke  $e$ ,  $\text{typ}(e)$  einfach nur mit globalen Variablen

• für physikalische DLX-Maschine  $d$

$$\boxed{\text{va}(d, e) = d.m_4(\text{aba}^0(e))}$$

$$\text{pto}(d, u) = \text{va}(d, \text{PCB}(u). \text{pto})$$

$$\text{plea}(d, u, \text{va}) = \text{pto}(d, u) + 4 \cdot \overset{\text{spr}(1)}{\text{va}} \cdot \text{pr}$$

$$\text{va} = \text{va} \cdot \text{pr}, \text{va} \cdot \text{bx}$$

$$\text{pte}(d, u, \text{va}) = d.m_4(\text{plea}(d, u, \text{va}))$$

$$\text{ppx}(d, u, \text{va}) = \text{pte}(d, u, \text{va}) \llcorner \text{pr} \llcorner$$

$$\text{v}(d, u, \text{va}) = \text{pte}(d, u, \text{va}) \llcorner \text{pr} \llcorner$$

$$\boxed{\text{pma}(d, u, \text{va}) = \text{ppx}(d, u, \text{va}) \circ \text{va} \cdot \text{bx}}$$

Analog:

$\text{splea}, \text{spte}, \text{sma} \dots$

Kern	CO-Konf.	Sprache
abstrakt	c	CO
konkret	k	COA

$cvm = cvm \cdot c, cvm \cdot vm(u), cvm \cdot cp \dots$

Implementierung - Korrektheit : 3 Rechnungen

$$\begin{matrix} cvm^i \\ k^i \\ d^i \end{matrix} \quad i=0,1,2$$

physikalische DLX-Maschine

$Sim(cvm, k, d)$

- $d$  kodiert  $cvm \cdot vm(u) \forall u$  und  $k \vdash \text{consis}()$  Klaus Computerkorrektheit
- $k$  kodiert  $cvm \cdot c$   
 $k \text{ consis}$

$e$  : Ausdruck mit ausschließlich globalen Variablen einfachen Typs

$$var(d, e) = d \cdot m_4(aba^0(e))$$

$$plo(d, u) = va(d, PCBLUJ, plo \dots)$$

$$plea(d, u, va) = plo(d, u) + 4 \cdot va \cdot px \quad \text{Pointer - Arithmetik!}$$

$$\begin{matrix} ppa(d, u, va) & sma(d, u, va) \\ ppx & v \end{matrix}$$

Definition : B-Relation

$$B(cvm, u, d) \equiv d \text{ kodiert } cvm \cdot vm(u)$$

- Register:

$$cvm \cdot vm(u) \cdot R = \begin{cases} \alpha R & : cvm \cdot cp = u \\ va(d, PCBLUJ, R) & : cvm \cdot cp \neq u \end{cases}$$

Spezifikation für den Prozesswechsel

◦ Speicher:

$$cvm \cdot vm(u), m(va) = \begin{cases} d \cdot m(pma(d, u, va)) & : v(d, u, va) = 1 \\ d \cdot sm(sma(d, u, va)) & : \text{sonst} \end{cases}$$

Spezifikation vom pf handler + \*

⊛ globale Variable MRL most recently loaded page

pf: Fall: free-list ist leer  $\Rightarrow$  keine freien Seiten im phys. Memory d.m

eine Seite  $(u', vpx)$ : vichim page index in swap Memory  
zurückschreiben

$(u', vpx) \neq \text{MRL}$

Grund: eine Instruktion kann 2 page faults auslösen:

- pff, dann pfls
- pfls, dann pff

Definition: sm

$sm(cvm, k, d, aba \dots)$

- $\forall u \ B(cvm, u, d)$
- $consis(k, aba, d)$
- $kconsis(k, aba, cvm.c)$  // konkreter u. abstrakter Kern  
sind konsistent

kalloc:  $\{V \mid V \text{ Variable von } cvm.c\} \rightarrow \{V \dots k\}$

ausdehnen auf Subvariablen:

e-konsis: Elementare Subvariable von  $cvm.c$

$$va(cvm.c, V) = va(k, kalloc(V))$$

p-konsis: Pointerkonsistenz

$va(cvm.c, V) = LL$  Subvariable, d.h. V Pointer

$$va(k, kalloc(u)) = kalloc(u) \quad \text{für erreichbare } V$$

## Korrektheit der cvm-Implementierung

$\exists$  Folgen von Schrittzahlen  $s(1), s(2), s(3) \dots$   
 $t(1), t(2), t(3) \dots$

$\exists$  Folgen von Konfigurationen  $k^p, d^p, p=0,1, \dots$

$\exists$  Folgen von  $aba^p, kalloc^p$ , so daß für alle  $n$  gilt:

$$\text{sim}(cvm^n, k^{s(n)}, d^{t(n)}, aba^n, kalloc^n)$$

Induktionsschritt:  $\text{sim}(cvm^n, k^s, d^t, aba^n, kalloc^n)$

$\varepsilon z.:$   $\exists \sigma \exists \tau, aba^{n+1}, kalloc^{n+1}$ , so daß

$$\text{sim}(cvm^{n+1}, k^{s+\sigma}, d^{t+\tau}, aba^{n+1}, kalloc^{n+1})$$

## Implementierung

Fälle: aus cvm spec

① •  $cvm^n \cdot cp = u > 0$  trap( $cvm^n \cdot vm(u), ?$ )

•  $cvm^n \cdot cp = u > 0$  JISR( $cvm^n \cdot vm(u)$ )

• keine page faults in  $d^{t(n)}$   $\Leftarrow$  spec von DLX mit MMU

② • JISR( $d^{t(n)}$ ) page fault

ad ① ISR: teste  $yl = 0$  (reset)

ja: bootloader

nein: rechte Register d. R von  $vm(u)$  in PCB[Li]

↑ muß in assemblercode gemacht werden

?  $u = va(d^{t(n)}, cp) = va(k^{s(n)}, cp)$  mit  $consis(k^{s(n)}, aba, d^{t(n)})$

⚠ nicht in code(k)

teste ECA, geht nicht direkt, da SPR

• movs2p in GPR[1]

evtl. kein reset: rechte vorher GPR[1] in scratch & ROM

Bestimme  $il$  (Interrupt level) durch C-Code

° untersuche  $PCB[CP].ECA$

$$va(k^{S(n)+5'}, \dots) = cvm^{n+1} \cdot vm(u) \cdot eca \quad (\text{Korrektheit save})$$

Fall:  $il = \min \{j \mid eca(j) \neq 0\} = 5$

Bestimme  $p = PCB[CP].EDATA$

geschichtete if-then-else

Aufruf von  $f = kcd(p)$   $n = \#$  Parameter von  $f$

C-funktion call  $f(PCB[CP].gpr[1:n])$

Rest: Korrektheit von Compiler

Fall: funktion call

### Semantik von $asm(u)$

Zwei Rechnungen:

$$\begin{array}{ccccccc} k^{S(n)} & & k.pr = asm(u); r & & & & \\ d^{t(n)} & \rightarrow & d^{t(n)+1} & \dots & d^{t(n)+l} & & \text{durch Ausf\u00fchrung von } u \\ \downarrow & & \downarrow & & & & \\ k^{S(n)} & \rightsquigarrow & \tilde{k}^1 & \dots & \tilde{k}^{l-1} & \tilde{k}^l = k^{S(n)+1} & \end{array}$$

$$\tilde{k}^{i+1} = \tilde{k}^i, \text{ falls } sw(d^{t(n)+i}) \text{ und } \exists \text{ Variable } X \text{ mit } eca(d^{t(n)+i}) = \text{addr}(X)$$

Falls  $X$  nicht global  $\rightarrow$  Fehler

Wert von  $\tilde{k}^i$ :  $va(\tilde{k}^{i+1}, X) = d^{t(n)+i} \cdot gpr(RD(d^{t(n)+i}))$