

Systemarchitektur-Skript

Dilyana Dimova
Mario Mancino

26. Juli 2004

Inhaltsverzeichnis

1	Einführung	1
1.1	Literaturhinweise	1
1.2	Definition: Rechnen	1
1.3	Bool'sche Algebra	1
1.3.1	$\sim: \{0, 1\} \longrightarrow \{0, 1\}$	1
1.3.2	$\wedge, \vee, \oplus: \{0, 1\}^n \longrightarrow \{0, 1\}$	1
1.4	Definition: Bool'sche Ausdrücke (vollständig geklammert)	2
1.5	Exkurs: Mengen	2
1.6	Exkurs: Induktionsbeweis	2
1.7	Rechnen mit bool'schen Algebren	2
1.7.1	Definition: Einsetzung	3
1.7.2	Definition: $\varphi(e)$ für $e \in BA$	3
1.7.3	Definition: Identität (Allgemeingültige Rechenregel)	3
1.7.4	Satz: Kommutativität	4
1.8	Exkurs: Funktionen (\neq Funktionssymbole)	4
1.8.1	Definition: Relation	4
1.8.2	Definition: Funktion	5
1.9	Erweiterung zu 1.7.2	5
1.10	Konventionen	5
1.10.1	Abkürzungen	5
1.11	Definition: elementarer bool'scher Ausdruck	5
1.12	Satz: Darstellungssatz	6
1.12.1	Beweis	6
1.12.2	Beispiel	6
1.13	Lösen einer Gleichung	7
1.13.1	Beispiel 1	7
1.13.2	Beispiel 2	7
1.13.3	Beweis: $e_1 \wedge \dots \wedge e_n = 1 \Leftrightarrow e_1 = 1 \wedge \dots \wedge e_n = 1$	7
1.13.4	Beweis: $e_1 \vee \dots \vee e_n = 1 \Leftrightarrow e_1 = 1 \vee \dots \vee e_n = 1$	7
1.14	Zusammenhang zwischen Identitäten und Lösungen von Gleichungen	8
1.15	Spezielle bool'sche Ausdrücke	8
1.15.1	Definition: Literal, Monom, Polynom	8
1.15.2	Bemerkung	8
1.15.3	Beispiel	9
1.16	Vollständig disjunktive Normalform	9
1.16.1	Beispiel	9
1.17	Kosten der Darstellungssätze	10
1.17.1	Hilfssätze	10
1.17.2	Kosten	10
1.18	Teure Funktionen	10
1.18.1	Beweis	11
1.18.2	Offene Fragen	11
2	Schaltpläne und Schaltkreise	12
2.1	Gatter	12
2.1.1	Beispiel-Gatter	12
2.1.2	Einsetzung an den Eingängen angelegter Werte	13
2.1.3	Schwierigkeiten von Zyklen	13
2.1.4	Definition: Pfad	14
2.2	Definition: Schaltkreis	14
2.2.1	Hoffnung/Satz	14
2.2.2	Beweis	14

2.2.3	Beispiel	14
2.2.4	Hilfssatz	15
2.3	Satz: Darstellungssatz (Schaltkreise)	15
2.3.1	Definitionen	15
2.3.2	Beweis	15
2.4	Polynome als Schaltkreise	17
2.5	Flache \wedge / \vee Bäume	18
2.5.1	Definition: Schaltkreise \wedge -n	18
2.5.2	n keine Zweierpotenz	19
2.5.3	Neue Berechnung von Polynomen	20
2.5.4	PLA: Programmed Logic Array	20
3	Zahlendarstellung, Addieren (für ganze Zahlen)	21
3.1	Binärdarstellung	21
3.1.1	Beispiel	21
3.1.2	Größe der Summe	22
3.2	Satz: Eindeutigkeit der Binärdarstellung	22
3.3	Definition: n-bit-Addierer	22
3.4	1-bit Addierer / Volladdierer / Full Adder (FA)	23
3.4.1	Funktionstabelle	23
3.5	Peano Axiome	23
3.6	Zerlegung von Zahlendarstellungen	24
3.7	Additionsalgorithmus	25
3.7.1	Beweis: Induktion über i	25
3.8	Carry-Chain-Adder	26
3.9	Definition: Multiplexer (Mux)	27
3.9.1	1-bit Multiplexer Schaltkreis	27
3.9.2	n-Mux	28
3.10	Conditional Carry Adder	28
3.11	Exkurs: Modulo	29
3.12	Subtraktion	29
3.12.1	Beispiel	29
3.13	Two's Complement Zahlen	30
3.13.1	Beispiel	30
3.14	Beweis: Subtraktion	30
3.14.1	Lemma 1	30
3.14.2	Lemma 2	30
3.14.3	Lemma 3	31
3.14.4	Lemma 4	31
3.14.5	Lemma 5	32
3.14.6	Beweis der Subtraktion	32
3.15	Definition: n-bit-twoc-Addierer	32
3.16	Definition: Arithmetic Unit (AU)	32
3.16.1	Erweiterung der Notation	33
3.17	n-bit-twoc AU (auch für Binärzahlen)	34
3.17.1	Satz: Overflow	35
3.17.2	Satz: Negation	35
3.18	Definition: Arithmetic Logic Unit (ALU)	35
3.18.1	Steuerbit-Tabelle	36
3.18.2	Schaltkreis	36
3.18.3	akt: Overflow aktivieren/ignorieren	37
3.18.4	xcc: Fixed Point Condition Code	37

4	Prozessorbau	38
4.1	Mathematische Maschinen	38
4.2	Speicherelemente	39
4.2.1	Register (n-Bit)	39
4.2.2	Random Access Memory (RAM)	40
4.3	Instruktionssatz des DLX_0 -Prozessors	41
4.3.1	Konfiguration	41
4.3.2	Rechnung	41
4.3.3	3 Instruktionsformate	42
4.3.4	Definition: Signed Extension	43
4.3.5	$GPR[0^5]$	43
4.3.6	Instruktionen	43
4.3.7	Zusammenfassung: Instruktionen	45
4.4	Hardware-Konfiguration	45
4.4.1	Unterteilung der Instruktionen in Stufen	46
4.5	Beweis der Gleichheit zwischen DLX_0 - und Hardware-Konfiguration	47
4.5.1	c_0comp	48
4.5.2	$adcomp$	49
4.5.3	$aluop_h$	50
4.5.4	m_w	50
4.5.5	$c^i.m = h^i.m$	51
4.5.6	$GPR.w$	51
4.5.7	PC_{inc}	52
4.5.8	Spezifikation: n-Inc	52
4.5.9	$nextPC$	53
5	Compiler für C_0 (PASCAL mit C-Syntax)	55
5.1	Kontextfreie Grammatiken	55
5.1.1	Beispiel: Kontextfreie Grammatik	55
5.1.2	Definition: Kontextfreie Grammatik	55
5.1.3	Arbeitsweise von Grammatiken	56
5.1.4	Weitere Definitionen	57
5.1.5	Problem: Alternativer Ableitungsbaum	57
5.1.6	Definition: Eindeutigkeit von Grammatiken	58
5.1.7	Satz: Grammatik G ist eindeutig	58
5.2	Aufbohren der Grammatik	58
5.2.1	Bool'sche Ausdrücke	58
5.2.2	Komplexe Datentypen	58
5.2.3	Anweisungen	59
5.2.4	Programm	59
5.2.5	Deklarationen	59
5.3	Semantik von C_0	60
5.4	Deklarations-Teil	60
5.4.1	Typen-Definition	60
5.4.2	Variablen-Deklaration	63
5.4.3	Funktions-Deklaration	66
5.4.4	Speicher der C_0 -Maschine	67
5.5	Zusammenfassung der Grammatik	68
5.6	Ausdrucksauswertung	69
5.6.1	Definition: Bindungsfunktion($c, Na \rightarrow (m, i)$)	69
5.6.2	Auswertung	70
5.7	Ausführung von Anweisungen	71
5.8	Compilieren	72
5.8.1	Compiler	72

5.8.2	Übersetzen der Bäume	73
5.9	Codierung von C_0 -Konfigurationen in DLX_0 -Konfigurationen	75
5.9.1	Definition: Compiler - Korrektheit	78
5.9.2	Definition: abase	78
5.9.3	Beispiel	80
5.9.4	Exkurs: Aho-Ullmann-Algorithmus	80
5.9.5	Satz: Aho-Ullmann	81
5.9.6	g-Ausdrucksübersetzung	83
5.9.7	r-Konsistenz	88
5.9.8	c-Konsistenz	89
5.9.9	Satz	90
5.9.10	Pre-Order-Traversal	90
5.9.11	Code-Generierung	91
6	Erweiterungen zur DLX_0	95
6.1	DLX_0 mit Interrupts	95
6.1.1	Definition: Interrupt	95
6.1.2	Grober Ablauf	95
6.1.3	Klassifikation	95
6.1.4	Interrupts des DLX_0	96
6.1.5	Konfiguration / Register	97
6.1.6	Definition: δ für DLX_0 mit Interrupts	97
6.1.7	Neue Instruktionen	98
6.1.8	Interrupts	98
6.1.9	Definition: nicht sichtbar	98
6.1.10	Definition: JISR-Signal (Jump ISR)	98
6.1.11	Definition: Interrupt Level	98
6.1.12	Delta-Funktion	99
6.1.13	Aufbau der ISR	99
6.1.14	Devices & I/O (Geräte & E/A)	100
6.1.15	Beispiel: Hard Disk (HD)	101
6.2	Virtueller Speicher(VM)	102
6.2.1	Motivation	102
6.2.2	Vergleich zweier Maschinen	103
6.2.3	DLX_0 mit Interrupts & Adress Translation	103
6.2.4	Page Table Lookup	104
6.2.5	Page Fault Exception	104
6.2.6	Instruktionsausführung	105
6.2.7	Simulation	106
6.2.8	Theorem	106
7	Betriebssystem-Kern	107
7.1	CVM: Syntax und Semantik	107
7.1.1	Exkurs: Syntax von k	108
7.1.2	Semantik von cp	109
7.1.3	Semantik von Interrupts	109
7.1.4	Formalismus zum Spezifizieren der Handler von Kernel Calls	110
7.2	CVM mit I/O-Devices	111
7.2.1	Wiederholung: Interrupts	111
7.2.2	<i>return</i>	112
7.2.3	Kernel Calls	112
7.2.4	„User-Functions“	114
7.2.5	Devices	115
7.3	Definition: C_{0A} (C_0 mit Assembler-Code)	116

7.4	Konkreter Kern K	117
7.4.1	Semantik	117
7.4.2	Restriktionen an $asm(s)$	118
7.4.3	Datenstrukturen des konkreten Kerns K	119
7.5	Simulationssatz	121
7.5.1	Definition: $konsis(cc, kbase, c)$	121
7.5.2	Definition: $e - konsis(c, kbase, cc)$	121
7.5.3	Definition: $p - konsis(c, kbase, cc)$	122
7.5.4	Definition: $c - konsis(c, cc)$	122
7.6	Korrekturen	123
7.6.1	Notation: $body(\dots, \dots)$	123
7.7	$body(main, k)$	124
7.8	$body(main, K)$	124
7.9	Definition: $c - consis(c, cc)$	124
7.10	Bootstrap	125

1 Einführung

1.1 Literaturhinweise

- *S.M. Müller, W.J. Paul: Computer Architecture (Springer 2000)*
- *J. Keller, W.J. Paul: Hardware Design (vergriffen)*
- *G.Even: Skript*

1.2 Definition: Rechnen

Rechnen: (Hoffentlich sinnvolle) Manipulation von Zeichenreihen

Beispiel: Hardware

Definition: Schaltfunktion $f : \{0, 1\}^n \rightarrow \{0, 1\}$

Ziel: Bauen von Boxen, die Schaltfunktionen berechnen

Kalkül: Bool'sche Algebra

Variablen: $V = \{x_0, x_1, x_2, \dots\}$

1.3 Bool'sche Algebra

1.3.1 $\sim : \{0, 1\} \rightarrow \{0, 1\}$

x	$\sim x$
0	1
1	0

1.3.2 $\wedge, \vee, \oplus : \{0, 1\}^n \rightarrow \{0, 1\}$

x_0	x_1	$x_0 \wedge x_1$	$x_0 \vee x_1$	$x_0 \oplus x_1$
0	0	0	0	0
0	1	0	1	1
1	0	0	1	1
1	1	1	1	0

1.4 Definition: Bool'sche Ausdrücke (vollständig geklammert)

1. $B_0 = V \cup \{0, 1\}$
2. $e_1, e_2 \in B_i \Rightarrow e_1, e_2 \in B_{i+1}$
 $(\sim e_1) \in B_{i+1}$
 $e_1 \wedge e_2 \in B_{i+1}$
 $e_1 \vee e_2 \in B_{i+1}$
 $e_1 \oplus e_2 \in B_{i+1}$
 (sonst nichts in B_{i+1})

$$3. BA = \bigcup_{i=0}^{\infty} B_i$$

Beispiel:

$$(x_1 \wedge ((\sim x_2) \vee x_3)) \in BA$$

Beweis:

$$\begin{aligned} x_1, x_2, x_3 &\in V \subseteq B_0, B_1, B_3, \dots \\ (\sim x_2) &\in B_1, B_2, \dots \\ ((\sim x_2) \vee x_3) &\in B_2, \dots \\ (x_1 \wedge ((\sim x_2) \vee x_3)) &\in B_3, \dots \subseteq BA \end{aligned}$$

1.5 Exkurs: Mengen

M: Menge, $n \in \mathbb{N}$

$$M_n = \{(a_1, \dots, a_n) \mid a_i \in M\}$$

Beispiel:

$$\begin{aligned} M &= \{0, 1\} \\ M_1 &= \{(0), (1)\} \\ M_2 &= \{(0, 0), (0, 1), (1, 0), (1, 1)\} \\ M_3 &= \{(0, 0, 0), (0, 0, 1), \dots\} \end{aligned}$$

1.6 Exkurs: Induktionsbeweis

A(n): Aussage

1. Zeige A(1)
2. Zeige $A(n) \rightarrow A(n+1)$
3. Schliesse: A(n) für alle $n \in \mathbb{N}$

1.7 Rechnen mit bool'schen Algebren

Beispiel:

$$\begin{aligned} x_1 \wedge x_2 &= x_2 \wedge x_1 \\ ((x_1 \wedge x_2) \wedge x_3) &= (x_1 \wedge (x_2 \wedge x_3)) \end{aligned}$$

1.7.1 Definition: Einsetzung

$$\varphi : V \rightarrow \{0, 1\}$$

Intuition: setze für x_i Werte $\varphi(x_i)$ ein.

Beispiel:

x_1	0
x_2	1
x_3	0

1.7.2 Definition: $\varphi(e)$ für $e \in BA$

$$\varphi(0) = 0$$

$$\varphi(1) = 1$$

$$\varphi(e_1 \wedge e_2) = \varphi(e_1) \wedge \varphi(e_2)$$

$$\varphi(e_1 \vee e_2) = \varphi(e_1) \vee \varphi(e_2)$$

$$\varphi(e_1 \oplus e_2) = \varphi(e_1) \oplus \varphi(e_2)$$

$$\varphi(\sim e) = \sim \varphi(e)$$

Beispiel:

$$e = (x_1 \wedge ((\sim x_2) \vee x_3))$$

$$\varphi(x_1) = 0$$

$$\varphi(x_2) = 1$$

$$\varphi(x_3) = 0$$

Einsetzung:

$$\begin{aligned} \varphi(\sim x_2) &= \sim \varphi(x_2) \\ &= \sim 1 \\ &= 0 \end{aligned}$$

$$\begin{aligned} \varphi((\sim x_2) \vee x_3) &= \varphi(\sim x_2) \vee \varphi(x_3) \\ &= 0 \vee 0 \\ &= 0 \end{aligned}$$

$$\begin{aligned} \varphi(e) &= \varphi(x_1) \wedge \varphi((\sim x_2) \vee x_3) \\ &= 0 \wedge 0 \\ &= 0 \end{aligned}$$

1.7.3 Definition: Identität (Allgemeingültige Rechenregel)

$e_1, e_2 \in BA$:

$$e_1 \equiv e_2 \Leftrightarrow \varphi(e_1) = \varphi(e_2) \text{ für alle } \varphi$$

1.7.4 Satz: Kommutativität

$$x_1 \wedge x_2 = x_2 \wedge x_1$$

$$x_1 \vee x_2 = x_2 \vee x_1$$

$$x_1 \oplus x_2 = x_2 \oplus x_1$$

Beweis: trivial durch Ausprobieren aller Fälle.

Rechenregeln:

$$(x_1 \wedge x_2) \wedge x_3 = x_1 \wedge (x_2 \wedge x_3)$$

$$x_1 \wedge (x_2 \vee x_3) = (x_1 \wedge x_2) \vee (x_1 \wedge x_3)$$

1.8 Exkurs: Funktionen(≠Funktionssymbole)

Seien X, Y Mengen, dann gilt:

$$X \times Y = \{(x, y) | x \in X, y \in Y\}$$

Beispiel:

$$\{0, 1\}^2 = \{0, 1\} \times \{0, 1\}$$

$$\{0, 1\}^3 \neq \{0, 1\} \times \{0, 1\}^2$$

$$\{0, 1\}^3 = \{(0, 0, 0), (0, 0, 1), \dots\}$$

$$\{0, 1\} \times \{0, 1\}^2 = \{(0, (0, 0)), (0, (0, 1)), \dots\}$$

1.8.1 Definition: Relation

$R \subset X \times Y$: Relation

z.B.: $X = Y = \mathbb{R}$, $R = \{(x, y) | x \geq y\}$

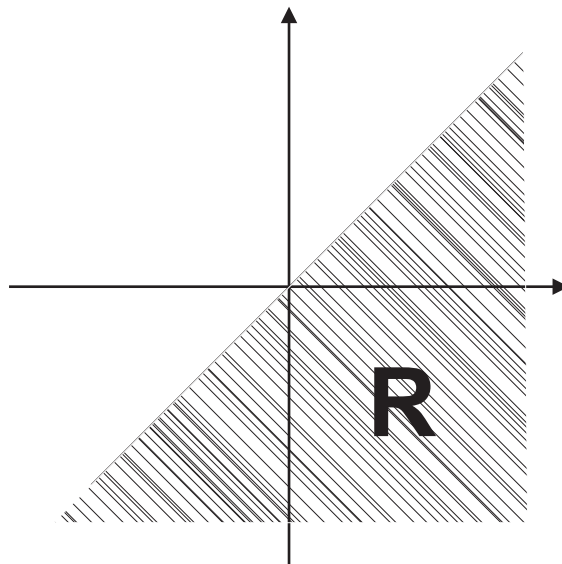


Abbildung 1: Relation

1.8.2 Definition: Funktion

Die Funktion ist eine spezielle (Rechtseindeutige) Relation:

$$\begin{aligned} (x, y_1) &\in \mathbb{R} \\ (x, y_2) &\in \mathbb{R} \\ \Rightarrow y_1 &= y_2 \end{aligned}$$

Der Funktion liegt eine Funktionstabelle zugrunde, f_i ist nur ein Name dafür.

1.9 Erweiterung zu 1.7.2

$$\varphi(f(e_1, \dots, e_s)) =_{Def} f(\varphi(e_1), \dots, \varphi(e_s))$$

1.10 Konventionen

Um Schreibarbeit zu sparen, vereinbart man:

\sim bindet stärker als \wedge

\wedge bindet stärker als \vee

1.10.1 Abkürzungen

\bar{e} ist Abkürzung für $(\sim e)$

$/e$ ist Abkürzung für $(\sim e)$

$x_i x_j$ ist Abkürzung für $x_i \wedge x_j$

$=$ ist Abkürzung für \equiv

$x[n : 1]$ ist Abkürzung für (x_n, \dots, x_1)

1.11 Definition: elementarer bool'scher Ausdruck

Ein elementarer bool'scher Ausdruck, in dem \wedge, \vee, \sim verwendet werden.

$$ElBA = \{e \in BA \mid e \text{ elementar}\} = \text{alte Definition}$$

1.12 Satz: Darstellungssatz

$$\forall f : \{0, 1\}^n \rightarrow \{0, 1\} \exists e \text{ elem. B.A. mit :}$$

$$e \equiv f(x_1, \dots, x_n)$$

1.12.1 Beweis

Beweis per Induktion über n:

n=0:

$$f : \underbrace{\{0, 1\}_0}_{\phi} \rightarrow \{0, 1\}$$

$$\subseteq \phi \times \{0, 1\}$$

Konvention: 0,1:{0, 1}^0 → {0, 1}

n=1:

Funktionstabelle:

x_1	f_1	f_2	f_3	f_4
0	0	1	1	0
1	0	1	0	1
e	0	1	x_1	$\overline{x_1}$

n → n+1:

$$f(x_1, \dots, x_{n+1}) = x_{n+1} \wedge f(x_1, \dots, x_n, 1) \vee \overline{x_{n+1}} \wedge f(x_1, \dots, x_n, 0)$$

1.12.2 Beispiel

x_1	x_2	x_3	$f(x_3, x_2, x_1)$	$f(0, x_2, x_1)$	$f(0, 0, x_1)$
0	0	0	0	0	0
0	0	1	1	1	1
					$\overbrace{}^{x_1}$
					$f(0, 1, x_1)$
0	1	0	1	1	1
0	1	1	0	0	0
				$\overbrace{\phantom{e_0 = \overline{x_2}x_1 \vee x_2\overline{x_1}}}^{e_0 = \overline{x_2}x_1 \vee x_2\overline{x_1}}$	$\overbrace{}^{x_1}$
				$f(1, x_2, x_1)$	$f(1, 0, x_1)$
1	0	0	1	1	1
1	0	1	1	1	1
					$\overbrace{}^1$
					$f(1, 1, x_1)$
1	1	0	1	1	1
1	1	1	0	0	0
				$\overbrace{\phantom{e_0 = \overline{x_2} \wedge 1 \vee x_2\overline{x_1}}}^{e_0 = \overline{x_2} \wedge 1 \vee x_2\overline{x_1}}$	$\overbrace{}^{x_1}$

1.13 Lösen einer Gleichung

Einsetzung mit $\varphi(e) = \varphi(e')$ heißt *Lösen* der Gleichung.

1.13.1 Beispiel 1

Sei e ein elementarer bool'scher Ausdruck.

$$\bar{e} = 1$$

Lösung: Einsetzen von φ mit:

$$\varphi(\bar{e}) = \varphi(1) = 1$$

$$\varphi(\bar{e}) = \sim \varphi(e) = 1 \Leftrightarrow \varphi(e) = 0$$

d.h.	φ Lösung von $\bar{e} = 1$
	$\Leftrightarrow \varphi$ Lösung von $e = 0$

Dies wird abgekürzt als $\bar{e} = 1 \Leftrightarrow e = 0$

1.13.2 Beispiel 2

Seien e, e' elementare bool'sche Ausdrücke.

$$e \wedge e' = 1$$

Sei φ Lösung:

$$\varphi(e \wedge e') = \varphi(1) = 1$$

$$\varphi(e) \wedge \varphi(e') \Leftrightarrow \varphi(e) = 1 \wedge \varphi(e') = 1$$

\Leftrightarrow	φ Lösung von $e=1$
	und φ Lösung von $e'=1$

1.13.3 Beweis: $e_1 \wedge \dots \wedge e_n = 1 \Leftrightarrow e_1 = 1 \wedge \dots \wedge e_n = 1$

Induktion über n :

$n=2$:

$$e_1 = e$$

$$e_2 = e'$$

(eben in 1.13.1 und 1.13.2 gemacht) $n \rightarrow n+1$:

$$\underbrace{e_1 \wedge \dots \wedge e_{n-1}}_e \wedge \underbrace{e_n}_{e'} = 1 \Leftrightarrow \underbrace{e_1 \wedge \dots \wedge e_{n-1} = 1}_{\Leftrightarrow e_1=1 \wedge \dots \wedge e_{n-1}=1} \text{ und } e_n = 1$$

1.13.4 Beweis: $e_1 \vee \dots \vee e_n = 1 \Leftrightarrow e_1 = 1 \vee \dots \vee e_n = 1$

Der Beweis läuft analog zu 1.13.3.

1.14 Zusammenhang zwischen Identitäten und Lösungen von Gleichungen

Seien e, e' elementare bool'sche Ausdrücke.

$$\overbrace{\begin{array}{l} \forall \varphi : \quad \varphi \text{ Lösung von } e = 1 \\ \Leftrightarrow \quad \varphi \text{ Lösung von } e' = 1 \end{array}}^{\text{Lösung von } e=1, e'=1}$$

$$\underbrace{\begin{array}{l} \varphi(e) = 1 \Leftrightarrow \varphi(e') = 1 \\ \varphi(e) = 0 \Leftrightarrow \varphi(e') = 0 \end{array}}_{e \equiv e'}$$

Um $e \equiv e'$ zu zeigen, genügt es zu zeigen:

Gleichung $e=1$ und $e'=1$ haben gleiche Lösungen - Kurz:

$$e=1 \Leftrightarrow e'=1$$

$e \equiv e' \quad \Leftrightarrow$ $e=1 \Leftrightarrow e'=1$

1.15 Spezielle bool'sche Ausdrücke

1.15.1 Definition: Literal, Monom, Polynom

Seien x_1, x_2, \dots, x_n Variablen.

Ausdruck L heißt Literal:

$$\Leftrightarrow L = x_i \text{ für ein } x_i$$

Ausdruck M heißt Monom:

$$\Leftrightarrow M = L_1 \wedge \dots \wedge L_s \text{ für ein } s \text{ und Literale } L_i \dots L_s$$

Ausdruck P heißt Polynom:

$$\Leftrightarrow P = M_1 \vee \dots \vee M_t \text{ für ein } t \text{ und Monome } M_i \dots M_s$$

1.15.2 Bemerkung

Gleichungen

$$L = 1$$

$$M = 1$$

$$P = 1$$

können wir lösen.

Notation:

$$\epsilon \in \{0, 1\}$$

$$x_i^\epsilon = \begin{cases} x_i & \epsilon = 1 \\ \overline{x_i} & \epsilon = 0 \end{cases}$$

$x_i^\epsilon = 1 \Leftrightarrow x_i = \epsilon$

1.15.3 Beispiel

Sei $a = a[n : 1] \in \{0, 1\}_n, a \mapsto M(a) =_{Def.} \underbrace{x_n^{a_n} \wedge \dots \wedge x_1^{a_1}}_{(Monom)}$

$n=3, a=101:$

$$\begin{aligned} M(a) &= x_3^1 \wedge x_2^0 \wedge x_1^1 \\ &= x_3 \overline{x_2} x_1 \end{aligned}$$

$$\begin{aligned} M(a) = 1 &\Leftrightarrow x_i^{a_i} = 1 \text{ für alle } i \\ &\Leftrightarrow x_i = a_i \text{ für alle } i \\ &\Leftrightarrow x[n : 1] = a[n : 1] \end{aligned}$$

$$\boxed{M(a) = 1 \Leftrightarrow x = a}$$

1.16 Vollständig disjunktive Normalform

Sei $f : \{0, 1\}^n \rightarrow \{0, 1\}$

$$\underbrace{T(f) = \{a \in \{0, 1\}^n \mid f(a) = 1\}}_{(Träger \text{ von } f)}$$

$$\underbrace{T(f) \mapsto P(f) = \bigvee_{a \in T(f)} M(a)}_{(Vollständig \text{ disjunktive Normalform von } f)} \text{ (Polynom)}$$

$$\begin{aligned} P(f) = 1 &\Leftrightarrow \text{es gibt } a \in T(f) : M(a) = 1 \\ &\Leftrightarrow \text{es gibt } a \in T(f) : x = a \\ &\Leftrightarrow x \in T(f) \end{aligned}$$

$$\Rightarrow \boxed{P(f) \equiv f}$$

(Neuer Beweis des Darstellungssatzes)

1.16.1 Beispiel

x_3	x_2	x_1	$f(x)$
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	1

$$\begin{aligned} T(f) = \{ & \begin{array}{c} 000 \\ \downarrow \\ M(000) \\ = \\ \overline{x_3 x_2 x_1} \end{array} , \begin{array}{c} 011 \\ \downarrow \\ M(011) \\ = \\ \overline{x_3 x_2} x_1 \end{array} , \begin{array}{c} 100 \\ \downarrow \\ M(100) \\ = \\ x_3 \overline{x_2} \overline{x_1} \end{array} , \begin{array}{c} 101 \\ \downarrow \\ M(101) \\ = \\ x_3 \overline{x_2} x_1 \end{array} , \begin{array}{c} 111 \\ \downarrow \\ M(111) \\ = \\ x_3 x_2 x_1 \end{array} \} \\ & \equiv f(x_3, x_2, x_1) \end{aligned}$$

1.17 Kosten der Darstellungssätze

$C(e)$ = Anzahl Vorkommen von \wedge, \vee, \sim in e (Kosten)

$G(e)$ = größte auftretende Kosten für ein $f : \{0, 1\}^n \rightarrow \{0, 1\}$

1.17.1 Hilfssätze

$\#M$ = Anzahl der Elemente in M (Mächtigkeit von M)

$$\#(M \times N) = \#M \cdot \#N$$

$$\#(M^N) = (\#M)^N \Rightarrow \#\{0, 1\}^n = (\#\{0, 1\})^n = 2^n$$

1.17.2 Kosten

- $f(x) \equiv \bigvee_{a \in T} m(a)$
vollständige disjunktive Normalform, Kosten:

$$G(f) \leq 2n \cdot 2^n$$

- $f(x[n : 1]) = x_n \cdot f(1, x[n - 1 : 1]) \vee \overline{x_n} \cdot f(0, x[n - 1 : 1])$
Differenzengleichung:

$G(1)$	=	1
$G(n)$	=	$4 + 2 \cdots G(n-1)$

geraten ($k=n-1$):

$$\begin{aligned} G(n) &= 2^k \cdots G(n-k) + 2^{k+1} + 2^k + \dots + 4 \\ &= 2^{n-1} \cdots G(1) + \underbrace{2^n + 2^{n-1} + \dots + 4 + (+2 + 1 - 3)}_{2^{n+1} - 1} \\ &= 2^{n+1} + 2^{n-1} - 4 \\ &= 5 \dots 2^{n-1} - 4 \end{aligned}$$

1.18 Teure Funktionen

Gibt es $f : \{0, 1\}^n \rightarrow \{0, 1\}$ für das gilt: Jedes e , das f berechnet ist teuer?

Ja:

- Jedes e berechnet eine Funktion
- Die Menge der billigen Ausdrücke ist klein

$\Rightarrow \{f \mid \exists e \text{ billig und } e \text{ berechnet } f\}$ ist klein, $\{f : \{0, 1\}^n \rightarrow \{0, 1\}\}$ ist groß

1.18.1 Beweis

Sei e ein elementarer bool'scher Ausdruck.

$$A = \{x_1, \dots, x_n, (,), \wedge, \vee, \sim, \sqcup, 0, 1\}$$

$$\#A = n + 8$$

$$\begin{aligned} 2^{2^n} &= \#\{f \mid f : \{0, 1\}^n \rightarrow \{0, 1\}\} \\ &\leq \#\{e \mid G(e) \leq k\} \\ &= \#A^{5k} \\ &= (n + 8)^{5k} \end{aligned}$$

$$k : \forall f : \{0, 1\}^n \rightarrow \{0, 1\} \exists e : e \equiv f(x) \\ G(e) \leq k$$

$k \geq \frac{2^n}{5 \cdot \log(n + 8)}$
--

1.18.2 Offene Fragen

- Wie sehen f aus, für die jedes e teuer ist?

⊕ erlauben?

$$A = \{x_1, \dots, x_n, (,), \wedge, \vee, \sim, \sqcup, 0, 1, \oplus\}$$

$$\#A = n + 9$$

$$k \geq \frac{2^n}{5 \cdot \log(n + 9)}$$

- Bool'sches Polynom p :
Hat die Gleichung $p=0$ eine Lösung?
Gibt es ein *schnelles* Rechenverfahren?
 $P = NP$?

2 Schaltpläne und Schaltkreise

2.1 Gatter

Eingänge: x_1 x_2

Gatter: Box zur Berechnung von Schaltfunktionen

Ausgänge: $y_1 \dots y_n$ (Kabel, Leitungen)

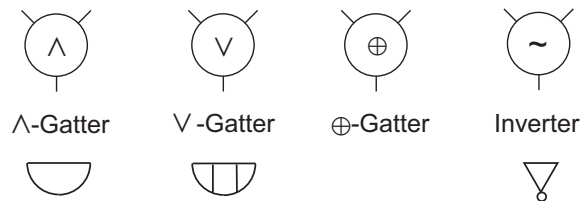


Abbildung 2: Gatter-Symbole

2.1.1 Beispiel-Gatter

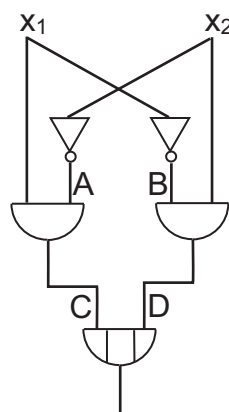


Abbildung 3: Schaltkreis - XOR Gatter

x_1	x_2	A	B	C	D	E
0	0	1	1	0	0	0
0	1	0	1	0	1	1
1	0	1	0	1	0	1
1	1	0	0	0	0	0

$$G \equiv x_1 \oplus x_2$$

2.1.2 Einsetzung an den Eingängen angelegter Werte

$$\varphi : \{x_1, \dots, x_n\} \rightarrow \{0, 1\}$$

Z', Z'' : Eingänge des Gatters in Schaltung S

Z : Ausgang eines Gatters in Schaltung S

f : berechnete Funktion des Gatters in Schaltung S

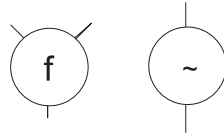


Abbildung 4: Eingänge des Gatters

$$\begin{aligned} \varphi(Z) &= f(\varphi(Z'), \varphi(Z'')) \\ &= \begin{cases} \varphi(Z') \wedge \varphi(Z'') : f = \wedge \\ \varphi(Z') \vee \varphi(Z'') : f = \vee \\ \varphi(Z') \oplus \varphi(Z'') : f = \oplus \end{cases} \\ \varphi(Z) &= \sim \varphi(Z') \end{aligned}$$

2.1.3 Schwierigkeiten von Zyklen



Abbildung 5: Schaltkreis - Zyklen-Problem

$$\varphi(A) = 1 \Rightarrow \varphi(B) = 0 \Rightarrow \varphi(A) = 0!$$

$$\varphi(A) = 0 \Rightarrow \varphi(B) = 1 \Rightarrow \varphi(A) = 1!$$

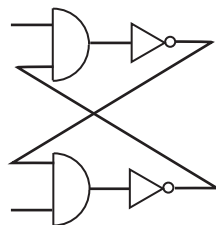


Abbildung 6: Schaltkreis - AND Flip-Flop

Bei beiden Beispielen ergeben sich Probleme, da in den jeweiligen Gattern mit den Untergattern G_1, \dots, G_S von einem Untergatter G_n zu einem vorherigen Gatter G_{n-k} ($0 < k < n$) gesprungen wird.

2.1.4 Definition: Pfad

Der Pfad wird definiert durch:

$$G_1 \rightarrow G_2 \rightarrow \dots \rightarrow G_S$$

Dabei ist S die Länge des Pfades.

2.2 Definition: Schaltkreis

Ein Schaltkreis ist eine Schaltung in der keine Zyklen vorkommen dürfen.

2.2.1 Hoffnung/Satz

Wir hoffen ein Schaltkreis ist für alle Z mit $Z = \text{Eingang}$ oder $Z = \text{Ausgang}$ eines Gatters $\varphi(Z)$ wohldefiniert.

2.2.2 Beweis

Induktion über die Tiefe zwischen Z und den Eingängen.

Die Tiefe von einem Gatter ist die Länge eines längsten Pfades von den Eingängen zu G :

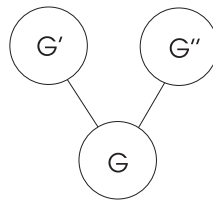


Abbildung 7: Tiefe (Formal)

$$\text{Tiefe}(G) = \max\{\text{Tiefe}(G'), \text{Tiefe}(G'')\} + 1$$

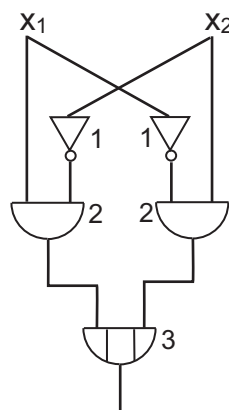
2.2.3 Beispiel

Abbildung 8: Schaltkreis - XOR-Gatters (Tiefe)

$$\text{Tiefe}(G) = \max\{\text{Tiefe}(G'), \text{Tiefe}(G'')\} + 1$$

2.2.4 Hilfssatz

In einem Schaltkreis hat jedes Gatter eine Tiefe.

Beweis:

Annahme: Gatter G in Schaltkreis S hat keine Tiefe:

d.h.: $\forall t \exists$ Pfad von den Eingängen zu G mit Länge $\geq t$
 $x_1 \rightarrow G_1 \rightarrow \dots \rightarrow G_t \rightarrow G$

Sei S endlich, $E = \#Gatter$ in S , $t > E$

\Rightarrow Gatter wiederholt sich \Rightarrow Zyklus!

Um zu beweisen, dass φ wohldefiniert ist, bedient man sich einer Induktion über die Tiefe(G).

2.3 Satz: Darstellungssatz (Schaltkreise)

$$\forall f : \{0, 1\}^n \rightarrow \{0, 1\} \exists \text{ Schaltkreis } S : S \text{ berechnet } f$$

2.3.1 Definitionen

S berechnet f , falls \exists Leitung u in S :

$$u \equiv f(x_1, \dots, x_n)$$

$$K(S) = \#Gatter \text{ von } S$$

(Kosten)

$$T(S) = \max\{Tiefe(G) \mid G \text{ ist Gatter in } S\}$$

2.3.2 Beweis

Sei e bool'scher Ausdruck.

Behauptung:

\exists Schaltkreis S

\exists Leitung u in S : $u \equiv e$

Induktion über i :

$$e \in BA_i$$

$$e \in BA_0$$

$$e \in \{0, 1, x_1, \dots, x_i\}$$

0,1 erlauben wir als Eingänge von jedem Schaltkreis:

$i \rightarrow i+1:$
 $\circ \in \{\wedge, \vee, \oplus\}$
 $e', e'' \in BA_i$

1. $e = e' \circ e''$

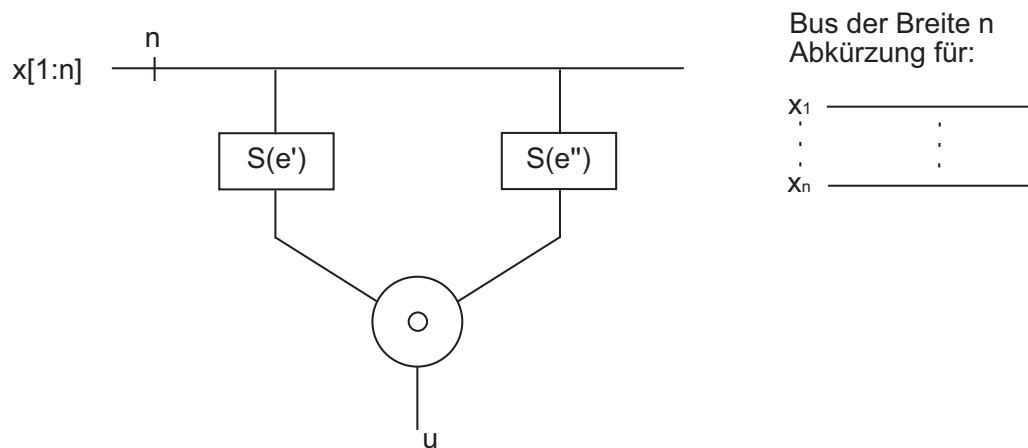


Abbildung 9: Schaltkreise - Darstellungssatz (Binäre Operationen)

2. $e = \sim e'$

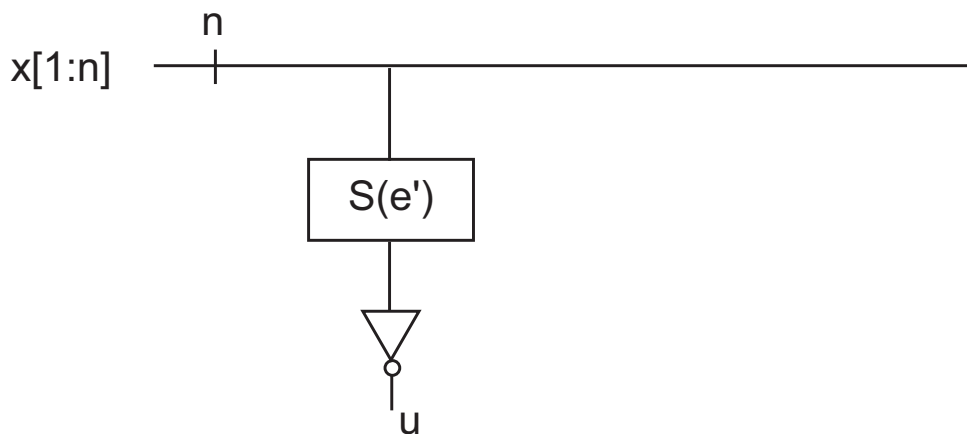


Abbildung 10: Schaltkreise - Darstellungssatz (Negation)

Bemerkung: $K(S(e)) = G(e)$

2.4 Polynome als Schaltkreise

Sei e Polynom:

$$e = M_1 \wedge \dots \wedge M_t$$

$$M_i = L_{i1} \wedge \dots \wedge M_{ij}$$

$$M_{ik} = \{x_1, \dots, x_n, \bar{x}_1, \dots, \bar{x}_n\}$$

Zur Berechnung aller Literale reichen n Inverter.

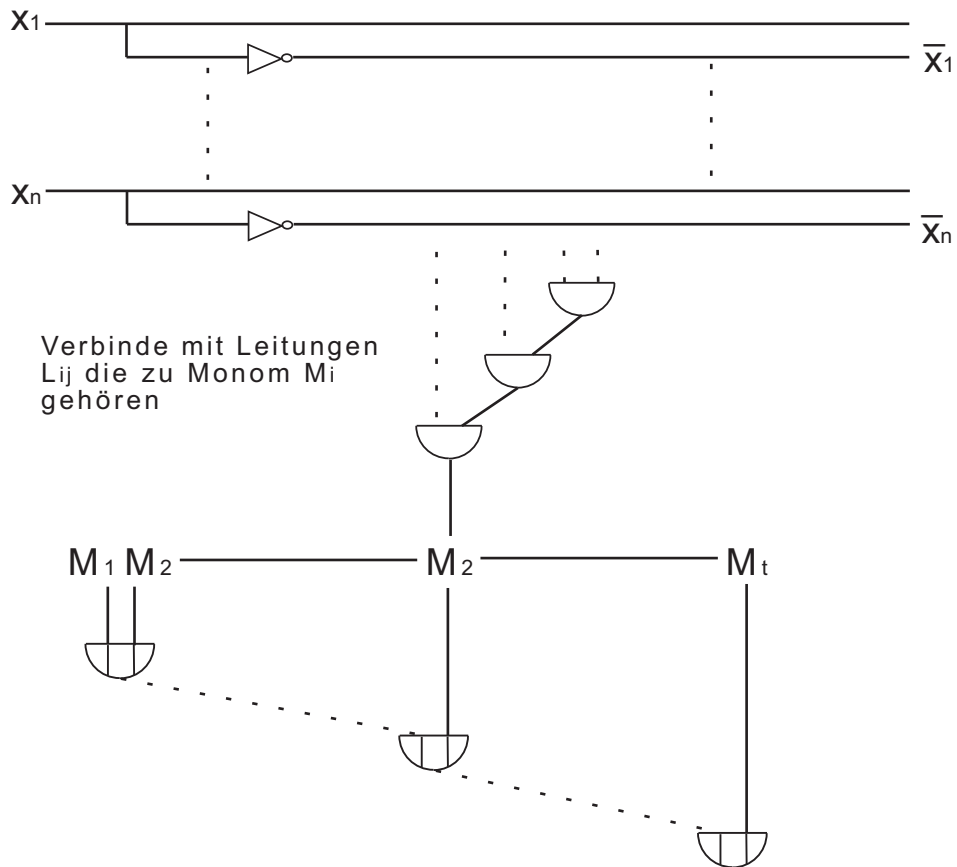


Abbildung 11: Schaltkreise - Polynom

$$\begin{aligned} \text{Tiefe} \quad \text{leq} \quad & 1 + \max\{j, i\} + t - 2 \\ \text{leq} \quad & 1 + n + 2^n - 2 \end{aligned}$$

langsam!

2.5 Flache \wedge / \vee Bäume

2.5.1 Definition: Schaltkreise \wedge -n

$n=1$:

$$x_0$$

$$T(\wedge_1) = 0$$

$n=2$:

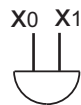


Abbildung 12: Schaltkreise - \wedge - 2 Baum

$$T(\wedge_2) = 1$$

$\frac{n}{2} \rightarrow n$:

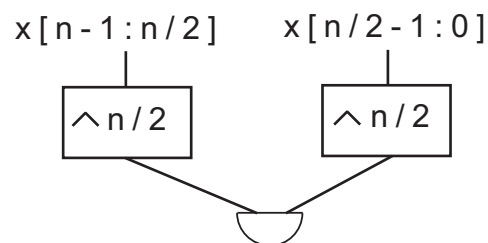
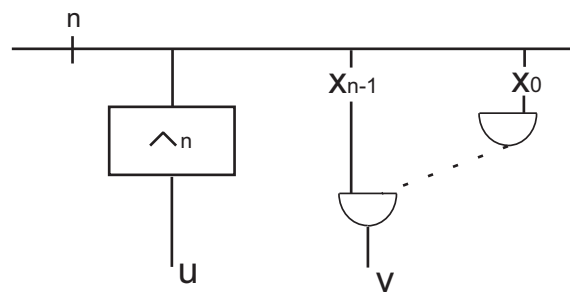


Abbildung 13: Schaltkreise - \wedge - n Baum

$$T(\wedge_n) = T(\wedge_{n/2}) + 1 = \log_2 n$$

Es gilt $u \equiv v$ wegen Assoziativität von \wedge .

Abbildung 14: Vergleich - \wedge -Reihe / $\wedge - n$ Baum

2.5.2 n keine Zweierpotenz

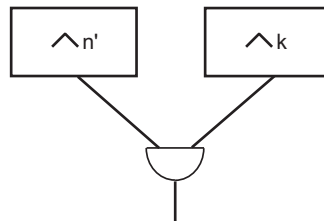
Falls n keine Zweierpotenz ist:

$$n = n' + k$$

$$\frac{n}{2} \leq n' \\ = \max\{2^i \mid 2^i \leq n\}$$

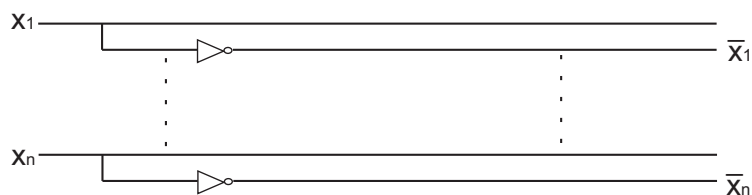
$$k = n - n' \\ \leq \frac{n}{2}$$

In diesem Fall sieht \wedge_n so aus:

Abbildung 15: Schaltkreise - $\wedge - n$ Baum, falls n keine Zweierpotenz ist

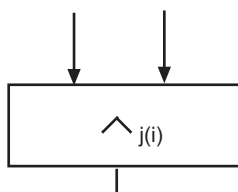
2.5.3 Neue Berechnung von Polynomen

Tiefe \leq



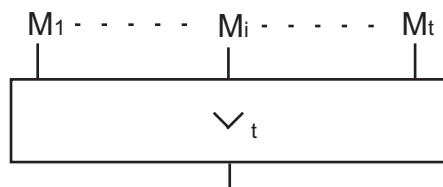
1

+



$\lceil \log_2 n \rceil$

+



$\lceil \log_2 n \rceil$

$$t \leq 2^n \leq n + \log_2 n + 2$$

2.5.4 PLA: Programmed Logic Array

Verwendung zur Realisierung sogenannter „random logic“:

Es werden keine Regelmäßigkeiten der Funktionstabelle ausgenutzt (Zufall = Abwesenheit von Regelmäßigkeiten)

3 Zahlendarstellung, Addieren (für ganze Zahlen)

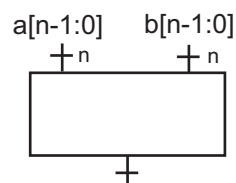


Abbildung 16: Addierer

Kodierung der Eingänge?

Addierer-Schaltkreis?

Kodierung der Summe?

3.1 Binärdarstellung

Binärdarstellungen:

$$a \in \{0, 1\}^n = \{0, 1\} \vee \{0, 1\}^2 \vee \dots$$

Dargestellte Zahl:

$$a \in \{0, 1\}^n$$

$$a = a[n-1:0] = a_{n-1} \dots a_0$$

Definition:

$$\langle a \rangle = \sum_{i=0}^{n-1} a_i \cdot 2^i$$

⇒

$$\begin{aligned} \langle a \rangle &= \sum_{i=0}^{n-1} a_i \cdot 2^i \\ &\leq \sum_{i=0}^{n-1} 2^i \\ &= 2^n - 1 \end{aligned}$$

3.1.1 Beispiel

$$\begin{aligned} \langle 101 \rangle &= 1 \cdot 2^2 + 0 \cdot 2^1 + 1 \cdot 2^0 \\ &= 4 + 0 + 1 \\ &= 5 \end{aligned}$$

3.1.2 Größe der Summe

Sei $S = C^0 + C^1 + \dots + C^{n-1}$ ($C = 2$):

$$S \cdot C = C^1 + \dots + C^{n-1} + C^n$$

$$\begin{aligned} S \cdot (C - 1) &= C^n - C^0 \\ &= C^n - 1 \end{aligned}$$

$$\begin{aligned} S &= \frac{C^n - 1}{C - 1} \\ &= 2^n - 1 \text{ (falls } c = 2) \end{aligned}$$

$$\begin{aligned} \Rightarrow \langle a \rangle + \langle b \rangle &\leq (2^n - 1) \cdot 2 \\ &< 2^{n+1} - 1 \end{aligned}$$

Hoffnung:

$$\begin{aligned} \exists S \in \{0, 1\}^{n+1} \\ \text{mit } \langle S \rangle = \langle a \rangle + \langle b \rangle \end{aligned}$$

3.2 Satz: Eindeutigkeit der Binärdarstellung

$\langle \cdot \rangle: \{0, 1\} \rightarrow \{0, \dots, 2^n - 1\}$ ist bijektiv (Beweis: Übungsblatt, Hinweis: \vee -Baum \rightarrow \vee -Gatter-Platzierung)
D.h. jede Zahl aus $\{0, \dots, 2^n - 1\}$ hat eine eindeutige Binärdarstellung der Länge n .

3.3 Definition: n-bit-Addierer

Schaltkreis:

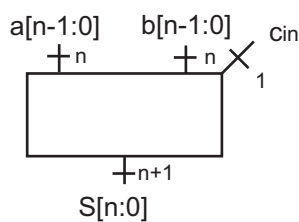


Abbildung 17: n-bit Addierer

mit:

$$\langle s \rangle = \langle a \rangle + \langle b \rangle + c_{in}$$

3.4 1-bit Addierer / Volladdierer / Full Adder (FA)

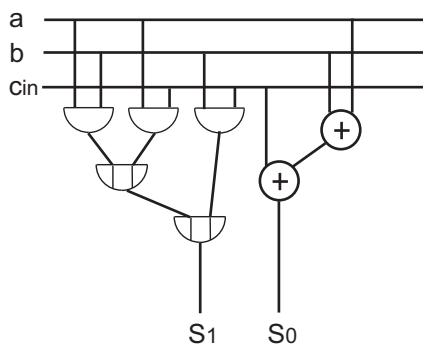


Abbildung 18: Schaltkreis - 1-bit Addierer

3.4.1 Funktionstabelle

a	b	c_{in}	S_1	S_0
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

3.5 Peano Axiome

Nachfolgerfunktion $N : \mathbb{N}_0 \rightarrow \mathbb{N}_0$

$$0 \in \mathbb{N}_0$$

0 ist eine (natürliche) Zahl.

$$\forall x \in \mathbb{N}_0 \exists < \in \mathbb{N}_0 : y = N(x)$$

Jede natürliche Zahl hat einen Nachfolger.

$$\neg \exists y : 0 = N(y)$$

0 ist nicht Nachfolger einer Zahl.

$$x \neq y \Leftrightarrow N(x) \neq N(y)$$

Sind zwei natürliche Zahlen verschieden dann haben sie verschiedene Nachfolger, d.h aus $x \neq y$ folgt

$$x + 1 \neq y + 1.$$

Definition:

$$N(x) = x + 1$$

$$N(0) = 1$$

$$N(1) = 2$$

$$\begin{aligned} N(N(N(0))) &= 2 \cdot 1 + 1 \\ &= N(N(0)) + N(0) \\ &= (1 + 1) + 1 \end{aligned}$$

$$\begin{aligned} \text{Definition} \cdot \quad x \dots 0 &= 0 \\ x \cdot (y + 1) &= x \cdot y + x \\ x \cdot (0 + 1) &= \underbrace{x \cdot 0}_{0} + x \end{aligned}$$

$$\begin{aligned} \text{Definition} + \quad & \parallel \\ & \frac{x \cdot 1 = x}{(1 + 1)1 = 1 + 1} \end{aligned}$$

3.6 Zerlegung von Zahlendarstellungen

$$a \in \{0, \dots, B - 1\}^n \text{ (z.B. } B = 10)$$

$$\begin{aligned} \langle a \rangle_B &= \sum_{i=0}^{n-1} a_i B^i \\ \langle 101 \rangle_{10} &= 1 \cdot 10^2 + 0 \cdot 10^1 + 1 \cdot 10^0 \\ &= (1 + 1) + 1 \\ &= 101???? \end{aligned}$$

Konvention:

Ziffernfolge $\in \{0, \dots, 9\}$ - Standardinterpretation: $a = a_{10}$

$$\begin{aligned} a &= a_{n-1} \cdot \dots \cdot a_k \cdot a_{k-1} \cdot \dots \cdot a_0 \\ \langle a[n-1:0] \rangle_B &= \langle a[n-1:k] \rangle_B \cdot B^k + \langle a[k-1:0] \rangle_B \end{aligned}$$

$B = 10, k = 3$:

$$24197 = 24 \cdot 10^3 + 197$$

3.7 Additionsalgorithmus

Summanden:

$$\begin{aligned} a &= a[n-1:0] \in \{0,1\}^n \\ b &= b[n-1:0] \in \{0,1\}^n \\ c &= c_{-1} \end{aligned}$$

$(c_1 = 1)$	$(c_0 = 1)$	$(c_{in} = 0)$		c	
1	0	1	1	a	c_i : Übertrag von Stelle i nach Stelle $i+1$
1	1	1	1	b	
1	1	0	0	S	

$$\begin{aligned} c_{-1} &= c_{in} \\ \langle c_1, S_i \rangle &= a_i + b_i + c_{i+1} \\ S_n &= c_{n-1} \end{aligned}$$

Satz:

$$\forall i \langle a[i:0] \rangle + \langle b[i:0] \rangle + c_{in} = \langle c_i, S[i:0] \rangle$$

3.7.1 Beweis: Induktion über i

$i = 0$:

$$\begin{aligned} \langle a_0 \rangle + \langle b_0 \rangle + c_{in} &= \underbrace{a_0 + b_0}_{\text{Def.: } \langle \rangle} + \underbrace{c_{-1}}_{\text{Def.: } c_{in}} \\ &= \underbrace{\langle c_0, S_0 \rangle}_{\text{Def.: } \langle c_0, S_0 \rangle} \\ c &= c_{-1} \end{aligned}$$

$i - 1 \rightarrow i$:

$$\begin{aligned}
 \langle a[i : 0] \rangle + \langle b[i : 0] \rangle + c_{in} &= \underbrace{a_i \cdot 2^i + \langle a[i - 1 : 0] \rangle + b_i \cdot 2^i + \langle b[i - 1 : 0] \rangle}_{\text{Zerlegung}} + c_{in} \\
 &= a_i \cdot 2^i + b_i \cdot 2^i + \underbrace{\langle c_{i-1}, S[i - 1 : 0] \rangle}_{\text{Induktionsvoraussetzung}} \\
 &= a_i \cdot 2^i + b_i \cdot 2^i + \underbrace{c_{i-1} \cdot 2^i + \langle S[i - 1 : 0] \rangle}_{\text{Zerlegung } n=k=i} \\
 &= \underbrace{(a_i + b_i + c_{i-1}) \cdot 2^i}_{\text{Distributivgesetz}} + \langle S[i - 1 : 0] \rangle \\
 &= \underbrace{\langle c_i, s_i \rangle \cdot 2^i}_{\text{Def.: Additionsschritt}} + \langle S[i - 1 : 0] \rangle \\
 &= \underbrace{\langle c_i, s_i, S[i - 1 : 0] \rangle}_{\text{Zerlegung } n=i+1, k=i} \\
 &= \langle c_i, S[i : 0] \rangle
 \end{aligned}$$

3.8 Carry-Chain-Adder

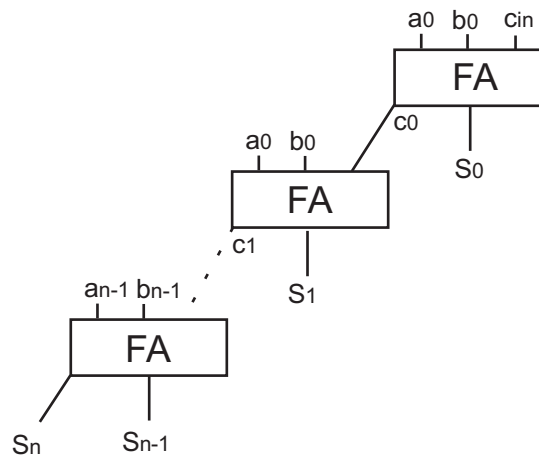


Abbildung 19: Carry-Chain-Adder

Kosten = $n \cdot K(FA)$

Tiefe $\leq n \cdot T(FA)$

Für alle n -bit Addierer:

Tiefe $\geq \log(2n)$

3.9 Definition: Multiplexer (Mux)

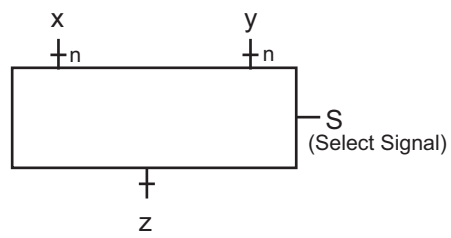


Abbildung 20: Multiplexer

$$z = \begin{cases} x & : S = 0 \\ y & : S = 1 \end{cases}$$

3.9.1 1-bit Multiplexer Schaltkreis

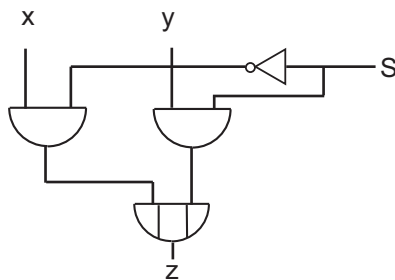


Abbildung 21: 1-bit Multiplexer Schaltkreis

$$z = x\bar{y} \wedge ys$$

3.9.2 n-Mux

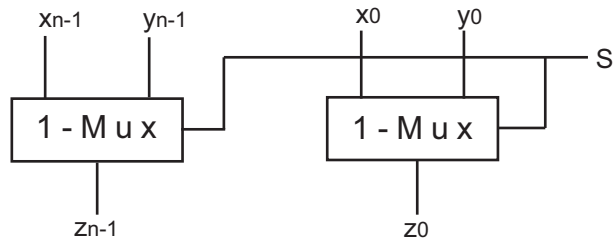


Abbildung 22: n-bit Multiplexer

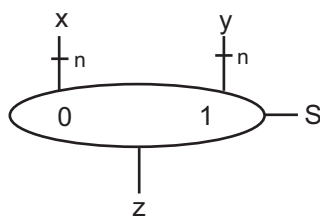


Abbildung 23: Multiplexer Symbol

3.10 Conditional Carry Adder

Definition von Schaltkreis A_n ($A_1 = FA$):

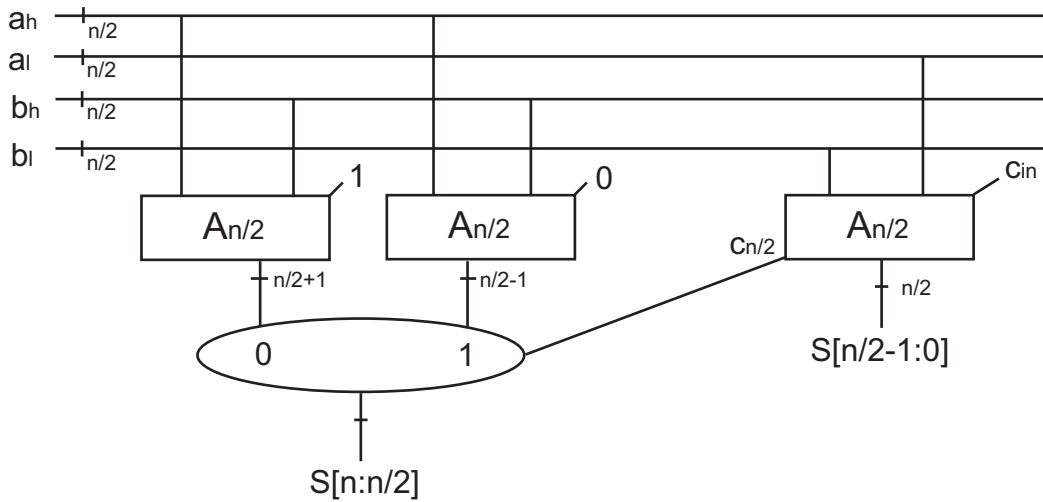


Abbildung 24: Conditional Carry Adder

Tiefe:

$$\begin{aligned} T(A_1) &= T(FA) \\ T(A_n) &= T(A_{n/2}) + \underbrace{T(Mux)}_3 \end{aligned}$$

$$\Rightarrow T(A_n) = O(\log n)$$

3.11 Exkurs: Modulo

$(u \bmod v = \text{Rest bei Division durch } v \in \{0, \dots, v-1\})$

$$u \equiv u' \bmod v \Leftrightarrow (u \bmod v) = (u' \bmod v)$$

Division mit Rest bei $u < 0$?

$$u = a \cdot v + b; \quad a \in \mathbb{Z}, \quad b \in \{0, \dots, v-1\}$$

3.12 Subtraktion

Notation:

$$\begin{aligned} &x[n-:0] \\ \bar{x} &= (\bar{x}_{n-1}, \dots, \bar{x}_0) \end{aligned}$$

Subtraktionsalgorithmus: $x, y \in \{0, 1\}^n$

$$\langle x \rangle - \langle y \rangle = (\langle x \rangle + \langle \bar{y} \rangle + 1) \bmod 2^n$$

3.12.1 Beispiel

$n=4$:

$$\begin{array}{rcccc} 1 & 1 & 0 & 1 \\ - & 0 & 1 & 1 & 0 \end{array} \xrightarrow{\text{Regel}} \begin{array}{rcccc} 1 & 1 & 0 & 1 \\ + & 1 & 0 & 0 & 1 \\ + & & & & 1 \\ \hline 1 & 0 & 1 & 1 & 1 \\ & & & & & \text{mod } 2 \\ & 0 & 1 & 1 & 1 \end{array}$$

3.13 Two's Complement Zahlen

$x \in \{0, 1\}^n$

Definition:

$$[x] = -x_{n-1} \cdot 2^{n-1} + \langle x[n-2:0] \rangle$$

$[x]$ heißt two's complement Darstellung von x der Länge n

$$T_n = \{-2^{n-1}, \dots, 2^{n-1} - 1\}$$

$$[] : \{0, 1\}^n \rightarrow T_n$$

$$-2^{n-1} \leq [x] \leq \langle x[n-2:0] \rangle \leq 2^{n-1} - 1$$

3.13.1 Beispiel

$$\begin{aligned} [1011] &= -1 \cdot 2^3 + \langle 11 \rangle \\ &= -8 + 3 \\ &= -5 \end{aligned}$$

3.14 Beweis: Subtraktion

Eigenschaften:

$$a = a[n-1:0] \in \{0, 1\}^n$$

3.14.1 Lemma 1

$$\langle a \rangle = [0a]$$

Beweis:

$$\begin{aligned} [0a] &= -0 \cdot 2^n + \langle a \rangle \quad (\text{Definition von } []) \\ &= \langle a \rangle \end{aligned}$$

3.14.2 Lemma 2

$$[a] = \langle a[n-2:0] \rangle \bmod 2^{n-1}$$

Beweis:

$$\begin{aligned} [a] &= -a_{n-1} \cdot 2^{n-1} + \langle a[n-2:0] \rangle \\ &= \langle a[n-2:0] \rangle \bmod 2^{n-1} \end{aligned}$$

3.14.3 Lemma 3

$$[a] = \langle a \rangle \bmod 2^n$$

Beweis:

$$\begin{aligned} [a] - \langle a \rangle &= -a_{n-1} \cdot 2^{n-1} + \langle a[n-1:0] \rangle - (a_{n-1} \cdot 2^{n-1} + \langle a[n-1:0] \rangle) \\ &= -2 \cdot a_{n-1} \cdot 2^{n-1} \\ &= 0 \bmod 2^n \end{aligned}$$

Sind Adressen in Rechnern:

- Binärzahlen?
- Two's Complement Zahlen=

Nach Lemma 3: egal, da $\bmod 2^{32}$

3.14.4 Lemma 4

$$[a_{n-1}a] = [a] \quad (\text{Sign Extension})$$

Beweis:

$$\begin{aligned} [a_{n-1}a] &= -a_{n-1} \cdot 2^n + \langle a \rangle \\ &= -a_{n-1} \cdot 2^n + a_{n-1} \cdot 2^{n-1} + \langle a[n-2:0] \rangle \\ &= -a_{n-1} \cdot 2^{n-1} + \langle a[n-2:0] \rangle \\ &= [a] \end{aligned}$$

Beispiel:

$$\begin{aligned} [1011] &= [11011] \\ &= [111011] \end{aligned}$$

Definition:

$a \in \{0, 1\}^n$ interpretiert als two's complement Zahl:
 a_{n-1} : sign-bit

3.14.5 Lemma 5

$$[a] = [\bar{a}] + 1$$

Beweis:

$$\begin{aligned} [\bar{a}] &= -[\overline{a_{n-1}}] \cdot 2^{n-1} + \langle \bar{a}[n-2:0] \rangle \\ &= -[\overline{a_{n-1}}] \cdot 2^{n-1} + \sum_{i=0}^{n-2} \bar{a}_i \cdot 2^i \\ &= -[(1 - a_{n-1}) \cdot 2^{n-1} + \sum_{i=0}^{n-2} (1 - a_i) \cdot 2^i] \\ &= x_{n-1} \cdot 2^{n-2} - \sum_{i=0}^{n-2} x_i 2^i - 2^{n-1} + \sum_{i=0}^{n-2} 2^i \\ &= -[x] - 2^{n-1} + 2^{n-1} - 1 \\ &= -[x] - 1 \end{aligned}$$

3.14.6 Beweis der Subtraktion

$$\begin{aligned} \langle a \rangle - \langle b \rangle &= \langle a \rangle - [0b] && \text{(Lemma 1)} \\ &= \langle a \rangle + [1\bar{b}] + 1 && \text{(Lemma 5)} \\ &= \langle a \rangle + \langle \bar{b} \rangle + 1 \text{ mod } 2^n && \text{(Lemma 2)} \end{aligned}$$

3.15 Definition: n-bit-twoc-Addierer

Siehe hierzu auch Abbildung 17 (Seite 22).

$$[S] = [a] + [b] + c_{in} \text{ mod } 2^n$$

Sei A_n ein n-bit-Addierer:

$$\begin{aligned} \langle S[n-1:0] \rangle &= \langle a \rangle + \langle b \rangle + c_{in} \\ &= -[\overline{a_{n-1}}] \cdot 2^{n-1} + \sum_{i=0}^{n-2} \bar{a}_i \cdot 2^i \\ &= -[(1 - a_{n-1}) \cdot 2^{n-1} + \sum_{i=0}^{n-2} (1 - a_i) \cdot 2^i] \\ &= x_{n-1} \cdot 2^{n-2} - \sum_{i=0}^{n-2} x_i 2^i - 2^{n-1} + \sum_{i=0}^{n-2} 2^i \\ &= -[x] - 2^{n-1} + 2^{n-1} - 1 \\ &= -[x] - 1 \end{aligned}$$

$$\begin{aligned} \langle S[n-1:0] \rangle &= \langle a \rangle + \langle b \rangle + c_{in} && \text{(Lemma 3)} \\ &= [a] + [b] + c_{in} \text{ mod } 2^n && \text{(Lemma 3)} \\ &= [S[n-1:0]] \text{ mod } 2^n && \text{(Lemma 3)} \end{aligned}$$

3.16 Definition: Arithmetic Unit (AU)

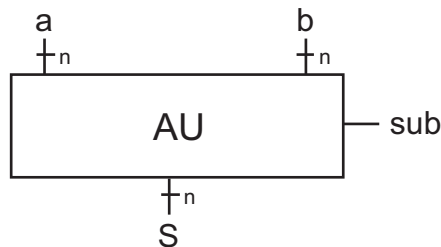


Abbildung 25: Arithmetic Unit

$$[S] = \begin{cases} [a] + [b] \text{ mod } 2^n & (sub = 0) \\ [a] + [\bar{b}] \text{ mod } 2^n & (sub = 1) \end{cases}$$

Nach Lemma 5:

$$[S] = \begin{cases} [a] + [b] + 0 \bmod 2^n & (sub = 0) \\ [a] + [\bar{b}] + 1 \bmod 2^n & (sub = 1) \end{cases}$$

3.16.1 Erweiterung der Notation

$$\begin{aligned} a &\in \{0, 1\}^n ; x \in \{0, 1\} \\ \circ &: \{0, 1\}^n \rightarrow \{0, 1\} \\ a \circ x &= (a_{n-1} \circ x, \dots, a_0 \circ x) \\ x \circ a &= (x \circ a_{n-1}, \dots, x \circ a_0) \end{aligned}$$

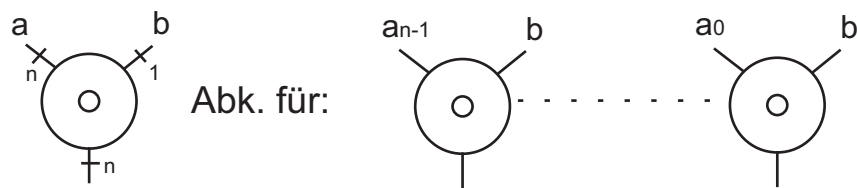


Abbildung 26: Erweiterung der Notation

Beispiel:

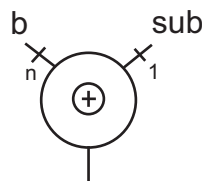
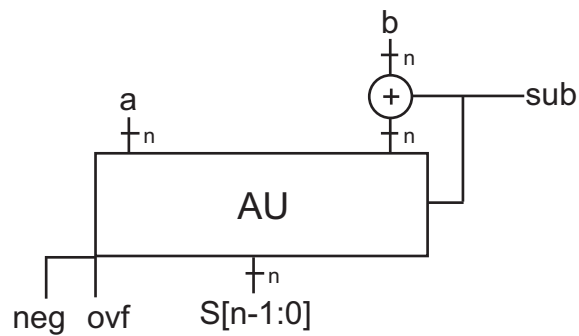


Abbildung 27: Beispiel: Erweiterung der Notation

$$\begin{aligned} b \oplus sub &= (b_{n-1} \oplus sub, \dots, b_0 \oplus sub) \\ &= \begin{cases} b & (sub = 0) \\ \bar{b} & (sub = 1) \end{cases} \end{aligned}$$

3.17 n-bit-twoc AU (auch für Binärzahlen)

$$[S] = [a] + [b \oplus \text{sub}] + \text{sub} \bmod 2^n$$



Abbildungung 28: n-bit-twoc AU (auch für Binärzahlen)

Behauptung:

addiert/subtrahiert auch Binärzahlen

Frage:

Wann ist $[a] + [b] + c_{in} \in T_n = \{-2^{n-1}, \dots, 2^{n-1} - 1\}$?

Definition:

$$\text{ovf}(a, b, c_{in}) \Leftrightarrow [a] + [b] + c_{in} \notin T_n \text{ (overflow)}$$

$$\text{neg}(a, b, c_{in}) \Leftrightarrow [a] + [b] + c_{in} < 0$$

3.17.1 Satz: Overflow

$$ovf(a, b, c_{in}) = 1 \Leftrightarrow c_{n-1} + c_{n-2}$$

3.17.1.1 Beweis

$$\begin{aligned} [a] + [b] + c_{in} &= -a_{n-1} \cdot 2^{n-1} - b_{n-1} \cdot 2^{n-1} + \langle a[n-2:0] \rangle + \langle b[n-2:0] \rangle \\ &= -a_{n-1} \cdot 2^{n-1} - b_{n-1} \cdot 2^{n-1} + \underbrace{\langle c_{n-2}, S[n-2:0] \rangle}_{=2^{n-1} \cdot c_{n-2} + \langle S[n-2:0] \rangle} \\ &\quad (\text{Korrektheitsbeweis d. Addierers, Induktion bei } i = n - 2) \\ &= -2^{n-1}(a_{n-1} + b_{n-1} + c_{n-1} - 2c_{n-2}) + \langle S[n-2:0] \rangle \\ &= -2^{n-1}(\underbrace{\langle c_{n-1}, S_{n-1} \rangle}_{2 \cdot (c_{n-1} + S_{n-1} - 2c_{n-2})} + \langle S[n-2:0] \rangle) \\ &= -2^n(c_{n-1} - c_{n-2}) + [S[n-1:0]] \\ &= \delta \end{aligned}$$

Fall $c_{n-1} = c_{n-2}$:

$$\Rightarrow \delta = [S[n-1:0]] \in T_n$$

Fall $c_{n-1} = 1; c_{n-2} = 0$:

$$\Rightarrow \delta = -2^n + [S] \leq -2^n + 2^{n-1} - 1 \notin T_n$$

Fall $c_{n-1} = 0; c_{n-2} = 1 \equiv$ Fall $c_{n-1} = 1; c_{n-2} = 0$

3.17.2 Satz: Negation

$$neg(a, b, c_{in}) = 1 \Leftrightarrow [a] + [b] + c_{in} < 0 \in T_{n+1} \setminus T_n$$

$$neg = \boxed{a_{n-1} \oplus b_{n-1} \oplus c_{n-1}}$$

3.18 Definition: Arithmetic Logic Unit (ALU)

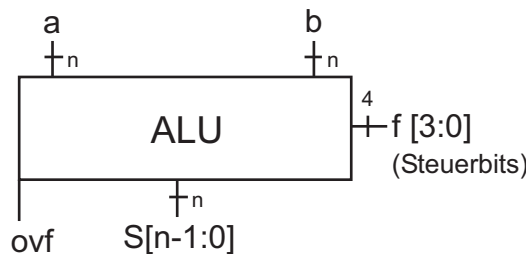


Abbildung 29: Arithmetic Logic Unit

3.18.1 Steuerbit-Tabelle

$f[3:0]$	S	overflow akt./ign.
0 0 0 0	$a +_n b$	akt.
0 0 0 1	$a +_n b$	ign.
0 0 1 0	$a -_n b$	akt.
0 0 1 1	$a -_n b$	ign.
0 1 0 0	$a \wedge b$	
0 1 0 1	$a \vee b$	
0 1 1 0	$a \oplus b$	
0 1 1 1	$b[n/2:0] 0^{n/2}$	
$f[3:0]$	$xcc(1, b, f)$	\equiv
< = >		
1 0 0 0	0	
1 0 0 1	$a > b$	$a - b > 0$
1 0 1 0	$a = b$	$a - b = 0$
1 0 1 1	$a \geq b$	$a - b \geq 0$
1 1 0 0	$a < b$	$a - b < 0$
1 1 0 1	$a \neq b$	$a - b \neq 0$
1 1 1 0	$a \neq b$	$a - b \neq 0$
1 1 1 1	1	

3.18.2 Schaltkreis

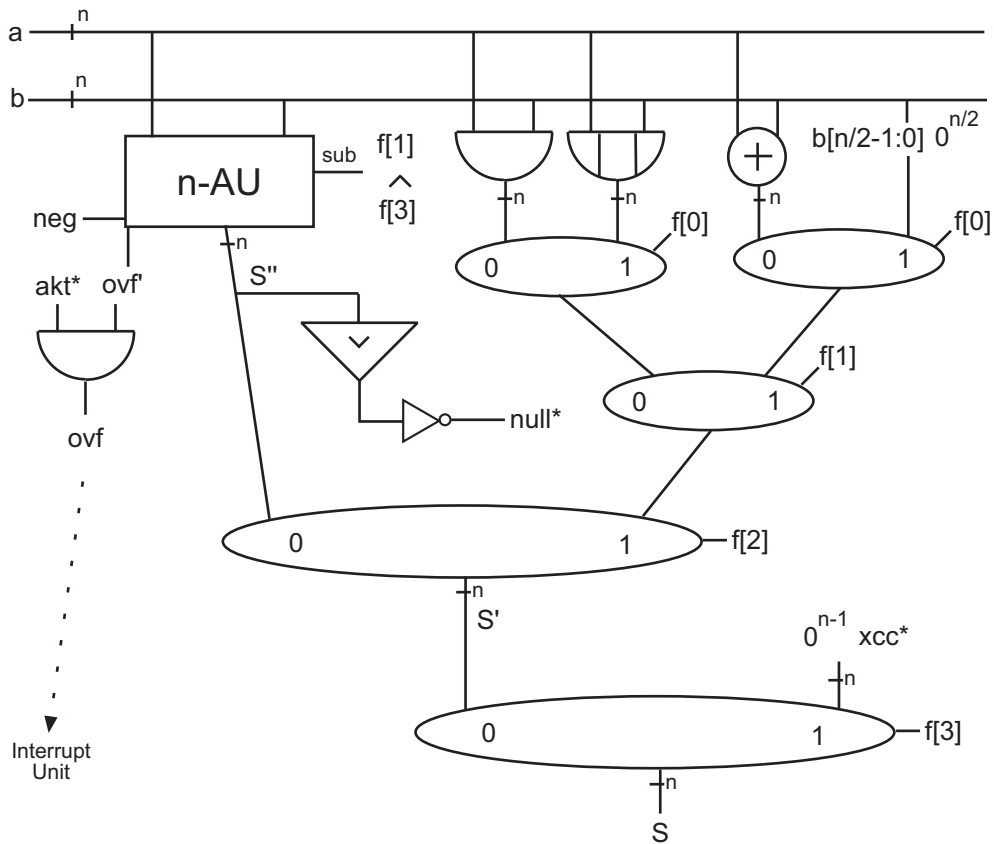


Abbildung 30: Schaltkreis - Arithmetic Logic Unit

3.18.3 akt: Overflow aktivieren/ignorieren

$$\boxed{akt = \overline{f_3} \overline{f_2} \overline{f_0}}$$

3.18.4 xcc: Fixed Point Condition Code

$$neg(a, b, f) = 1 \Leftrightarrow a - b < 1$$

$$null(a, b, f) = 1 \Leftrightarrow a - b = 1$$

$$pos(a, b, f) = 1 \Leftrightarrow a - b > 1$$

$$pos = \overline{neg} \wedge \overline{null}$$

$$\boxed{xcc(a, b, f) = f_2 neg \vee f_1 null \vee f_0 pos}$$

4 Prozessorbau

Prozessor: rechnet in Schritten

Hardware: rechnet *besser* auch in Schritten

1. Mathematische Maschinen
2. Register, RAM, multiport-RAM'S (Hardware-Erweiterungen)
3. DLX_0 : vereinfachter DLX-Instruktionssatz ($DLX \approx MIPS$)
4. Bau von DLX_0 -Prozessor

4.1 Mathematische Maschinen

Aus Programmier-Sprachen $\underbrace{x := x + 1}_{\text{nicht Gleichheit!}}$

Definition von x^t :

x vor/während Schritt t

$\rightarrow x^{t+1} = x^t + 1$

x: Register, RAM, ... : Hardware

x: für Benutzer sichtbare Register : Assembler-Programmierung

x: Variablen eines Programms : Programmier-Sprachen

x: für Benutzer sichtbare Datenstrukturen : Betriebssystem

Definition: mathematische Maschinen

$$\begin{aligned}
 M &= (\tau, \delta, c_0) \\
 \tau &: \text{Menge von Konfigurationen} \\
 &\quad (\text{Zustand d. Maschine in einem Schritt}) \\
 \delta &: \tau \rightarrow \tau \\
 &\quad (\text{Übergangsfunktion}) \\
 c_0 \in \tau &: \text{Startkonfiguration}
 \end{aligned}$$

Rechnung:

$$\text{Folge}(C^0, c^1, c^2, \dots) : c^{i+1} = f(c_i) \forall i$$

4.2 Speicherelemente

4.2.1 Register (n-Bit)

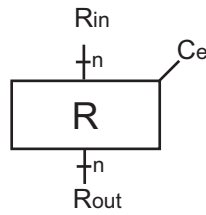


Abbildung 31: Register

$$R \in \{0, 1\}^n \text{ (in Register gesp. bits)}$$

$$c_e \in \{0, 1\} \text{ (clock enable)}$$

Arbeitsweise:

$$R := R_{in} \text{ falls } c_e = 1$$

$$R = \begin{cases} R_{in}^t & : c_e^t = 1 \\ R^t & : \text{sonst} \end{cases}$$

Beispiel:

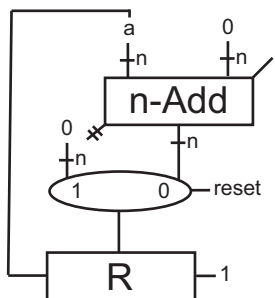


Abbildung 32: Register (Beispiel)

$$reset^0 = 1$$

$$\underbrace{reset^t}_{(t>0)} = 0$$

$$R_{in}^0 = 0^n$$

$$R_{in}^1 = 0^n$$

$$R_{in}^t = R^t +_n \underbrace{1_n}_{1_n = bin_n(1)}$$

$$R^{t+1} = R^t +_n 1$$

Lemma:

$$R^t = \text{bin}_n(t)$$

4.2.2 Random Access Memory (RAM)

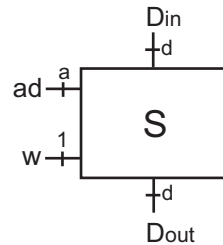


Abbildung 33: $2^a \times d$ RAM

4.2.2.1 $2^a \times d$ RAM

$$S : \{0, 1\}^a \rightarrow \{0, 1\}^d$$

$$s^{t+1}(x) = \begin{cases} D_{in}^t & : x = ad^t \wedge w^t = 1 \\ S^t(x) & : \text{sonst} \end{cases}$$

$$D_{out}^t = S^t(ad^t) \text{ (falls } w^t = 0)$$

Allgemeine Regeln zur Wohldefiniertheit: S.M. Müller, W. Paul:

The Complexity of Simple Computer Architectures, Springer 1995.

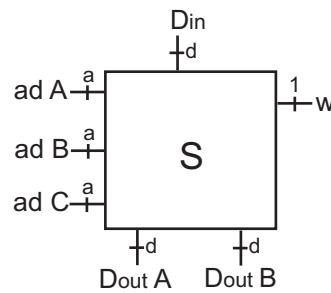


Abbildung 34: 3 – Port RAM

4.2.2.2 3 – Port RAM

$$S : \{0, 1\}^a \rightarrow \{0, 1\}^d$$

$$S^{t+1}(x) = \begin{cases} D_{in} C^t & : x = adC^t \wedge w^t = 1 \\ S^t(x) & : \text{sonst} \end{cases}$$

$$D_{out} A^t = S^t(adA^t) : (adA \neq adC \wedge w^t = 1) \vee w^t = 0$$

$$D_{out} B^t = S^t(adB^t) : (adB \neq adC \wedge w^t = 1) \vee w^t = 0$$

4.3 Instruktionssatz des DLX_0 -Prozessors

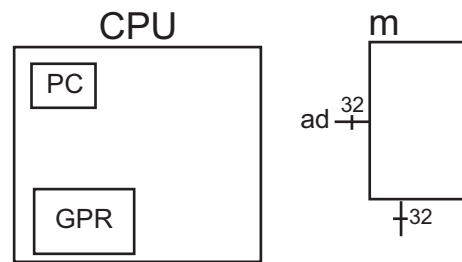


Abbildung 35: DLX_0 Instruktionssatz

Central Processing Unit:

Memory: Wort-Adressiert

Adressen $\in \{0, 1\}^{32}$

$m : \{0, 1\}^{32} \rightarrow \{0, 1\}^{32}$

$m^t(ad) : \text{Inhalt von Speicherzelle } ad \text{ zur Zeit } t$

Program Counter (PC) $\in \{0, 1\}^{32}$

General Purpose Register File (GPR): $\{0, 1\}^5 \rightarrow \{0, 1\}^{32}$

32 Adressen

32 Register

$GPR[i] \in \{0, 1\}^{32}; i \in \{0, 1\}^5$

4.3.1 Konfiguration

$$c = (c.PC, c.GPR, c.m)$$

$$c.PC \in \{0, 1\}^{32}$$

$$c.GPR : \{0, 1\}^5 \rightarrow \{0, 1\}^{32}$$

$$c.m : \{0, 1\}^{32} \rightarrow \{0, 1\}^{32}$$

4.3.2 Rechnung

Rechnung: (c^0, c^1, c^2, \dots)

$$c^{i+1} = \delta(c^i)$$

I_i = die i -te ausgeführte Instruktion

$$c^0 \xrightarrow{I_0} c^1 \xrightarrow{I_1} c^2 \dots c^i \xrightarrow{I_i} c^{i+1}$$

$$I(c^t) = c^t.m[c^t.PC] \in \{0, 1\}^{32}$$

$$\text{Notation: } I(c^t) \equiv I_t$$

I_t wird meistens auch im Instruction Register (IR) zwischengespeichert. Effekt von I_t formal spezifiziert

durch:

$$c^{t+1} = (c^{t+1}.PC, c^{t+1}.GPR, c^{t+1}.m) = \delta(c^t)$$

4.3.3 3 Instruktionsformate

I-Type:

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
OPC						RS1					RD					imm															

R-Type:

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
OPC						RS1					RS2					RD					(SA)			fu							

J-Type:

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
OPC						imm																									

Der Typ der Instruktion wird im OpCode festgelegt:

$$\underbrace{opc(c)}_{c=DLX_0\text{-Konfiguration}} = I(c)[31 : 26]$$

Prädikate:

$$\begin{aligned} R\text{-Type}(c) &\Leftrightarrow opc(c) = 0^6 \\ J\text{-Type}(c) &\Leftrightarrow opc(c) \in \{000010, 000011, 111110, 111111\} \\ I\text{-Type}(c) &\Leftrightarrow \neg(R\text{-Type}(c) \vee J\text{-Type}(c)) \end{aligned}$$

Felder definieren:

$$\begin{aligned} RS1(c) &= I(c)[25 : 21] \\ RS2(c) &= I(c)[20 : 16] \\ RD(c) &= \begin{cases} I(c)[20 : 16] & : \text{I-Type}(c) \\ I(c)[15 : 11] & \text{sonst} \end{cases} \\ fu^1(c) &= I(c)[5 : 0] \\ imm(c) &= \begin{cases} I(c)[15 : 0] & : \text{I-Type}(c) \\ I(c)[25 : 0] & \text{sonst} \end{cases} \end{aligned}$$

4.3.4 Definition: Signed Extension

Sei $a \in \{0,1\}^b$ (interpretiert als twoc):

$$sxt(a) = a[b-1]_{b-1}^c \ a \in \{0,1\}^{b+c}$$

Lemma:

$$[imm] = [sxt(imm)]$$

4.3.5 GPR[0⁵]

Für das GPR des DLX_0 soll immer gelten:

$$\boxed{c.GPR[00000] = 0^{32}}$$

4.3.6 Instruktionen**4.3.6.1 Load/Store**

load word (*lw*):

$$lw(c) = 1 \Leftrightarrow op(c) = 100011$$

effective address:

$$ea(c) = \underbrace{c.GPR[RS1(c)]}_{\{0,1\}^{32}} +_{32} \underbrace{sxt^2(imm(c))}_{\{0,1\}^{16}}$$

$$\boxed{c^{t+1}.GPR[RD(c^t)] = c^t.m[ea(c^t)]}$$

store word (*sw*):

$$sw(c) = 1 \Leftrightarrow op(c) = 101011$$

$$c^{t+1}.m[x] = \begin{cases} c^t.m[ea(c^t)] & : sw(c) \wedge x = ea(c^t) \\ c^t.m[x] & : sonst \end{cases}$$

²sxt: signed Extension

4.3.6.2 Compute / Compute Immediate

compute immediate (comp.imm):

$$\text{comp.imm}(c) = 1 \Leftrightarrow I(c)[31 : 30] = 01$$

Vergleiche hierzu Kapitel 3.18. Wir benötigen hierzu eine 32-bit ALU.

$$c^{t+1}.GPR[x] = \begin{cases} \text{aluop}(c.GPR[RS1(c)], \text{sxt}(\text{imm}(c)), I(c)[29 : 26]) & : x = RD(c) \wedge x \neq 0^5 \\ c^t.GPR[x] & : \text{sonst} \end{cases}$$

compute (comp):

$$\text{comp}(c) = 1 \Leftrightarrow R - \text{Type} \wedge I(c)[5 : 4] = 00$$

$$c^{t+1}.GPR[x] = \begin{cases} \text{aluop}(c.GPR[RS1(c)], c.GPR[RS2(c)], I(c)[3 : 0]) & : x = RD(c) \wedge x \neq 0^5 \\ c^t.GPR[x] & : \text{sonst} \end{cases}$$

Zusammenfassung:

$$\begin{aligned} \text{lop} &= c.GPR[RS1(c)] \\ \text{rop} &= \begin{cases} \text{sxt}(\text{imm}(c)) & : \text{comp.imm}(c) \\ c.GPR[RS2(c)] & : \text{sonst} \end{cases} \\ \text{lop} &= \begin{cases} I(c)[29 : 26] & : \text{comp.imm}(c) \\ I(c)[3 : 0] & : \text{sonst} \end{cases} \end{aligned}$$

4.3.6.3 Branch or Jump taken

$$\text{bjtaken}(c) = 1 \Leftrightarrow \text{btaken}(c) \wedge \text{jump}(c)$$

$$\text{branch}(c) = 1 \Leftrightarrow I(c)[31 : 27] = 11010$$

$$\text{AeqZ}(c) = 1 \Leftrightarrow c.GPR[RS1(c)] = 0$$

$$\text{jump}(c) = j(c) \wedge \text{jal}(c) \wedge \text{jr}(c) \wedge \text{jalr}(c)$$

$$\text{beqz}(c) = \text{branch}(c) \wedge I(c)[26] = 0$$

$$\text{bnez}(c) = \text{branch}(c) \wedge I(c)[26] = 1$$

$$\text{btaken}(c) = \underbrace{c.GPR[RS1(c)] = 0 \wedge \text{beqz}(c) \vee c.GPR[RS1(c)] \neq 0 \wedge \text{bnez}(c)}_{\text{Definition}}$$

$$= \text{branch}(c) \wedge [c.GPR[RS1(c)] = 0 \wedge I[26] = 0 \vee c.GPR[RS1(c)] \neq 0 \wedge I[26] = 1]$$

⇒ Lemma:

$$btaken(c) = branch(c) \wedge (AeqZ(c) \oplus I[26])$$

$$c^{t+1}.PC = \begin{cases} c^t.PC(c^t) +_{32} sxt(imm(c^t)) & : btaken(c^t) \wedge j(c^t) \wedge jal(c^t)^* \\ c^t.GPR[RS1(c^t)] & : jr(c^t) \wedge jalr(c^t) \\ c.PC(c^t) +_{32} 1_{32} & : sonst \end{cases}$$

*Achtung:

$$imm(c) \in \{0, 1\}^{16} \text{ oder } \{0, 1\}^{26}$$

$$sxt(imm) = \begin{cases} imm[15]^{16}imm & : imm(c) \in \{0, 1\}^{16} \\ imm[25]^6imm & : imm(c) \in \{0, 1\}^{26} \end{cases}$$

$$c^{t+1}.GPR[x] = \begin{cases} 0^{32} & : x = 0^5 \\ c^t.m[c^t] & : lw(c^t) \wedge x = RD(c^t) \wedge x \neq 0^5 \\ aluop(lop(c^t), rop(c^t), fcode(c^t)) & : (comp.imm(c^t) \vee comp(c^t)) \wedge x = RD(c^t) \\ \underbrace{c.PC +_{32} 1_{32}}_{\text{Rücksprungadresse}} & : (jal(c^t) \vee jalr(c^t)) \wedge x = 1^5 \\ c^t.GPR[x] & : sonst \end{cases}$$

4.3.7 Zusammenfassung: Instruktionen

$$c^{t+1}.m[x] = \begin{cases} c^t.m[ea(c^t)] & : sw(c) \wedge x = ea(c^t) \\ c^t.m[x] & : sonst \end{cases}$$

$$c^{t+1}.PC = \begin{cases} c^t.PC(c^t) +_{32} sxt(imm(c^t)) & : btaken(c^t) \wedge j(c^t) \wedge jal(c^t)^* \\ c^t.GPR[RS1(c^t)] & : jr(c^t) \wedge jalr(c^t) \\ c.PC(c^t) +_{32} 1_{32} & : sonst \end{cases}$$

$$c^{t+1}.GPR[x] = \begin{cases} 0^{32} & : x = 0^5 \\ c^t.m[c^t] & : lw(c^t) \wedge x = RD(c^t) \wedge x \neq 0^5 \\ aluop(lop(c^t), rop(c^t), fcode(c^t)) & : (comp.imm(c^t) \vee comp(c^t)) \wedge x = RD(c^t) \\ \underbrace{c.PC +_{32} 1_{32}}_{\text{Rücksprungadresse}} & : (jal(c^t) \vee jalr(c^t)) \wedge x = 1^5 \\ c^t.GPR[x] & : sonst \end{cases}$$

4.4 Hardware-Konfiguration

$$h = (h.PC, \underbrace{h.GPR}_{\text{modifiziertes 3-Port RAM}}, h.m)$$

$$\begin{aligned}
 h.GPR & : \{0, 1\}^5 \rightarrow \{0, 1\}^{32} \\
 S^{t+1}[x] & = \begin{cases} 0^{32} & : x = 0^5 \\ D_{in}^t & : w^t \wedge x \neq 0^5 \wedge x = adC^t \\ S^t[x] & : sonst \end{cases} \\
 h.PC & \in \{0, 1\}^{32} \\
 h.m & : \{0, 1\}^{32} \rightarrow \{0, 1\}^{32}
 \end{aligned}$$

Ziel ist es, zu beweisen, dass die beiden mathematischen Maschinen (Hardware und DLX_0) gleich funktionieren.

4.4.1 Unterteilung der Instruktionen in Stufen

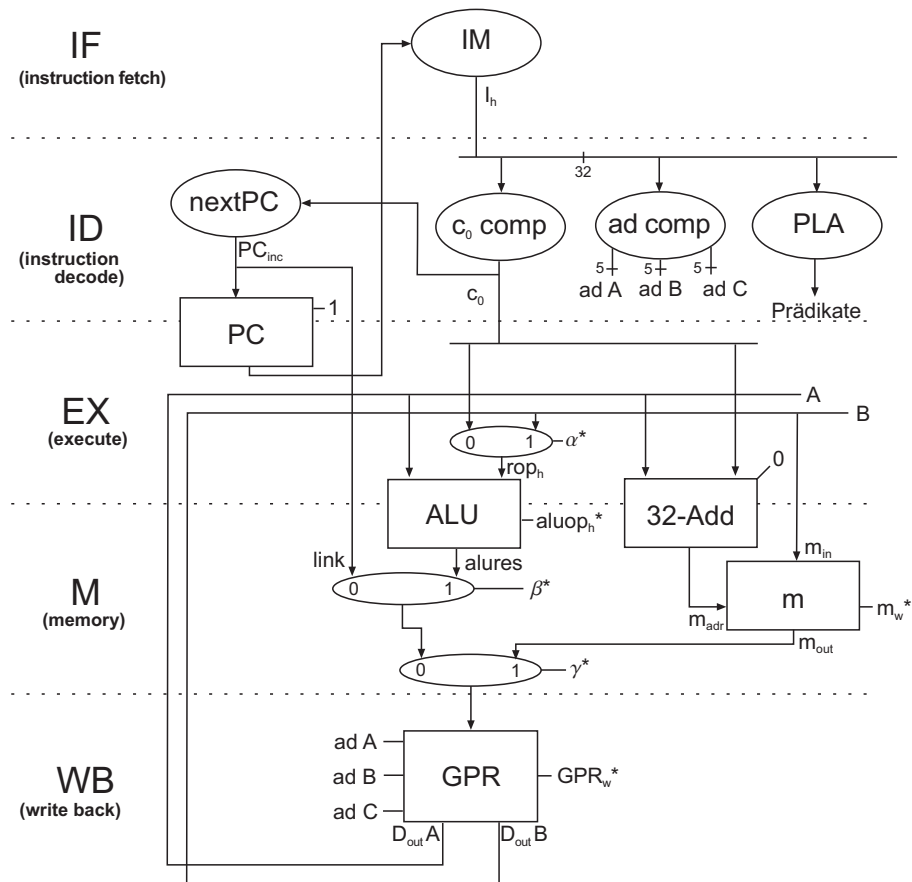


Abbildung 36: DLX_0 -Hardware Konfiguration in Stufen

Noch zu definieren:

α, β, γ $GPR_w, m_w, c_0comp, adcomp, nextPC, aluop_h, PC_{inc}$

4.5 Beweis der Gleichheit zwischen DLX_0 - und Hardware-Konfiguration

$$\underbrace{c^0, c^1, c^2, \dots, c^{i+1}}_{DLX_0 \text{ Rechnung}} = \delta(c^i)$$

$$\underbrace{h^0, h^1, h^2, \dots, h^{i+1}}_{Hardware \text{ Rechnung}} = \delta(h^i)$$

Zu zeigen $\forall i$:

$\begin{aligned} h^i.PC &= c^i.PC \\ h^i.GPR &= c^i.GPR \\ h^i.m &= c^i.m \end{aligned}$ <p>(Induktionsbehauptung)</p>
--

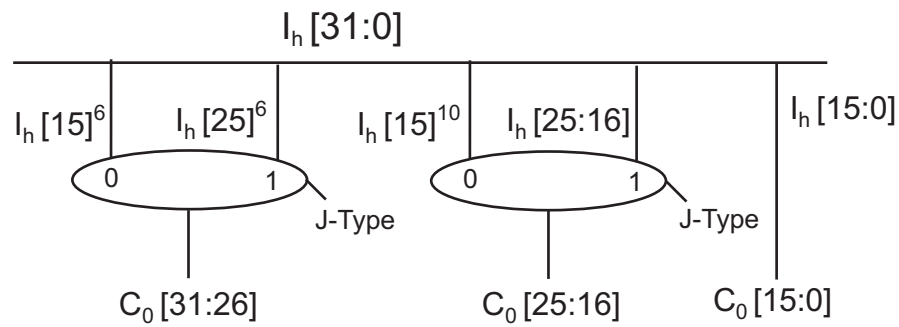
Voraussetzung:

- Induktionsbehauptung(0) gilt
- $c^0.m[x] = IM[x]$ für alle $x \in \text{codesection}$
- kein selbstopmodifizierender Code
 $\forall i$:
 $sw(c^i) \Rightarrow ea(c^i) \notin \text{codesection}$
 $c^i.PC \in \text{codesection}$

Induktionsschluss $i \rightarrow i + 1$:

$$c^i.PC = h^i.PC$$

$$\begin{aligned} I_h(h^i) &= IM[h^i.PC] && \text{(Konstruktion)} \\ &= IM[c^i.PC] && \text{(Induktions-Voraussetzung)} \\ &= m[c^0.PC] \\ &= m^i[c^i.PC] && \text{(keine Selbstmodifikation)} \\ &= I[c^i] \end{aligned}$$

4.5.1 c_0comp Abbildung 37: DLX_0 -Beweis (c_0comp)

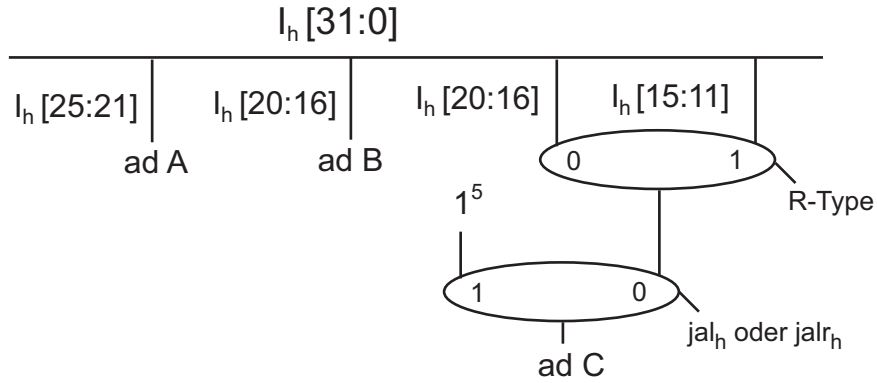
Lemma:

$$J - Type(h^i) = J - Type(c^i)$$

(aus Darstellungssatz!)

Lemma:

$$c_0(h^i) = sxt(imm(c^i))$$

4.5.2 *adcomp*Abbildung 38: DLX_0 -Beweis (*adcomp*)

Lemma:

$$ad A(h^i) = RS1(c^i) \quad : I\text{-Type} \vee R\text{-Type}$$

$$ad B(h^i) = \begin{cases} RS1(c^i) & : R\text{-Type} \\ RD(c^i) & : I\text{-Type} \end{cases}$$

$$ad C(h^i) = \begin{cases} RD(c^i) & : I\text{-Type} \wedge R\text{-Type} \\ 1^5 & : jal(c^i) \wedge jalr(c^i) \end{cases}$$

$$A(h^i) = \underbrace{h^i.GPR}_{c^i.GPR \text{ (ind. Vor.)}} \left[\underbrace{ad A(h^i)}_{RS1(c^i) \text{ (eben gezeigt)}} \right]$$

$$\Rightarrow A(h^i) = lop(c^i) \text{ (falls } I\text{-Type}(c^i) \vee R\text{-Type}(c^i))$$

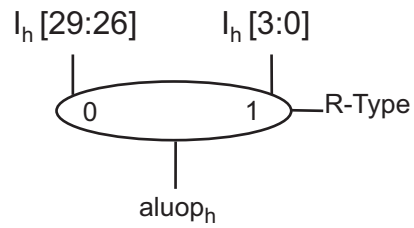
$$B(h^i) = \begin{cases} c^i.GPR[RS2(c^i)] & : R\text{-Type} \\ c^i.GPR[RD(c^i)] & : I\text{-Type} \end{cases}$$

$$\alpha = R\text{-Type}_h$$

$$\begin{aligned} rop_h(h^i) &= \begin{cases} c^i.GPR[RS2(c^i)] & : R\text{-Type}_h(h^i) = 1 \\ c^i.GPR[RD(c^i)] & : R\text{-Type}_h(h^i) = 0 \end{cases} \\ &= \begin{cases} c^i.GPR[RS2(c^i)] & : R\text{-Type}(c^i) = 1 \\ c^i.GPR[RD(c^i)] & : R\text{-Type}(c^i) = 0 \end{cases} \text{PLA-Lemma*} \end{aligned}$$

*Lemma:

 \forall Prädikate $P: P(c^i) \Rightarrow P_h(h^i)$

4.5.3 $aluop_h$ Abbildung 39: DLX_0 -Beweis ($aluop_h$)

Mit ALU-Korrektheit:

$$\Rightarrow alures(h^i) = aluop(lop(c^i), rop(c^i), aluop(c^i))$$

4.5.4 m_w

Mit Addierer-Korrektheit:

$$\begin{aligned} \Rightarrow m_{ad}(h^i) &= A(h^i) +_{32} c_0(h^i) \\ &= c^i.GPR[RS1(c^i)] +_{32} sxt(imm(c^i)) \\ &= ea(c^i) \end{aligned}$$

$$m_{in}(h^i) = c^i.GPR[RD(c^i)]$$

Definition:

$$\begin{aligned} m_w &= sw_h \\ &= sw(c^i) \text{ (PLA - Lemma)} \end{aligned}$$

4.5.5 $c^i.m = h^i.m$

$$\begin{aligned}
\underbrace{h^{i+1}.m[x]}_{\text{neuer HW-Speicher}} &= \left\{ \begin{array}{ll} m_{in} & : m_w(h^i) = 1 \wedge x = m_{ad}(c^i) \\ h^i.m[x] & : \text{sonst} \end{array} \right\} \text{Def.: HW-Speicher} \\
&= \left\{ \begin{array}{ll} c^i.GPR[RD(c^i)] & : sw(c^i) = 1 \wedge x = ea(c^i) \\ \underbrace{h^i.m[x]} & : \text{sonst} \\ c^i.m[x] \text{ (Ind.Vor.)} & \end{array} \right. \\
&= c^{i+1}.m
\end{aligned}$$

→ Bewiesen: $c^i.m = h^i.m$

4.5.6 $GPR.w$

$$GPR.D_{in}(h^i) = \left\{ \begin{array}{ll} aluop(lop(c^i), rop(c^i), aluop(c^i)) & : \alpha(h^i) = 0 \wedge \beta(h^i) = 0 \\ m_{out}(h^i) & : \gamma(h^i) = 1 \\ PC^i(h^i) & : \beta(h^i) = 1 \wedge \gamma(h^i) = 0 \end{array} \right.$$

Definition:

$$\beta = jal_h \vee jalr_h \quad (\gamma = lw_h)$$

$$\begin{aligned}
\gamma(h^i) &= lw_h(h^i) \\
&= lw(c^i)
\end{aligned}$$

$$\begin{aligned}
m_{out}(h^i) &= \underbrace{h^i.m}_{c^i.m \text{ (Ind. Vor)}} [\underbrace{m_{ad}(h^i)}_{ea(c^i) \text{ (eben)}}] \\
&= c^i.m[ea(c^i)]
\end{aligned}$$

Bewiesen mit Lemma *nextPC*:

$$PC'(h^i) = h^i.PC +_{32} 1_{32}$$

Definition:

$$GPR.w = lw_h \vee compute_h \vee compute.imm_h \vee jal_h \vee jalr_h$$

$$h^{i+1}.GPR[x] = \begin{cases} o^{32} & : x = 0^5 \text{ (Def. HW-Multiport-RAM)} \\ aluop(lop(c^i), rop(c^i), aluop(c^i)) & : comp(c^i) \vee comp.imm(c^i) \wedge x = RD(c^i) \\ c^i.m(ea(c^i)) & : x = RD(c^i) \wedge sw(c^i) \\ \underbrace{h^i.PC +_{32} 1_{32}}_{c^{i+1}.GPR[x]} & : jal \vee jalr \wedge x = 1^5 \\ \underbrace{h^i.GPR[x]}_{c^i.PC \text{ (Ind.Vor.)}} & : sonst \end{cases}$$

4.5.7 PC_{inc}

$$\begin{aligned} I_h(h^i) &= I(c^i) \\ c^{i+1} &= h^{i+1}.GPR \\ c^{i+1}.m &= h^{i+1}.m \\ PC_{inc}(h^i) &= c^i.PC +_{32} 1_{32} \end{aligned}$$

4.5.8 Spezifikation: n-Inc

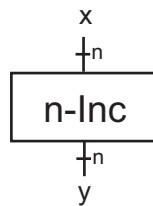
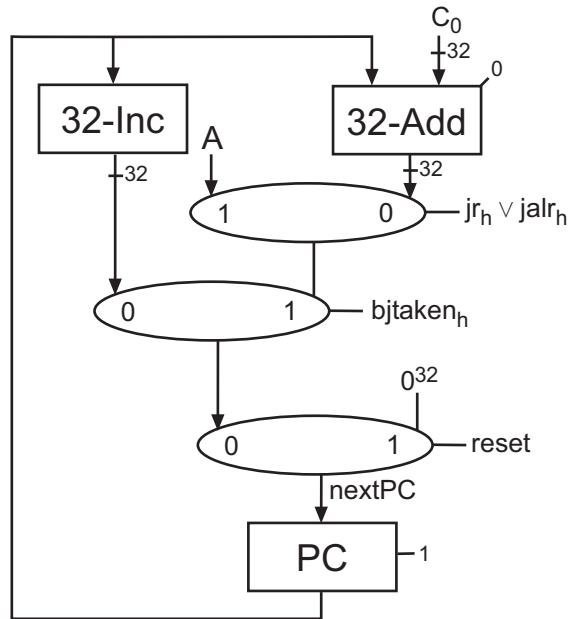


Abbildung 40: Spezifikation - n-Inc

$$y = x +_n 1_n$$

Nach Induktionsvoraussetzung:

$$\begin{aligned} PC_{inc}(h^i) &= h^i.PC +_{32} 1_{32} \\ &= c^i.PC +_{32} 1_{32} \end{aligned}$$

4.5.9 *nextPC*Abbildung 41: *nextPC*

PLA-Lemma:

$$(jr_h \vee jal_h)(h^i) = jr(c^i) \vee jalr(c^i)$$

$$bjtaken(c^i) = jump(c^i) \vee branch(c^i) \wedge AeqZ(c^i) \oplus I(c^i)[26]$$

$$\Rightarrow \begin{aligned} jump_h &= j_h \vee jal_h \vee jr_h \vee jalr_h \\ jump_h(h^i) &= jump(c^i) \end{aligned}$$

Hardware:

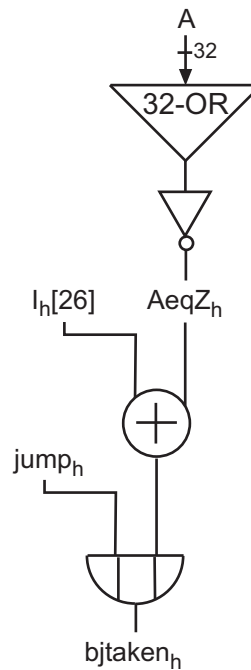


Abbildung 42: $bjtaken_h$

früher:

$$\begin{aligned}
 A(h^i) &= c^i.GPR[RS1(c^i)] \\
 AeqZ_h(h^i) = 1 &\Leftrightarrow \forall j : A(h^i)[j] = 0 \\
 &\Leftrightarrow A(h^i) = 0^{32} \\
 &\Rightarrow AeqZ(h^i) = AeqZ(c^i) \\
 bjtaken_h(h^i) &= bjtaken_h(c^i)
 \end{aligned}$$

für $reset = 0$:

$$h^{i+1}.PC = nextPC_h(h^i) = \begin{cases} c^i.GPR[RS1(c^i)] & : jr(c^i) \vee jalr(c^i) \\ c^i.PC +_{32} sxt(imm(c^i)) & : bjtaken(c^i) \wedge \sim (jr(c^i) \vee jalr(c^i)) \\ c^i.PC +_{32} 1_{32} & : sonst \end{cases}$$

5 Compiler für C_0 (PASCAL mit C-Syntax)

Vorgehensweise:

1. Definition der Syntax von C_0
(entspricht den bool'schen Ausdrücken, DLX_0 -Instruktionsformate)
2. Definition der Semantik von C_0 : Definition einer abstrakten C_0 -Maschine
(entspricht $\delta(h)$, $\delta(c)$)
3. Compiler: $C_0 \rightarrow DLX_0$
4. Simulationsatz:
 p : C_0 -Programm $\xrightarrow{\text{Compiler}}$ $Code(p)$: DLX_0 -Programm
 Zu zeigen:
 DLX_0 mit $Code(p)$ simuliert eine C_0 -Maschine mit Programm p

5.1 Kontextfreie Grammatiken

5.1.1 Beispiel: Kontextfreie Grammatik

VC Variable oder Konstante

$$\underbrace{B \rightarrow VC | (\sim B) | (B \wedge B) | (B \vee B) | (B \oplus B)}_{\text{Produktionensystem}}$$

Abkürzung für:

$$\underbrace{\{B \rightarrow VC, B \rightarrow \sim B, \dots, B \rightarrow B \oplus B\}}_{\text{Produktion}}$$

$$\begin{array}{ll} N = \{B\} & \text{Nichtterminalalphabet} \\ T = \{(\sim), \wedge, \vee, \oplus, \sim\} & \text{Terminalalphabet} \\ S = B & \text{Startsymbol} \end{array}$$

5.1.2 Definition: Kontextfreie Grammatik

$$\underbrace{\text{Grammatik } G = (T, N, P, S)}_{\text{Kontextfreie Grammatik (cfg)}}$$

$$\begin{array}{ll} T & : \text{endlich, Terminalalphabet} \\ N & : \text{endlich, Nichtterminalalphabet} \\ S & = \text{Startsymbol} \\ P & \subset (N \times (N \cup T)^*) \quad (\text{Produktionensystem}) \\ & (n, w) \in P \quad (\text{Produktion}) \end{array}$$

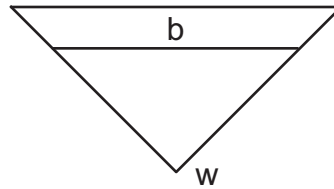
Schreibweise:

$$\underbrace{n \rightarrow w}_{\text{Aus } n \text{ kann } w \text{ abgeleitet werden}}$$

5.1.3 Arbeitsweise von Grammatiken

Definition: induktiv zu G

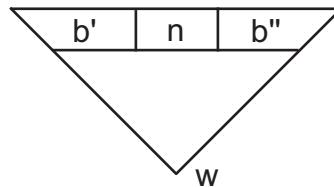
Q ist Ableitungsbaum zu G mit Wurzel w und Blattwort b :



S ist ein Ableitungs-Baum mit Wurzel S und Blattwort S :



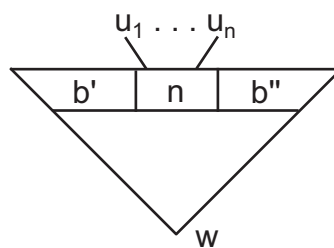
Sei Q Ableitungs-Baum mit Wurzel w und Blattwort $b = b' n b''$ $n \in N$:



Sei $n \rightarrow u \in P$

$\Rightarrow u = u_1, \dots, u_n$

Ableitungsbaum mit Wurzel w und Blattwort $b = b' u b''$:



Beispiel:

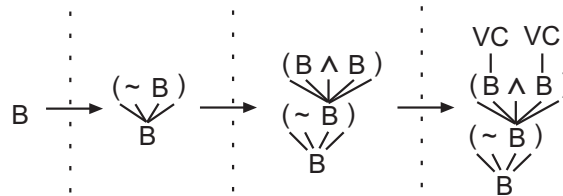


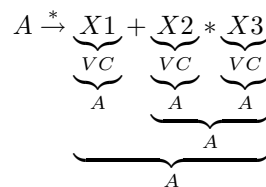
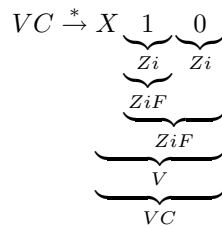
Abbildung 43: Beispiel - Arbeitsweise von Grammatiken

Blattwort: $(\sim (VC \wedge VC))$

5.1.4 Weitere Definitionen

Z_i	\rightarrow	$0 1 2 3 4 5 6 7 8 9$	(Ziffer)
Z_iF	\rightarrow	$Z_i Z_iF Z_i$	(Ziffernfolge)
V	\rightarrow	$X Z_iF$	(Variable)
VC	\rightarrow	$Z_iF V$	(Variable oder Konstante)
A	\rightarrow	$VC -_1 A A+A -_2 A A * A A/A (A)$	(Ausdruck)

Beispiele:

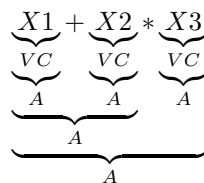


Dies ist fast ein Schaltkreis (kann als Schaltkreis dargestellt werden).

Da Schaltkreise eine Semantik besitzen, besteht auch die berechtigte Hoffnung, die Semantik des Ausdrucks ableiten zu können.

5.1.5 Problem: Alternativer Ableitungsbaum

An dem vorigen Beispiel kann man ebenfalls zeigen, dass es verschiedene Ableitungs-Bäume zum gleichen Blattwort gibt:



5.1.6 Definition: Eindeutigkeit von Grammatiken

G heißt eindeutig $\Leftrightarrow \forall w \in L(G)$
 \exists genau 1 Ableitungs-Baum
 mit Wurzel s und Blattwort w

Dazu beschränken wir A :

$F \rightarrow VC|_1 F|(F)$ (Faktor)
 $T \rightarrow F|T * F|T/F$ (Term)
 $A \rightarrow T|A + T|A - T$ (Ausdruck)

5.1.7 Satz: Grammatik G ist eindeutig

Der Beweis ist zum Beispiel in *Loexx, Mehlhorn, Wilhem: Programmiersprachen* zu finden.

5.2 Aufbohren der Grammatik

5.2.1 Bool'sche Ausdrücke

Beispiel:

$if \quad \underbrace{2 > x + 3}_{\text{bool'scher Ausdruck}} \quad \dots$

Um dies darzustellen definieren wir:

$Atom \rightarrow A > A|A \geq A|A < A|A \leq A|A == A|A \neq A|0|1$ (wie bool'sche Variable)
 $BF \rightarrow Atom|BF|(BA)$ (bool'scher Faktor)
 $BT \rightarrow BF|BT \wedge BF$ (bool'scher Term)
 $BA \rightarrow BT|BA \vee BT$ (bool'scher Ausdruck)

5.2.2 Komplexe Datentypen

struct-Komponenten:

$(\underbrace{\dots}_{\text{identifizier des Typs struct}})Na$

array-Komponenten:

$(\underbrace{\dots}_{\text{identifizier des Typs array}})[e]$

pointer-Dereferenzierer:

$*(\underbrace{\dots}_{\text{identifizier des Typs pointer}})$

adress of-Operator:

$\&(\underbrace{\dots}_{\text{identifizier des Typs adress of}})$

Um dies darzustellen erweitern wir:

$id \rightarrow Na|C|id.Na|id[A]| * id|\&id$

5.2.3 Anweisungen

An	\rightarrow	$id = A$	(Zuweisung)
		$id = BA$	(Zuweisung für bool'sche Variablen)
		$if\ BA\ then\ An\ else\ An$	(Bedingte Anweisung)
		$if\ BA\ then\ An$	(verkürzte bedingte Anweisung)
		$while\ BA\ do\ An$	(Schleife)
		$\{AnF\}$	(Anweisungs-Block)
		$Na(A - Folge)$	(Funktionsaufruf)
		$return\ A$	(Rückgabewert)
		$return\ BA$	(Rückgabewert für bool'sche Variablen)
$A - Folge$	\rightarrow	$A A - Folge, A$	(Ausdrucks-Folge)
AnF	\rightarrow	$An AnF; An$	(Anweisungs-Folge)

An einem Beispiel zeigt sich wieder, dass diese Grammatik nicht eindeutig ist:

1.

$$\underbrace{if\ BA\ then\ \underbrace{if\ BA\ then\ An\ else\ An}_{An}}_{An}$$

2.

$$\underbrace{if\ BA\ then\ \underbrace{if\ BA\ then\ An\ else\ An}_{An}}_{An}$$

5.2.4 Programm

Das Programm besteht aus einem Deklarations-Teil (zur Deklaration von Variablen, Funktionen und Typen) und einem Anwendungsteil (einer Anweisungs-Folge):

$$programm \rightarrow DeklF; AnF \quad (\text{Programm})$$

5.2.5 Deklarationen

$Dekl$	\rightarrow	$VaD FnD TypD$	(Deklaration)
$DeklF$	\rightarrow	$DeklF DeklF; Dekl$	(Deklarations-Folge)
NaF	\rightarrow	$Na NaF, Na$	(Namens-Folge)
VaD	\rightarrow	$typNaF;$	(Variablen-Deklaration)
Par	\rightarrow	$TypNa$	(Parameter)
$ParF$	\rightarrow	$Par ParF, Par$	(Parameter-Folge)
$TypD$	\rightarrow	$typedeftypNa;$	(Typen-Definition)
$eltyp$	\rightarrow	$int bool char floag ...$	(elementare Typen)
typ	\rightarrow	$eltyp eltyp[ZiF] Na[ZiF] structNa\{KompDF\} Na*$	(Typen)
$KompD$	\rightarrow	$Na : eltyp Na : Na$	(Komponenten-Definition)
$KompDF$	\rightarrow	$KompD KompDF$	(Komponenten-Folge)

5.3 Semantik von C_0

Für die Semantik von C_0 definieren wir wie schon bei DLX_0 eine abstrakte Maschine:

- Deklarations-Teil:

$$\left. \begin{array}{l} \text{Typen-Definition} \\ \text{Variablen-Deklaration} \\ \text{Funktions-Deklaration} \end{array} \right\} c.env(\underbrace{\dots}_{Typ}, \underbrace{\dots}_{Var}, \underbrace{\dots}_{Fn})$$

- Anweisungs-Teil:

$$\left. \begin{array}{l} \text{Programmrest} \\ \text{(noch auszuführende Anweisungen)} \end{array} \right\} c.prog$$

5.4 Deklarations-Teil

5.4.1 Typen-Definition

Als Beispiel für die Typen-Definitionen gelten folgende Deklarationen:

```
typedef x int[5];
typedef y x[5];
struct {wert:int,next:LEL*} LEL;
```

5.4.1.1 Type Table

$$\begin{aligned} c.nt &= \text{Number of Types (Anzahl der Benutzten Typen)} \\ c.tt &= \text{Type Table} \\ &= (\underbrace{c.tt.name}_{Type-Name}, \underbrace{c.tt.tc}_{Type-Code}) \end{aligned}$$

Type Table:

$$\begin{aligned} c.tt.name &: [0 : nt - 1] \rightarrow \underbrace{Namen}_{=L(Na)} \\ c.tt.tc &: [] \rightarrow TypeCodes \end{aligned}$$

Type Codes:

$$\begin{aligned} c.tt.tc[i] &= el \\ &\text{falls } name[i] \text{ elementar} \\ c.tt.tc[i] &: arr(n, j) \\ &\text{typedef } (c.tt.name[j])[n] \text{ } c.tt.name[i] \\ &* i\text{-te Type-Definition (inkl. elem. Typen)} \\ &* j < i \\ c.tt.tc[i] &: ptr(j) \\ &\text{typedef } (c.tt.name[j])* \text{ } c.tt.name[i] \\ &* j > i \text{ ist erlaubt} \\ c.tt.tc[i] &: struct(n_1, i_1; \dots; n_s : i_s) \\ &\text{typedef } struct(n_1, t_1; \dots; n_s : t_s) * \text{ } c.tt.name[i] \\ &* t_j = name(i_j) \\ &* i_j < i \end{aligned}$$

Eine Tabelle zu den Beispiel-Deklarationen könnte dann wie folgt aussehen:

i	$name$	tc
0	int	el
1	$bool$	el
\vdots	\vdots	\vdots
4	x	$arr(5, 0)$
5	y	$arr(5, 4)$
6	p	$ptr(7)$
7	LEL	$strwert, 0; next, 6$

5.4.1.2 Größe von Typen

- t elementar oder pointer – typ :

$$size(t) = 1$$

- $t = t'[n]$:

$$size(t) = n \cdot size(t')$$

- $t = struct\{n_1 : t_1; \dots; n_s : t_s\}$:

$$size(t) = \sum_{i=0}^{s-1} size(t_i)$$

Bemerkung (in 'Sprache' der Type Table):

- falls $c.tt.tc[i] = arr(n, j)$:

$$size(i) = n \cdot size(j)$$

- falls $c.tt.tc[i] = struct\{n_1 : t_1; \dots; n_s : t_s\}$:

$$size(i) = \sum_{j=0}^{s-1} size(i_j)$$

- $size(i)$ kann aus $c.tt$ in Reihenfolge $i = 0, 1, \dots, c.nt - 1$ berechnet werden

$$size(t) = n \cdot size(t')$$

5.4.1.3 Range

Festzulegen \forall deklarierten Typen t :

$$\underbrace{Ra(t)}_{Range} = \{w \mid w \text{ Wert, Variablen vom Typ } t \text{ können } w \text{ als Wert annehmen} \}$$

t elementar:

$$\begin{aligned} Ra(int) &\neq \mathbb{Z} \\ Ra(int) &= \{-2^{31}, \dots, 2^{31} - 1\} \\ Ra(char) &= \{0, \dots, 2^8 - 1\} \\ &\vdots \end{aligned}$$

Notation:

$$f_s(i) = f[i + s - 1 : i]^3$$

$$\begin{aligned} Ra(t[n]) &\ni f[\underbrace{size(t[n]}_{n \cdot size(t)} - 1 : 0] \\ \Leftrightarrow \forall i \in \{0, \dots, n - 1\} : f_{size(t)}(i \cdot size(t)) \in Ra(t) \\ Ra(struct\{n_1 : t_1; \dots; n_s : t_s\}) &\ni f \\ \Leftrightarrow \forall i \in \{1, \dots, s\} : f_{size(t_i)}(d_i) \in Ra(t_i) \end{aligned}$$

Achtung: Wir stellen Werte von Variablen mit (komplexen) Typ t als Folgen von simple values $\in sv$ ⁴ der Länge $size(t)$ dar.

³Teilfolge der Länge s beginnend bei Element i

⁴sv: Werte die simple Typen annehmen können (Pointer später!)

Typ $int[5] x$:

$\in R(int)$	$\in R(int)$	$\in R(int)$	$\in R(int)$	$\in R(int)$	$\in R(x)$
--------------	--------------	--------------	--------------	--------------	------------

Typ $x[5] y$:

$\in R(x)$	$\in R(x)$	$\in R(x)$	$\in R(x)$	$\in R(x)$	$\in R(y)$
------------	------------	------------	------------	------------	------------

Typ $struct\{n_1 : t_1; \dots; n_i : t_i; \dots; n_s : t_s\} z$:

$size(t) - 1$					
$\in R(t_s)$...	$\in R(t_i)$...	$\in R(t_1)$	$\in R(t)$
		d_i^*			0

*Displacement: $d_i = \sum_{j < i} size(t_j)$

Bemerkung:

Werte sind (bei uns) flach (wegen dem Adress-Of Operator &)

5.4.2 Variablen-Deklaration

- mit Namen ausserhalb von Funktionen (global)
- mit Namen innerhalb von Funktionen (lokal)
- *neu*: ohne Namen, Zugriff nur über Pointer

Änderung der Grammatik (!):

$$An \rightarrow Na = newNa^* \quad (\text{Allokieren von Speicher})$$

Beispiel:

LEL* q;

q = new LEL* ;

5.4.2.1 Symbol-Tabelle von Speichern

Erweiterung der Konfiguration:

$$c = (nt, tt, gm, hm, lms, \dots)$$

gm = global memory
 hm = heap memory
 lms = local memory stack

$$\text{memories } m = \underbrace{(m.n, m.name, m.typ, m.ct)}_{st(m)}$$

$$\begin{aligned}
 m.n &: \text{number (Anz. Variablen)} \\
 &\in \mathbb{N}_0 \\
 m.name &: [0 : m.nv - 1] \Rightarrow \text{Namen} \\
 &\quad \text{(Variablenname)} \\
 m.typ &: [0 : m.nv - 1] \Rightarrow \underbrace{[0 : c.nt - 1]}_{\text{Typ-Nr. aus } c.tt} \\
 \underbrace{m.ct}_{\text{Wert}} &: [0 : \underbrace{\sum_{i=0}^{m.n-1} size(m.typ[i]) - 1}_{\text{Anz. simple values}}] \Rightarrow sv
 \end{aligned}$$

$$size(m) = \sum_{i=0}^{c.nv-1} size(m.typ[i])$$

$st(gm)$: durch globale *VarDF* festgelegt

Eine Tabelle zu den Beispiel-Deklarationen könnte dann wie folgt aussehen (Typen-Nummern entsprechen wieder dem Beispiel aus der Type Table 5.4.1.1):

i	$name$	tc	ct
0	i	0	<input type="checkbox"/> } 1
\vdots	\vdots	\vdots	
	u	4	<input type="checkbox"/> } 5
\vdots	\vdots	\vdots	
	v	5	<input type="checkbox"/> } 25
\vdots	\vdots	\vdots	

5.4.2.2 Definition: Variable (\neq Identifier)

V wird spezifiziert durch ein paar (m, i) :

$$\begin{aligned}
 m &: \text{memory} \\
 i &\in \{0, \dots, m.nv - 1\}
 \end{aligned}$$

5.4.2.3 Definition: Wert von Variable (m, i)

$$\underbrace{va(m, i)}_{\text{Value}} = m.ct_{size(m.typ[i])} \underbrace{ba(m, i)}_{\text{Basis-Adr.}}$$

$$ba(m, i) = \sum_{j < i} size(m.typ[j])$$

Problem:

`v[1][2] = 7;`

Ändert 3 g-Variablen:

- Matrix v
- Vektor $v[1]$
- einzelnes Element $v[1][2]$

5.4.2.4 Definition: g(eneralized)-Variablen

- alle Variablen sind g-Variablen
- $(m, i)s^5$
 - $typ(m, i)s = t[n]$
 $\Rightarrow (m, i)s[j]$ ist g-Variable
 $typ((m, i)s[j]) = t$
(für $0 \leq j \leq n - 1$)
 - $typ((m, i)s) = struct n_1 : t_1; \dots; n_s : t_s$
 $\Rightarrow (m, i)s.n_j$ ist g-Variable
 $typ((m, i)s.n_j) = t_j$
(für $1 \leq j \leq i$)

Diesen g-Variablen können auch Basis-Adressen und Werte zugeordnet werden:

- $typ(m, i)s = t[n]$
 $ba((m, i)s[j]) = ba((m, i)s) + j \cdot size(t)$
- $typ((m, i)s) = struct n_1 : t_1; \dots; n_s : t_s$
 $ba((m, i)s.n_j) = ba((m, i)s) + \sum_{k < j} size(t_k)$
- $va((m, i)s) = m.ct_{size(typ((m, i)s))}(ba((m, i)s))$

5.4.2.5 Definition: Werte von Pointern

$$pointer = (m : a)$$

$$m : memory$$

$$a \in \{0, m.nv - 1\}$$

⁵s: selector

5.4.2.6 Korrektur: Grammatik

$$FuD \rightarrow Typ \underbrace{Na}_f \underbrace{(ParF)}_{\text{Parameter}} \underbrace{VarDF}_{\text{lok. Var.}}; rumpf \quad (\text{Funktions-Deklaration})$$

$st(lm_f)$

$$rumpf \rightarrow An; return(A) \quad (\text{Funktions-Rumpf})$$

lm_f ist der local memory von f (Variablen sind die Parameter und die lokalen Variablen)

Ausserdem wird in der Grammatik *return* aus den Anweisungen entfernt.

Neu:

- Deklaration lokaler Variablen (vorher vergessen)
- Nur eine return-Anweisung am Ende des Rumpfs

5.4.3 Funktions-Deklaration

Erweiterung der Konfiguration:

$$c = (nt, tt, gm, hm, lms, nf, ft, \dots)$$

$$c.nf : [0 : c.nf - 1] \rightarrow \{fd | fd : \text{function descriptor}\}$$

(number of functions $\in \mathbb{N}_0$)

$$c.ft = \text{function table}$$

$$fd = (fd.name, fd.typ, fd.st, fd.rumpf)$$

$fd.name$: Name d. dekl. Funktion

$fd.typ$: Typ d. Funktion

$fd.st$: Symbol-Table d. Funktion

$$fd.typ = (t_0, \dots, t_{n-1}, t_n)$$

$$t_i \in \underbrace{[0 : c.nt - 1]}_{\text{Typen d. TT}}$$

$0 \leq i \leq n - 1$: Typ des i -ten Parameters

$i = n$: Typ des return-Werts

$$c.nf : [0 : c.nf - 1] \rightarrow \{fd | fd : \text{function descriptor}\}$$

(number of functions $\in \mathbb{N}_0$)

$$c.ft = \text{function table}$$

$$\begin{aligned}
 lm_f.nv &= \#Parameter + \#lokalerVariablen \\
 lm_f.name[i] &= \begin{cases} \text{aus Fn.Def(ParDF)} & : i < \#Parameter \\ \text{aus VarDF für lok. Var.} & : sonst \end{cases} \\
 lm_f.typ[i] &= \begin{cases} \text{aus Fn.Def(ParDF)} & : i < \#Parameter \\ \text{aus VarDF für lok. Var.} & : sonst \end{cases} \\
 &\Rightarrow size(lm_f) \text{ dadurch festgelegt}
 \end{aligned}$$

5.4.3.1 Rekursion, Rekursionstiefe

Erweiterung der Konfiguration:

$$c = (nt, tt, gm, hm, lms, nf, ft, rd, lms, rds, \dots)$$

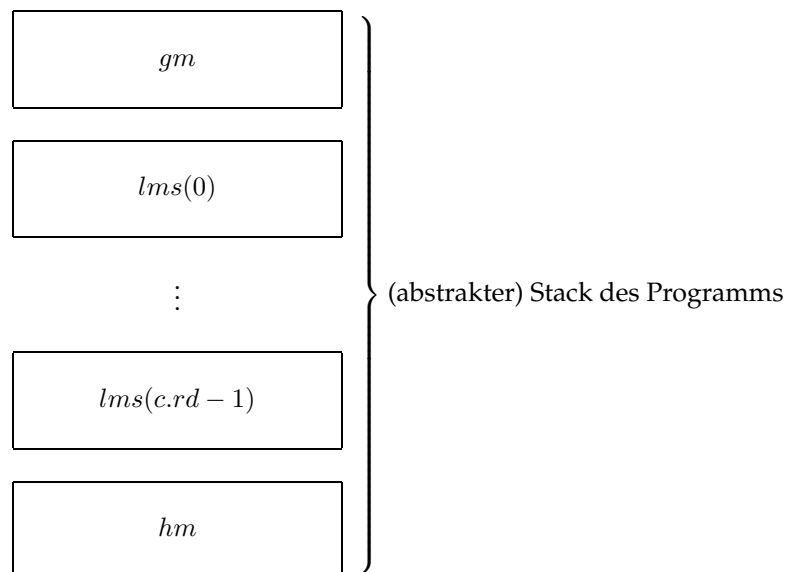
$$\begin{aligned}
 c.rd &: \#call's \text{ die noch nicht zurückgekehrt sind} \\
 c.lms &: [0 : c.rd - 1] \rightarrow \{m \mid m \text{ ist lok. mem. } lm_f \text{ für ein } f\} \\
 &\quad \text{(local memory stack)} \\
 c.rds &: \text{return destinations} \\
 c.rds[i] &: (m : a) m \in gm, lm(i) \\
 &\quad \text{(Basisadresse, an dem return-Wert von } rd = i \text{ gespeichert wird)}
 \end{aligned}$$

5.4.3.2 Heap Memory

$$c = (nt, tt, gm, hm, lms, nf, ft, rd, lms, rds, hm)$$

$$\begin{aligned}
 c.hm &: \text{heap memory} \\
 &\quad \text{speichert Variablen (und g-Variablen) ohne Namen}
 \end{aligned}$$

5.4.4 Speicher der C_0 -Maschine



5.5 Zusammenfassung der Grammatik

$\langle Zi \rangle$	\rightarrow	$0 1 2 3 4 5 6 7 8 9$	(Ziffer)
$\langle ZiF \rangle$	\rightarrow	$\langle Zi \rangle \langle ZiF \rangle \langle Zi \rangle$	(Ziffernfolge)
$\langle Bu \rangle$	\rightarrow	$a b c \dots x y z$	(Buchstabe)
$\langle BuF \rangle$	\rightarrow	$\langle Bu \rangle \langle BuF \rangle \langle Bu \rangle$	(Buchstabenfolge)
$\langle BuZi \rangle$	\rightarrow	$\langle Bu \rangle \langle Zi \rangle$	(Buchstabe/Ziffer)
$\langle BuZiF \rangle$	\rightarrow	$\langle BuZi \rangle \langle BuZiF \rangle \langle BuZi \rangle$	(Buchstaben-/Ziffernfolge)
$\langle Na \rangle$	\rightarrow	$\langle Bu \rangle \langle Bu \rangle \langle BuZiF \rangle$	(Name)
$\langle NaF \rangle$	\rightarrow	$\langle Na \langle NaF \rangle, \langle Na \rangle$	(Namens-Folge)
$\langle C \rangle$	\rightarrow	$\langle ZiF \rangle$	(Konstante)
$\langle id \rangle$	\rightarrow	$\langle Na \rangle \langle C \rangle \langle id \rangle . \langle Na \rangle $	(Identifizier - früher Variable oder Konstante)
$\langle id \rangle$	\rightarrow	$\langle id \rangle [\langle A \rangle] * \langle id \rangle \& \langle id \rangle$	
$\langle F \rangle$	\rightarrow	$\langle VC \rangle -_1 \langle F \rangle (\langle F \rangle)$	(Faktor)
$\langle T \rangle$	\rightarrow	$\langle F \rangle \langle T \rangle * \langle F \rangle \langle T \rangle / \langle F \rangle$	(Term)
$\langle A \rangle$	\rightarrow	$\langle T \rangle \langle A \rangle + \langle T \rangle \langle A \rangle - \langle T \rangle$	(Ausdruck)
$\langle A - Folge \rangle$	\rightarrow	$\langle A \rangle \langle A - Folge \rangle, \langle A \rangle$	(Ausdrucks-Folge)
$\langle Atom \rangle$	\rightarrow	$\langle A \rangle > \langle A \rangle \langle A \rangle \geq \langle A \rangle $ $\langle A \rangle < \langle A \rangle \langle A \rangle \leq \langle A \rangle $ $\langle A \rangle == \langle A \rangle \langle A \rangle \neq \langle A \rangle $ $0 1$	(wie bool'sche Variable)
$\langle BF \rangle$	\rightarrow	$\langle Atom \rangle \langle BF \rangle (\langle BA \rangle)$	(bool'scher Faktor)
$\langle BT \rangle$	\rightarrow	$\langle BF \rangle \langle BT \rangle \wedge \langle BF \rangle$	(bool'scher Term)
$\langle BA \rangle$	\rightarrow	$\langle BT \rangle \langle BA \rangle \vee \langle BT \rangle$	(bool'scher Ausdruck)
$\langle An \rangle$	\rightarrow	$\langle id \rangle = \langle A \rangle$ $\langle id \rangle = \langle BA \rangle$	(Zuweisung)
		$if \langle BA \rangle then \langle An \rangle else \langle An \rangle$	(Bedingte Anweisung)
		$if \langle BA \rangle then \langle An \rangle$	(verkürzte bedingte Anweisung)
		$while \langle BA \rangle do \langle An \rangle$	(Schleife)
		$\{ \langle AnF \rangle \}$	(Anweisungs-Block)
		$\langle Na \rangle (\langle A - Folge \rangle)$	(Funktionsaufruf)
		$\langle id \rangle = \langle Na \rangle (\langle A - Folge \rangle)$	(Funktionsaufruf mit Rückgabewert)
		$\langle Na \rangle = new \langle Na \rangle *$	(Allokieren von Speicher)
$\langle AnF \rangle$	\rightarrow	$\langle An \rangle \langle AnF \rangle ; \langle An \rangle$	(Anweisungs-Folge)
$\langle Dekl \rangle$	\rightarrow	$\langle VaD \rangle \langle FnD \rangle \langle TypD \rangle$	(Deklaration)
$\langle DeklF \rangle$	\rightarrow	$\langle DeklF \rangle \langle DeklF \rangle ; \langle Dekl \rangle$	(Deklarations-Folge)
$\langle VaD \rangle$	\rightarrow	$\langle typ \rangle \langle NaF \rangle ;$	(Variablen-Deklaration)
$\langle Par \rangle$	\rightarrow	$\langle Typ \rangle \langle Na \rangle$	(Parameter)
$\langle ParF \rangle$	\rightarrow	$\langle Par \rangle \langle ParF \rangle, \langle Par \rangle$	(Parameter-Folge)
$\langle TypD \rangle$	\rightarrow	$typedef \langle typ \rangle \langle Na \rangle ;$	(Typen-Definition)
$\langle FuD \rangle$	\rightarrow	$\langle Typ \rangle \langle Na \rangle (\langle ParF \rangle) \langle VarDF \rangle ;$ $\langle rumpff \rangle$	(Funktions-Deklaration)
$\langle rumpff \rangle$	\rightarrow	$\langle An \rangle ; return(\langle A \rangle)$	(Funktions-Rumpf)
$\langle eltyp \rangle$	\rightarrow	$int bool char float \dots$	(elementare Typen)
$\langle typ \rangle$	\rightarrow	$\langle eltyp \rangle \langle eltyp \rangle [\langle ZiF \rangle] $ $\langle Na \rangle [\langle ZiF \rangle] $ $struct \{ \langle KompDF \rangle \} \langle Na \rangle \langle Na \rangle *$	(Typen)
$\langle KompD \rangle$	\rightarrow	$\langle Na \rangle : \langle eltyp \rangle \langle Na \rangle : \langle Na \rangle$	(Komponenten-Definition)
$\langle KompDF \rangle$	\rightarrow	$\langle KompD \rangle \langle KompDF \rangle$	(Komponenten-Folge)
$\langle programm \rangle$	\rightarrow	$\langle DeklF \rangle ; \langle AnF \rangle$	(Programm)

5.6 Ausdrucksauswertung

3 Funktionen:

- **addr** (Adresse eines Ausdrucks bestimmen):
 $c, \text{Ausdruck} \rightarrow (m : a)$
- **typ** (Typ eines Ausdrucks bestimmen):
 $c, \text{Ausdruck} \rightarrow [0 : nt - 1]$
- **va** (Wert eines Ausdrucks bestimmen):
 $c, \text{Ausdruck} \rightarrow Ra(typ)$

5.6.1 Definition: Bindungsfunktion($c, Na \rightarrow (m, i)$)

$$bind(c, n) = \begin{cases} (c.lms[c.rd - 1], i) : & \text{falls } \exists i \text{ mit} \\ & c.lms[c.rd - 1].st.name[i] = n \\ (gm, i) : & \text{falls } \exists i \text{ mit} \\ & c.gm.st.name[i] = n \end{cases}$$

5.6.2 Auswertung

1. **Konstante:** $e = \langle C \rangle$

$$\begin{aligned} \text{addr}(c, e) &= \text{undefiniert} \\ \text{typ}(c, e) &= c.\text{env.tt}[x] \quad (x \hat{=} \text{int}) \\ \text{va}(c, e) &= \langle e \rangle_{10} \end{aligned}$$

2. **Variable:** $e = \langle Na \rangle$

$$\begin{aligned} \text{Sei } \text{bind}(c, \langle Na \rangle) &= (m : i) \\ \\ \text{addr}(c, e) &= (m : \text{ba}(m, i)) \\ \text{typ}(c, e) &= (m, i) \\ \text{va}(c, e) &= \text{va}(m, i) \end{aligned}$$

3. **Arrayzugriff:** $e = \langle id \rangle [\langle A \rangle]$

$$\begin{aligned} \text{addr}(c, e) &= (m : (a + j \cdot \text{size}(t))) \\ \text{typ}(c, e) &= t \\ \text{va}(c, e) &= \text{va}(\langle id \rangle)_{\text{size}(t)}(j \cdot \text{size}(t)) \end{aligned}$$

4. **Strukturen:** $e = \langle id \rangle . \langle Na \rangle$

$$\begin{aligned} \text{Sei } \text{addr}(c, \langle id \rangle) &= (m : a) \\ \text{typ}(c, \langle id \rangle) &= \text{struct}\{n_1 : t_1, \dots, n_s : t_s\} \\ \langle Na \rangle &= n_i \text{ (Wir greifen auf die } i\text{-te Komponente zu)} \\ \\ \text{addr}(c, e) &= (m : (a + \sum_{j=1}^{i-1} \text{size}(t_j))) \\ \text{typ}(c, e) &= t_i \\ \text{va}(c, e) &= \text{va}(\langle id \rangle)_{\text{size}(t)}(\sum_{j=1}^{i-1} \text{size}(t_j)) \end{aligned}$$

5. **Dereferenzierung:** $e = * \langle id \rangle$

$$\begin{aligned} \text{Sei } \text{va}(c, \langle id \rangle)[0] &= (m : a) \\ \text{typ}(c, \langle id \rangle) &= \text{ptr}(t) \\ \\ \text{addr}(c, e) &= (m : a) \\ \text{typ}(c, e) &= t \\ \text{va}(c, e) &= m.\text{ct}_{\text{size}(t)}(a) \end{aligned}$$

6. **address-of Operator:** $e = \& \langle id \rangle$

$$\begin{aligned} \text{Sei } \text{addr}(c, \langle id \rangle) &= (m : a) \\ \text{typ}(c, \langle id \rangle) &= t \\ \\ \text{addr}(c, e) &= \text{undefiniert} \\ \text{typ}(c, e) &= \text{ptr}(t) \\ \text{va}(c, e) &= (m : a) \end{aligned}$$

7. **arithmetische/boole'sche Ausdrücke:** $e = \langle A \rangle + \langle T \rangle$

$$\begin{aligned} \text{addr}(c, e) &= \text{undefiniert} \\ \text{typ}(c, e) &= \text{typ}(c, \langle A \rangle) \\ \text{va}(c, e) &= \text{va}(c, \langle A \rangle)[0] + \text{va}(c, \langle T \rangle)[0] \text{ mod } 2^{32} \end{aligned}$$

(Achtung bei bool'schen Vergleichsoperatoren!)

5.7 Ausführung von Anweisungen

Definition: next – state Funktion ($\delta : \text{Konf} \rightarrow \text{Konf}$)

Berechnet Nachfolgekonfigurationen, δ führt die erste Anweisung vom Programmrest aus:
Fallunterscheidung nach der ersten Anweisung in $c.\text{prog}$, r sei der Rest des Programms:

1. **Zuweisung:** $c.\text{prog} = \langle id \rangle = \langle A \rangle; r / c.\text{prog} = \langle id \rangle = \langle BA \rangle; r$

$$\begin{aligned} \text{Sei } \text{typ}(c, \langle id \rangle) &= \text{typ}(c, \langle A \rangle) \\ &= t \in sv \\ &\Rightarrow \text{size}(t) = 1 \\ \text{addr}(c, \langle id \rangle) &= (m : a) \end{aligned}$$

$$\begin{aligned} \delta(c).m.ct[i] &= \begin{cases} va(c, \langle A \rangle)[0] : & \text{falls } i = a \\ c.m.ct[i] : & \text{falls } i \neq a \end{cases} \\ \delta(c).prog &= r \end{aligned}$$

2. **if-Anweisung:** $c.\text{prog} = \text{if } \langle BA \rangle \text{ then } \langle An_1 \rangle \text{ else } \langle An_2 \rangle; r$

$$\delta(c).prog = \begin{cases} \langle An_1 \rangle; r & \text{falls } va(c, \langle BA \rangle) = 1 \\ \langle An_2 \rangle; r & \text{falls } va(c, \langle BA \rangle) = 0 \end{cases}$$

3. **while-Schleife:** $c.\text{prog} = \text{while } \langle BA \rangle \text{ do } \langle An \rangle; r$

$$\delta(c).prog = \begin{cases} \langle An \rangle; \text{while } \langle BA \rangle \text{ do } \langle An \rangle; r & \text{falls } va(c, \langle BA \rangle) = 1 \\ r & \text{falls } va(c, \langle BA \rangle) = 0 \end{cases}$$

4. **Speicherallokierung:** $c.\text{prog} = \langle Na \rangle = \text{new } * \langle Typ \rangle; r$

$$\begin{aligned} \text{Sei } t &: \text{Typnummer von } \langle Typ \rangle \\ \text{typ}(c, \langle Na \rangle) &= ptr(t) \\ \text{addr}(c, \langle Na \rangle) &= (m : a) \end{aligned}$$

$$\begin{aligned} \delta(c).hm.n &= c.hm.n + 1 \\ \delta(c).hm.typ[c.hm.n] &= t \\ \delta(c).m.ct[i] &= \begin{cases} (c.hm : \text{size}(c.hm)) & \text{falls } i = a \\ c.m.ct & \text{falls } i \neq a \end{cases} \\ \delta(c).prog &= r \end{aligned}$$

5. **Funktionsaufrufe:** $c.\text{prog} = \langle id \rangle = \langle Na \rangle (\langle AF \rangle); r$

$$\begin{aligned} \text{Sei } p_i &: i\text{-ter Parameter des Funktionsaufrufs} \\ \text{addr}(c, \langle id \rangle) &= (m : a) \\ c.ft[j].name &= \langle Na \rangle \\ \text{typ}(c, p_i) &= c.ft[j].typ[i] \\ \text{typ}(c, \langle id \rangle) &= \underbrace{c.ft[j].typ[n]}_{\text{Anz. d. Param.}} \end{aligned}$$

$$\begin{aligned} \delta(c).rd &= c.rd + 1 \\ \delta(c).lms[c.rd].st &= c.ft[j].st \end{aligned}$$

$\forall k < n :$

$$\delta(c).lms[c.rd]_{\text{size}(\text{typ}(p_k))}(\underbrace{ba(c.lms[c.rd], k)}_{(m,i)}) = va(c, p_k)$$

$$\delta(c).prog = c.ft[j].body; r$$

(j -te Fn. der Funktions-Tabelle)

$$\delta(c).rds[c.rd - 1] = (m : a)$$

5.8 Compilieren

C_0 -Maschine:

Konfiguration: $c = (nt, tt, gm, hm, lms, nf, ft, rd, lms, rds, hm, prog)$
 insbesondere: $c.prog$ Programmrest ($\langle AnF \rangle$)

Startkonfiguration von C_0 :

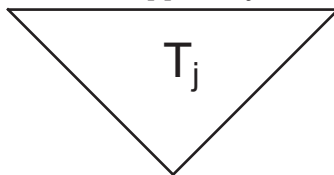
$c.prog = c.ft[0].body$

Funktionen:

Anzahl: $c.nf$
 spezifiziert in: $c.ft[0 : c.nf - 1]$
 body's: $c.ft[j].body \quad j = 0, \dots, c.nf - 1$

Ableitungsbäume:

$c.ft[j].body$



„Wald“: $T_0, \dots, T_{c.nf-1} = \vec{T}$ von Ableitungsbäumen.

5.8.1 Compiler

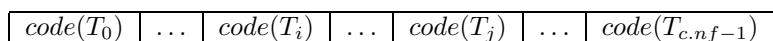
Der Compiler erzeugt aus \vec{T} ein DLX_0 -Programm: $code(\vec{T})$:

Vorgehensweise (vor dem Compilieren):

1. Erzeugen der Symboltabellen für die Funktionen (aus Deklarations-Teil und Parameter-Listen)
2. Erzeugen der Typtable (aus dem Typ-Deklarations-Teil)
3. Erzeugen der Funktionstabelle (aus dem Funktions-Deklarations-Teil)

Vorgehensweise (Compilieren in 2 Phasen):

1. Bäume T_j getrennt übersetzen $\rightarrow code(T_j)$
 allerdings sind einige Sprungweiten noch offen:



Sei in $code(T_i)$ ein Aufruf von $c.ft[j]$:

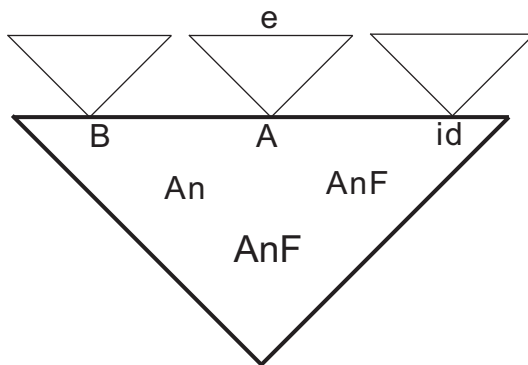
Rücksprung: geht mit *jal*

Vorsprung: es fehlt im Allgemeinen die Distanz (wenn die Funktion nach der gerade übersetzten Funktion)

2. nicht aufgelöste Distanzen einsetzen

5.8.2 Übersetzen der Bäume

Ebenfalls in 2 Phasen:



1. $code(e)$ erzeugen, für e :
 Ausdruck A
 Bedingung B
 Identifier id

2. $code(q)$ erzeugen, für alle q :
 An, AnF

Ausdrücke:

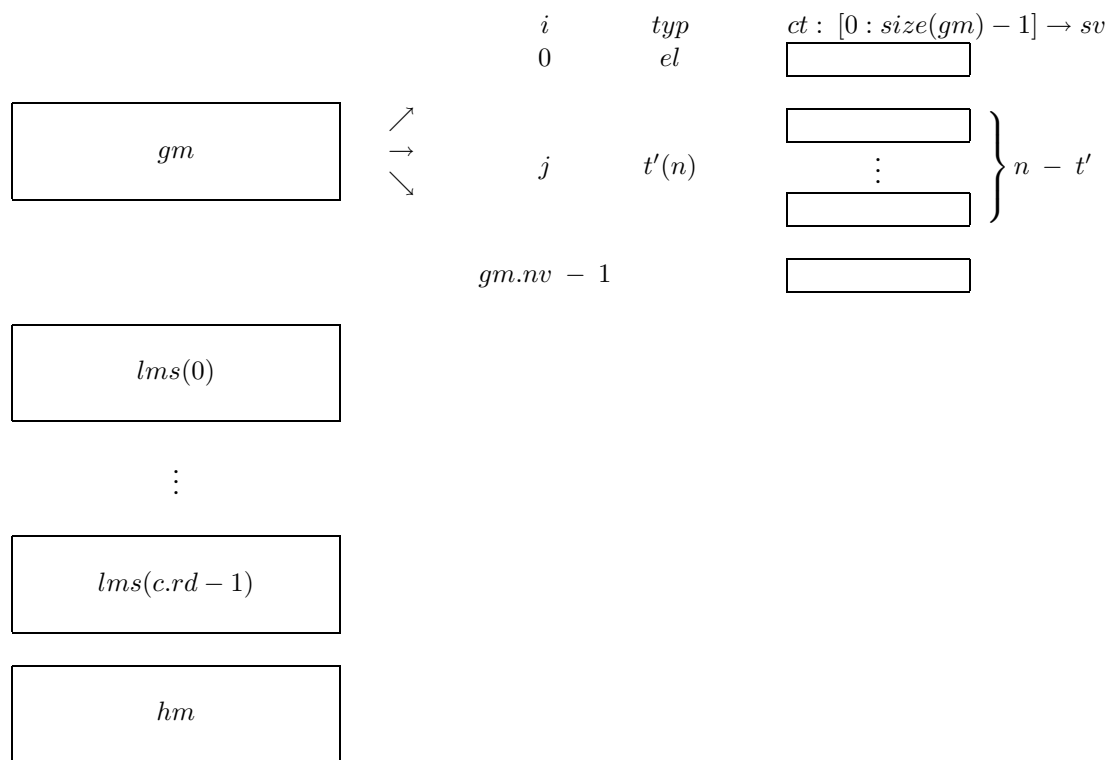
Beispiel: $e = x$

x : Name (einer Variable)
 steht irgendwo im Speicher $d.m$ einer DLX_0 -Maschine
 in der Konfiguration $d = (d.PC, d.GPR, d.m)$

Ansatz:

Wir codieren (auf ziemlich einfache Weise) die memories $c.gm$, $c.lms[i]$ und $c.hm$ im Speicher der DLX_0 -Maschine.

C_0 -Maschine:



- $size(gm) = \sum_{i=0}^{gm.nv - 1} size(g.typ[i])$
- Der Compiler kann $size(gm)$ berechnen
- Der Compiler kann $size(lm_f)$ (für alle deklarierten Funktionen) berechnen

5.9 Codierung von C_0 -Konfigurationen in DLX_0 -Konfigurationen

Ausdrücke:

$$F_1 = \underbrace{c.ft[i]}_{i\text{-te deklarierte Fn.}}$$

Funktions-Stack:

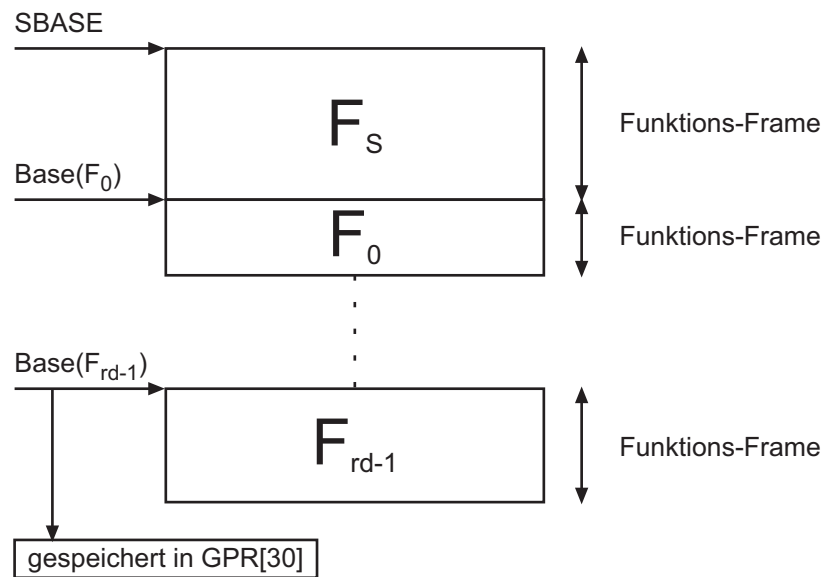


Abbildung 44: Funktions-Stack

F_i codiert $lms[i].ct$ und 3 Wörter mit Zusatzinformationen:

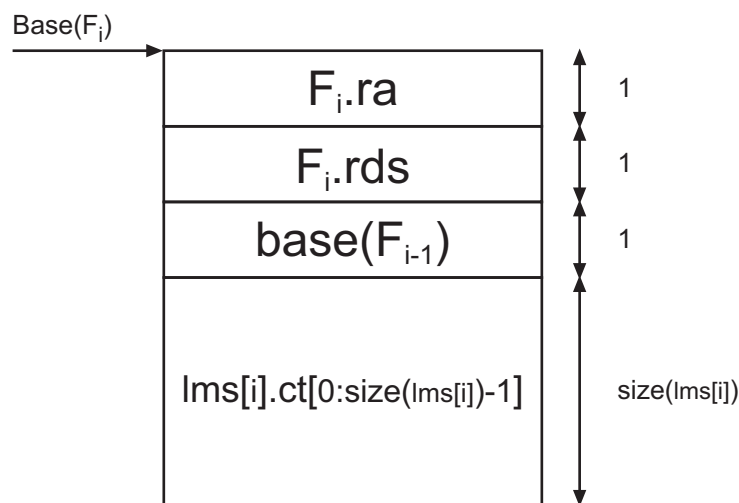


Abbildung 45: Funktions-Frame

$Base(F_i)$	Basisadresse von Frame i im DLX_0 -Speicher $d.m$ (i.A. erst zur Laufzeit bekannt)
$F_i.ra$	Rücksprungadresse (beim Aufruf mit jal berechnet und hier gespeichert)
$F_i.rds$	Ziel für Rückgabewert (hier wird das Ergebnis der Funktion gespeichert)
$Base(F_{i-1})$	Zeigt auf F_{i-1} (wird bei Rücksprung aus F_i in $GPR[30]$ geschrieben)

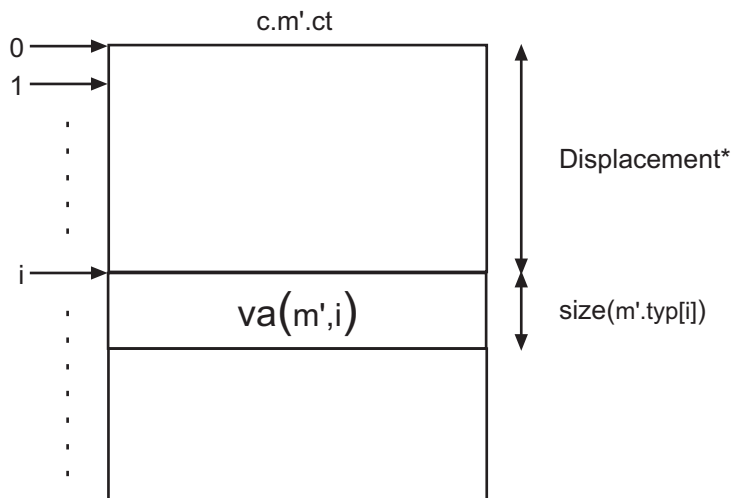
Wenn es gelingt diese Planung während der Laufzeit des übersetzten Programms einzuhalten (Induktionsbeweis über die Laufzeit), dann kann man zu Laufzeit auf Werte von Variablen im gm (relativ zu $SBASE$) und im $lms[rd - 1]$ zugreifen (relativ zu $GPR[30]$)

Detail:

$$(m', i) = x \quad \text{Variable der } C_0\text{-Maschine}$$

$$m' \in gm, \underbrace{lms[rd - 1]}_{ltop}$$

Wo steht der Wert von $va(c, x)$ in $c.m'.ct$?



*Displacement:

$$\begin{aligned} displ(i, m') &= \sum_{j < i} size(m'.typ[j]) \\ &= displ(i, f) \end{aligned}$$

Sei $m' = lms[a]$ zu Funktion f
 $m'' = lms[b]$ zu Funktion f
 $\Rightarrow displ(i, m') = displ(i, m'')$

Das Displacement $displ(i, f)$ (zur Compile-Zeit bekannt!) hängt nur davon ab, zu welcher Funktion f das $lms[a]$ gehört.

Sei y : Name
 m : memory zu f
 $adr(c, y) = (m : \underbrace{ba(m, i)}_{displ(i, f)})$ } C_0 -Semantik
 $typ(c, y)$: simple
 $va(c, y)$: $va(m, i)$

DLX_0 -Code lädt $va(m, i) = va(c, y)$ in $GPR[u]$

lokal (aus rd) $GPR[u] = m[GPR[30] + displ(i, f) + 3]$
global (aus gm) $GPR[u] = m[SBASE + displ(i, f)]$

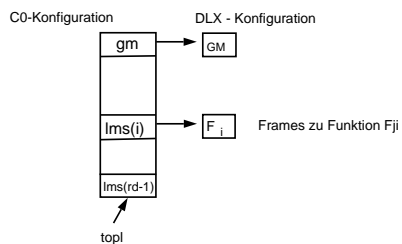
5.9.1 Definition: Compiler - Korrektheit

Der Compiler ist korrekt falls:

∀ Rechnungen C^1, C^2, \dots , mit Programm P

∀ Rechnungen $d^1, d^2, \dots, d^{s(i)}, \dots$, mit $code(P)$

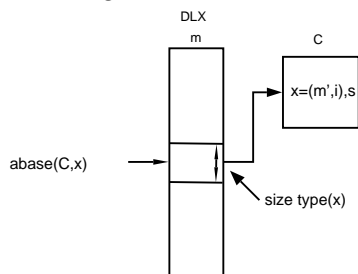
∃ $S : \mathbb{N} \rightarrow \mathbb{N}$ Schrittzahlen : $\forall i : d^{s(i)}$ kodiert C^i .



C₀ - Konfiguration

$x=(m,i)$ Variable von $C \rightarrow$ Wo steht $va(C, x)$ in $d.m$

$x=(m,i)$ g - Variable von C



Gewünscht: $\forall x : typ(x)$ - elementar:

$va(C, x) = d.m(abase(C, x))$ e-Konsistenz

$e - consis(C, abase, d)$

5.9.2 Definition: abase

Frames

$$\begin{aligned}
 base(C, GM) &= sbase \\
 base(C, F_0) &= sbase + size(GM) \\
 base(C, F_{i+1}) &= base(C, F_i) + \underbrace{size(F_i)}_{3+size(f_{ji})}
 \end{aligned}$$

Bemerkung: f_{ji} erst zum Compilerzeit bekannt.

Variablen (m', j)

$$abase(C, (m', j)) = base(C, \tilde{m}) + \underbrace{displ(j, m')}_{base(j, m')} + 3$$

$$\tilde{m} = \begin{cases} F_i & m' = lms(i) \\ GM & m' = gm \end{cases}$$

Namen n

$$abase(C, n) = abase(C, \underbrace{bind(C, n)}_{\text{Variable}})$$

$$bind(C, n) = \begin{cases} (C.topl, i) & (1) \ C.topl.name(i) = n \\ (C.gm, i) & \sim (1) \wedge gm.name(i) = n \end{cases}$$

g-Variable und Identifier

$$e = (m, i)s$$

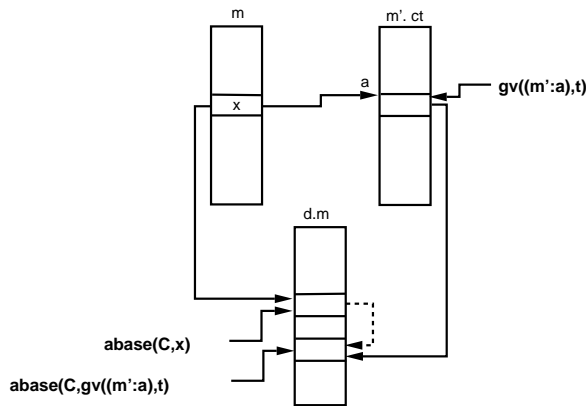
$$abase(C, e[i]) = abase(C, e) + i.size(typ(C, e))$$

$$abase(C, e.n) = abase(C, e) + \sum_{j < i} (typ(C, t_j))$$

$abase(C, C.e^*)$ später bei $code(u = new \ t^*)$ definieren .

$$typ(C, x) = t^*$$

$$va(C, x) = (m' : a)$$



$(m' : a)$ Basisadresse einer g-Variable ($gv((m : a), t)$)

d - Speicher

$$abase(C, x)$$

$$abase(C, gv((m' : a), t))$$

$$(m' : a) = va(C, x)$$

$$p - consis(C, abase, d) : \forall x : typ(C, x) = t^* : d.m(abase(C, x)) = abase(C, gv(va(C, x), t))$$

d kodiert C

$$consis(C, abase, d) \leftrightarrow$$

$$e - consis(\dots) \dots \wedge$$

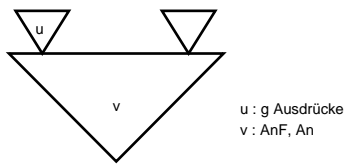
$$p - consis(\dots) \dots \wedge$$

$$r \dots \dots \wedge$$

$$c \dots \dots$$

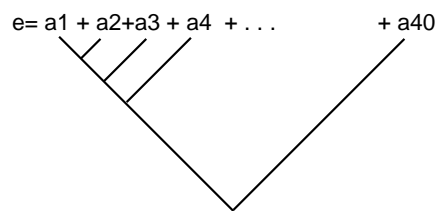
Notation: g - Ausdruck : A, B, id

Ableitungsbaum von f, Funktion in P



- g - Ausdrücke compilieren.
- Auswertung: entlang den Knoten des Baums, von Blättern zur Wurzel.

5.9.3 Beispiel



- Wahl bei Reihenfolge
- beeinflusst die Anzahl der benötigten Register.

5.9.4 Exkurs: Aho-Ullmann-Algorithmus

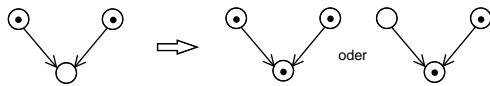
Spiel auf DAG's (Directed Acyclic Graphs)
 hier: Bäume

Spielzüge:

Marken (engl. pebbles) auf Knoten setzen oder entfernen.

Regeln:1. u Quelle

2.



3.

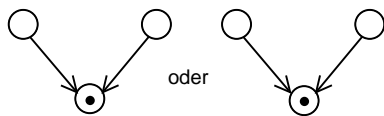
**Ziel:**

Jede Senke hat irgendwann eine Marke. Minimiere die Anzahl der Marken gleichzeitig auf dem Graphen.

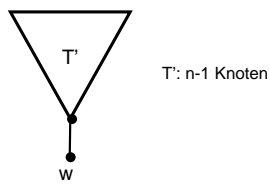
$$\tau(n) = \min\{ x \mid \text{jeder Baum mit } n \text{ inneren Knoten und mit } \textit{indegree} = 2 \text{ kann mit } x \text{ Marken markiert werden} \}$$

5.9.5 Satz: Ahu-Ullmann

$$\tau(n) \leq \lceil \log n \rceil + 2$$

Beweis:Induktion über n .I.A $n = 1$ I.S $n - 1 \rightarrow n$ T Baum mit n Knoten, w Wurzel.

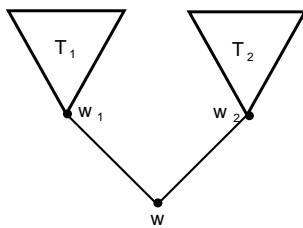
Fall 1:



- Markiere T'
- Nur die Marke auf w' halten
- Markiere w

$$\begin{aligned}
 \tau(n) &\leq \max\{\tau(n-1), 2\} \\
 &\leq \max\{\lceil \log(n-1) \rceil + 2, 2\} \\
 &\leq \lceil \log(n-1) \rceil + 2 \\
 &\leq \lceil \log n \rceil + 2
 \end{aligned}$$

Fall 2

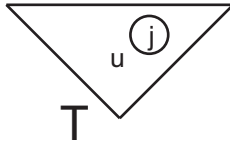
OBdA : $2 \leq T_2 \leq \frac{n}{2}$

- Markiere T_1
- Lasse Marke auf w_1
- Markiere T_2
- Lasse Marke auf w_2
- Markiere w

$$\begin{aligned}
 \tau(n) &\leq \max\{\tau(n-1), 1 + \tau(\frac{n}{2}), 2\} \\
 &\leq \max\{\lceil \log(n-1) \rceil + 2, 1 + \lceil \log(\frac{n}{2}) \rceil + 2, 2\} \\
 &\leq \max\{\lceil \log(n-1) \rceil + 2, \lceil \log n \rceil - 1 + 1 + 2, 2\} \\
 &\leq \lceil \log n \rceil
 \end{aligned}$$

5.9.6 g-Ausdrucksübersetzung

Ableitungs-Baum:



Es gelte:

$$\begin{aligned} e &- \text{consis}(c, \text{abase}, d) \\ p &- \text{consis}(c, \text{abase}, d) \\ (r &- \text{consis}(\dots)) \end{aligned}$$

 $\forall i$: Aus Move m_i generiere $\text{ecode}(i)$, so dass:

- starte DLX_0 in Konfiguration d
- sei $d(i)$ Konfiguration, die nach Abarbeitung von $E(i) = \text{code}(e_1) \dots \text{code}(e_i)$ erreicht wird
- $d \xrightarrow{E(i)^*} d(i)$

 $\forall j$ (Marken), $\forall u$ (Knoten, g-Ausdrücke in T), so dass nach Zug m_i Knoten u Marke j hat.

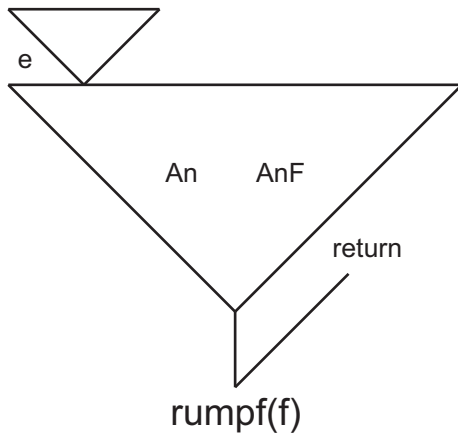
Induktionsbehauptung:

$$d(i).GPR[j] = \begin{cases} va(c, u) & : R(u) = 1, \text{typ}(c, m) \neq ptr(t) \\ abase(c, u) & : R(u) = 0 \\ abase(c, gv(va(c, u), t)) & : R(u) = 1, \text{typ}(c, m) = ptr(t) \end{cases}$$

5.9.6.1 Annotation des Ableitungs-Baums T mit Prädikat R

$$\begin{array}{lll} \text{Left:} & \text{Right:} & \\ \underbrace{x}_{abase} & = & \underbrace{x + z + 2}_{va} \quad \begin{array}{l} R(u) = 1 = \text{berechne } va(\dots) \\ R(u) = 0 = \text{berechne } abase(\dots) \end{array} \end{array}$$

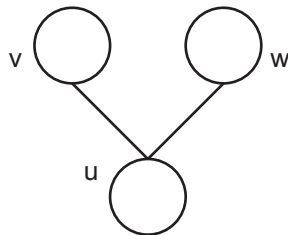
Definiere rekursiv von der Wurzel zu den Blättern:



Vorkommen von g-Ausdrücken:

R(e)	Typ	
0	Zuweisung (links)	$e = \dots$
1	Zuweisung (rechts)	$\dots = e$
1	Parameter	$f(\dots, e, \dots)$
0	Funktionsaufruf (links)	$e = f(\dots)$
1	Bedingung	$if\ e \dots$ $while\ e \dots$

Induktionsschritt: Wurzel \rightarrow Blätter:



$u = v \circ w$	$\circ \in +, -, \cdot, /, \wedge, \vee$	$R(v) = R(w) = 1$
$u = v \circ w$	$\circ \in -, \sim$	$R(v) = 0$
$u = v[w]$		$R(w) = 1$ $R(v) = 0$
$u = v.n$		$R(v) = 0$
$u = \&v$		$R(v) = R(u) (?)$ $R(v) = 0$

$ecode(u_i) : \begin{cases} remove(j) & : \text{kein code} \\ m_i \text{ setzt Marke } k \text{ auf Knoten } u & : \text{sonst} \end{cases}$

5.9.6.2 Ausdrucksübersetzung Fälle:

1. u Konstante $u \in \{0, 1\}^{32}$
 $encode(m_i)$: 2 DLX_0 -Instruktionen

$$\boxed{GPR[k] := u} \quad (\text{Übung!})$$

2. u Name

$$b_i(c, u) = \begin{cases} (gm, j) & : u \text{ nicht lokal} \rightarrow abase(c, u) = SBASE + displ(j, gm) \\ (topl, j) & : u \text{ lokal} \rightarrow abase(c, u) = \underbrace{base(F_{rd-1})}_{GPR[30]} + displ(j, gm) \end{cases}$$

(f : Funktion deren Rumpf gerade übersetzt wird)

$encode(m_i) : R(u) = 0$

u nicht lokal:

u nicht lokal:

$$\boxed{GPR[k] := \underbrace{SBASE + displ(j, m)}_{2 \text{ Instruktionen}}}$$

u lokal:

$$\boxed{GPR[k] := \underbrace{GPR[30] + displ(j, f)}_{1 \times add.imm}}}$$

$R(u) = 1$: zusätzlich $GPR[k]$ dereferenzieren

$$\boxed{GPR[k] := \underbrace{m[GPR[k] + 0]}_{load}}}$$

Korrektheit:

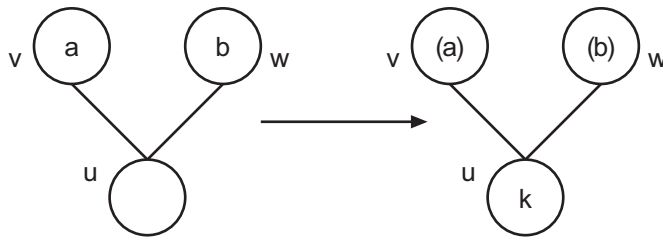
$R(0) : u$ lokal

$$\begin{aligned} d(i).GPR[k] &= c.GPR[30] + displ(j, f) \\ &\quad (\text{Lemma: } c.GPR[30] = d(i).GPR[30]) \\ &= base(F_{c.rd-1}) + displ(j, f) \\ &\quad (r - consis(c, abase, d)) \\ &= base(bind(c, u)) \\ &\quad (\text{Def.: } bind) \\ &= abase(c, u) \\ &\quad (\text{Def.: } abase(c, Name)) \end{aligned}$$

(triviales Nachrechnen)

$R(1) : d'(i)$ nach einem weiteren Schritt

$$\begin{aligned} d'(i).GPR[k] &= d.m[d(i).GPR[k]] \\ &= d.m[abase(c, m)] \\ &= va(c, m) \quad (e - consis(\dots)) \end{aligned}$$

3. $u = v \circ w$ Induktions-Vorraussetzung ($i - 1$):

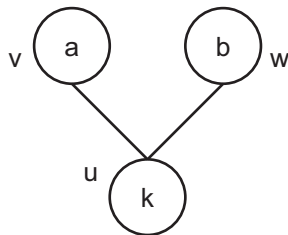
$$\begin{aligned} d(i-1).GPR[a] &= va(c, v) \\ d(i-1).GPR[b] &= va(c, w) \end{aligned}$$

Code:

$$GPR[k] := GPR[a] \circ GPR[b]$$

Korrektheit:

$$\begin{aligned} d(i).GPR[k] &= d(i-1).GPR[a] \circ d(i-1).GPR[b] \\ &\quad ((DLX_0\text{-Semantik}) \\ &= va(c, v) \circ va(c, w) \\ &= va(c, v \circ w) \\ &\quad ((C_0\text{-Semantik}) \end{aligned}$$

4. $u = v[w]$ Induktions-Vorraussetzung ($i - 1$):

$$\begin{aligned} d(i-1).GPR[a] &= abase(c, v) \\ d(i-1).GPR[b] &= va(c, w) \\ typ(c, v) &= t \\ abase(c, v[w]) &= abase(c, v) + va(c, w) \cdot size(typ(c, v)) \end{aligned}$$

Code:

$GPR[28] := \underbrace{GPR[b] \cdot size(typ(c, v))}_{\text{bing: Mult.-Alg.}}$
$GPR[k] := GPR[a] + GPR[28]$

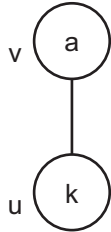
$$\begin{aligned} R(u) = 0 &: \text{fertig} \\ R(u) = 1 &: \text{dereferenzieren} \end{aligned}$$

Korrektheit: (Übung)

5. $u = v.n$

(Übung!)

6. $u = v*$



$R(u) = 0:$

 $GPR[k] := GPR[a]$

$R(u) = 0:$

zusätzlich dereferenzieren

7. $u = \&v$

 $GPR[k] := GPR[a] (?)$

5.9.7 r-Konsistenz

Zur Veranschaulichung, siehe Funktions-Stack (Abb. 44, Seite 75) und Funktions-Frame (Abb. 45, Seite 76).

d : Funktions-Stack
 r – $consis(c, \quad, d)$

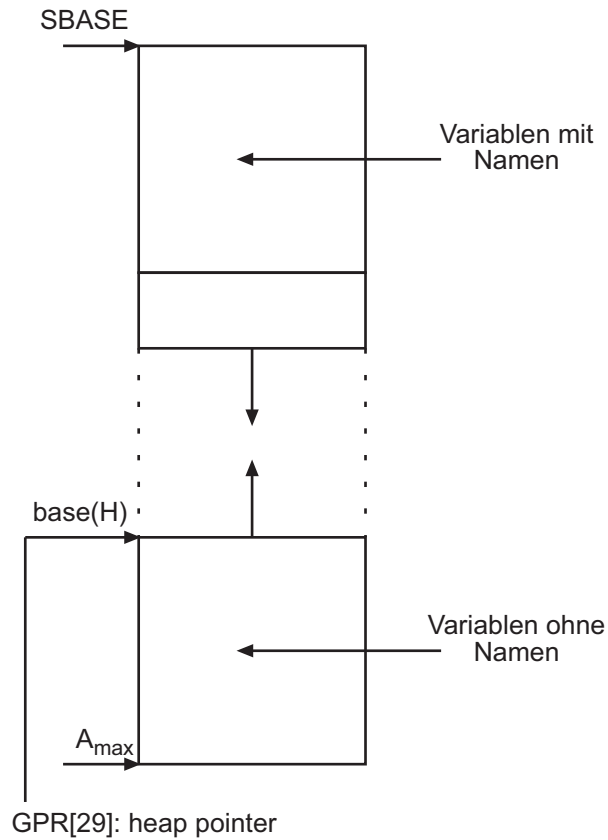


Abbildung 46: Heap und Stack im DLX_0 -Memory

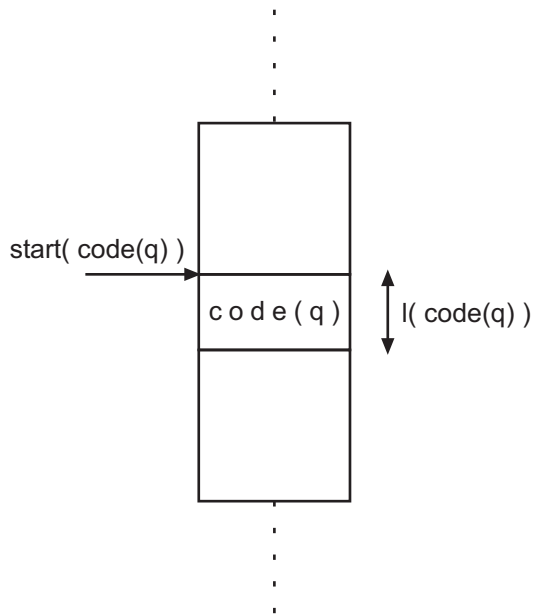
$$base(H) = \min\{ \underbrace{abase(hm, j)}_{\substack{C_0\text{-Variable} \\ \text{im Heap}}} \mid j < c.hm.nv \}$$

$d.GPR[30]$	$=$	$base(c, F_{c.rd-1})$
$d.GPR[29]$	$=$	$base(c.H)$

5.9.8 c-Konsistenz

 d : Funktions – Stack $c - consis(c, d)$ q : An, AnF in Funktion f

↓

 $code(f)$: Folge von DLX_0 -AnweisungenSei s Folge von DLX_0 -Anweisungen $start(s)$: 1. Adresse, die von $code(s)$ belegt ist

$$first(q) = \begin{cases} q & : \text{falls } q < An > \\ \text{erste Anweisung von } q & : \text{falls } q < AnF > \end{cases}$$

 $c.pr$: Folge der noch auszuführenden C_0 -Anweisungen $first(c.pr)$: erste dieser Anweisungen

↓

 $code(first(c.pr))$: übersetzte erste Anweisung

$$\boxed{start(code(first(c.pr))) = d.PC}$$

5.9.9 Satz

Zu C_0 -Rechnung c^1, c^2, \dots
 \exists DLX_0 -Rechnung d^1, d^2, \dots
 \exists Funktionen $alloc^1, alloc^2, \dots$
 \exists Schrittzahlen $s(1), s(2), \dots$

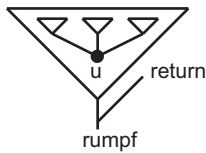
so daß \forall Schritte i der C_0 -Maschine
 $consis(c^i, alloc^i, d^{s(i)})$

Beweis:

Mit Ausnahme von $c - consis(\dots)$ einfaches Ausrechnen

5.9.10 Pre-Order-Traversal

Reihenfolge der Erzeugung der $code(u)$: *Pre-Order-Traversal*

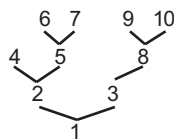


T : Baum
 $POT(T)$: pre-order-traversal von T
 (Permutationen der Knoten von T)

Definition (rekursiv):

1. $T = u$: $POT(T) = u$
2. $T = T_1 \dots T_s = u$: $POT(T) = POT(T_1), \dots, POT(T_s), u$

Beispiel:



$POT(T) = 4, 6, 7, 5, 2, 9, 10, 8, 3, 1$

5.9.11 Code-Generierung

Fälle:1. Zuweisung $q : e = e'$

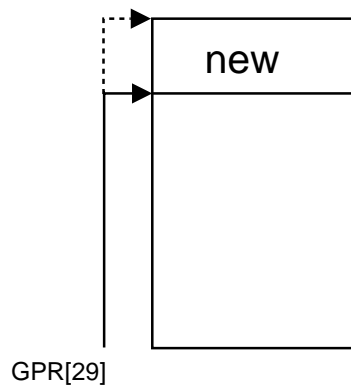
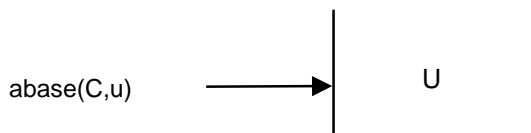
$code(e)$
$code(e')$

- $R(e) = 0$
- Ergebnis in $GPR[i]$
- Marke j nicht verwenden $\Leftrightarrow GPR[j]$ nicht überschrieben
- Ergebnis in $GPR[k]$

$m(GPR[j] + 0) = GPR[k]$

store
Korrektheit: leicht (mit Ausnahme von $c - consis$)

$e - consis$
 $p - consis$
 $r - consis$
 $c - consis$

2. Speicherallokierung $q : new \ t^*$ 

$GPR[29] := GPR[29] - size(t)$

 Heap größer

$code(u)$

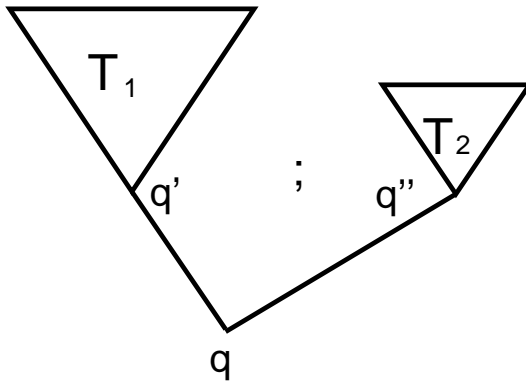
- $R(u) = 0$
- Ergebnis in $GPR[j]$

- Adresse des Pointers in $GPR[j]$

- Pointer setzen:

$$\boxed{m(GPR[j] := GPR[29])}$$

3. Anweisungsfolge $q : AnF; An$



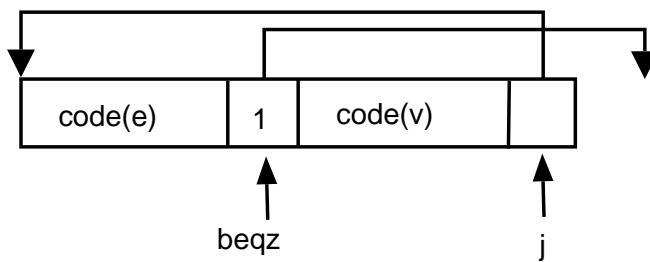
$$\begin{aligned} q &= q'; q'' \\ q' &: AnF \\ q'' &: An \end{aligned}$$

- $code(q) = code(q'); code(q'')$ - automatisch bei POT.

4. If - Anweisung $q : if a then b1 else b2$

Übung

5. While - Schleife $q : while e do u$



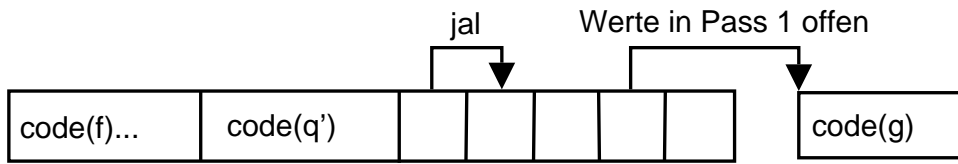
$$\boxed{code(e)}$$

- Ergebnis in $GPR[k]$
- $beqz$ $\boxed{PC := PC + GPR[k]?l(code(u) + 2) : 1}$
- $l(code(u))$ - bekannt (POT)

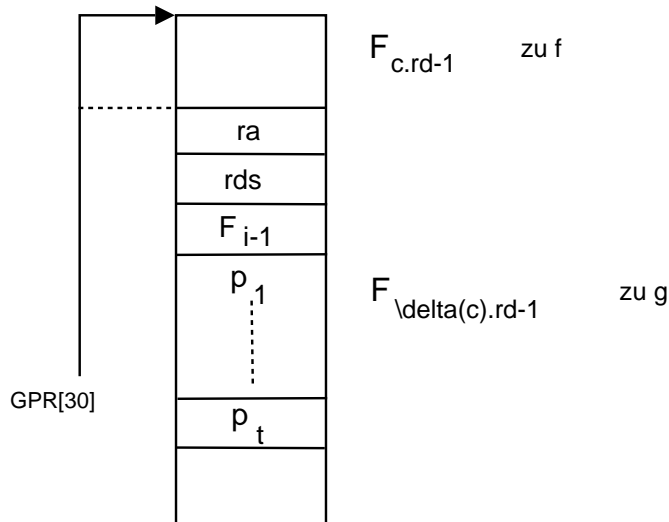
$$\boxed{code(u)}$$

- j $\boxed{PC := PC - (l(code(u)) + l(code(e)) + 1)}$

6. call $q : e_0 = g(e_1, \dots, e_k)$ in Rumpf(f)



p_1, \dots, p_t - Parameter von g



$p(\text{code}(i))$: übergibt Parameter (i)

$p(\text{code}(1)), \dots, p(\text{code}(t))$

$p(\text{code}(i))$ $\boxed{\text{ecode}(R_i)}$

- $R(e_i) = 1$
- Ergebnis in $GPR[ji]$
- $\boxed{m(GPR[30] + (\text{size } lm_f + 3) + 3 + i - 1) := GPR[ji]}$

rds $\boxed{\text{ecode}(e_0)}$

- $R(e_0) = 0$
- Ergebnis in $GPR[j]$
- $\boxed{m(GPR[30] + (\text{size}() + 3 + 1) := GPR[j]}$

altes GPR retten

- $\boxed{m(GPR[30] + (\text{size}() + 3 + 2) := GPR[30]}$

stack Pointer auf neuen Top Frame.

- $\boxed{m(GPR[30] := GPR[30] + \text{size}() + 3}$

- bis hierher : $code(q')$
- $m(GPR[1] := start(code(g)))$

bekannt nach Pass 1

jal:

- $PC := PC + 1, GPR[31] := PC$
- $GPR[31] := GPR[31] + 6$
- $m(GPR[30] := GPR[31])$ - Rückgabeadresse
- $GPR[1] := start(code(g))$ - Pass 2
- $PC := GPR[1]$ - Sprung in g

7. return Übung

6 Erweiterungen zur DLX₀

6.1 DLX₀ mit Interrupts

6.1.1 Definition: Interrupt

Ereignis, das den „normalen“ Programmablauf unterbricht, stattdessen: Aufruf einer Interrupt Service Routine (ISR).

6.1.2 Grober Ablauf

1. Interrupt wird ausgelöst
2. CPU speichert:
 - Teile des aktuellen Programmzustandes (v.a. *PC*)
 - Quelle/Grund des Interrupts
3. Behandlung des Interrupts: ISR
4. Meistens: Wiederherstellung des Zustands vor/bei Interrupts (teils Hardware, teils Software)

6.1.3 Klassifikation

Unterscheidungsmerkmale von Interrupts:

1. interner/externer Interrupt
 - interner Interrupt (exception, trap)
Ausgelöst durch Prozessor oder Memory.
 - externe Interrupt
Quelle außerhalb von CPU oder Memory (z.B. ein Gerätetreiber).
Nicht deterministisch - Zeitpunkt des Auftretens ist nicht vorhersehbar.
2. (nicht) maskierbar
maskierbare Interrupts können per Software ignoriert bzw. abgeschaltet werden.

3. Return Type

Sei I die unterbrochene Funktion:

- „repeat“:
nach ISR wird I ausgeführt
- „continue“:
nach ISW wird I' (die Instruktionsfolge von I , die ohne Interrupt aufgetreten wäre)
- „abort“:
weder mit I noch mit I' weitermachen

4. Priorität

Falls zwei Interrupts zeitgleich auftreten wird der Interrupt mit der höchsten Dringlichkeit zuerst behandelt

6.1.4 Interrupts des DLX₀

Identifiziere Interrupts mit Nummer $j \in \{0, \dots, 31\}$

$j \rightarrow \text{Priorität}$ 0: dringend

⋮

31: nicht so dringend

j	Abkürzung	Name	Return-Type	Maskierbar	Ext/Int
0	<i>reset</i>	Reset/Power-Up	abort	nein	ext
1	<i>ill</i>	Illegal Instruction	abort	nein	int
2	→ RA1				
3	<i>pf_f</i>	Page Fault Fetch	repeat	nein	int (Mem)
4	<i>pf_{ls}</i>	Page Fault Load/Store	repeat	nein	int (Mem)
5	<i>trap</i>	Trap (SW-Interrupt)	continue	nein	int
		(→ leitet System-Call-routine des OS ein)			
6	<i>ov_f</i>	arithmetic overflow	continue/abort	ja	int
$\underbrace{6+i}_{i \in \{1, \dots, 25\}}$	<i>ex_i</i>	External I/O	continue	ja	ext

6.1.5 Konfiguration / Register

$$c = (pc, spr, gpr, mem)$$

$$c.pc : \{0, 1\}^{32}$$

$$c.spr : \{0, 1\}^5 \rightarrow \{0, 1\}^{32}$$

$$c.gpr : \{0, 1\}^5 \rightarrow \{0, 1\}^{32}$$

$$c.mem : \{0, 1\}^{32} \rightarrow \{0, 1\}^{32}$$

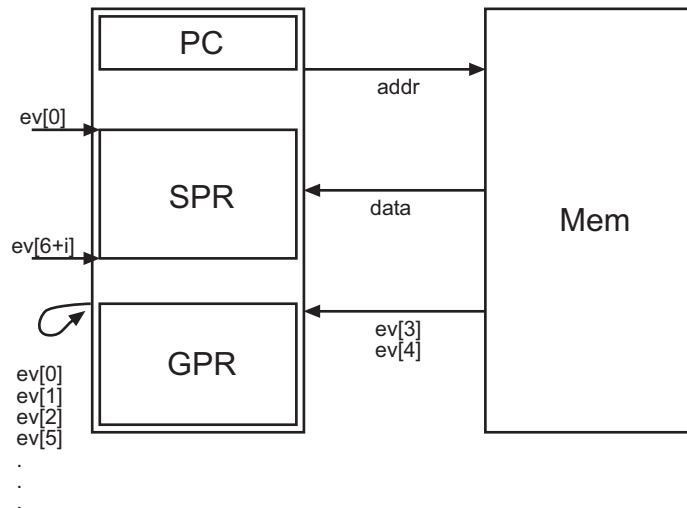


Abbildung 47: Special Purpose Register

Derzeit werden nur *SPR*'s benutzt:

<i>SPR</i> [0]	~	<i>SR</i>	(Status Register)
<i>SPR</i> [1]	~	<i>ESR</i>	(Exception Status Register)
<i>SPR</i> [2]	~		(Exception Cause Register)
<i>SPR</i> [3]	~	<i>EPR</i>	(Exception Program Counter)
(4	→	<i>RA1</i>)	
<i>SPR</i> [5]	~	<i>Edata</i>	(Exception Data)

Berechnung :

$$C^0 \xrightarrow{I_1} C^1 \xrightarrow{I_2} C^2 \xrightarrow{I_3} \dots$$

C^0 Startkonfiguration
 δ Schrittfunktion
 (!)statt δ (fr DLX₀) schreibe nun δ_n

6.1.6 Definition: δ für DLX₀ mit Interrupts

$$\delta(c) = \begin{cases} \delta_n(c) \text{ (plus einige neue Instruktionen)} & \text{falls kein Interrupt} \\ C' \text{ (neu - siehe unten)} & \text{sonst} \end{cases}$$

6.1.7 Neue Instruktionen

Zur Erinnerung:

$$RS1 = I[25 : 20]$$

$$RD = I[15 : 11]$$

$$SA = I[10 : 6]$$

Typ	I[31 : 26]	I[5 : 0]	Mnemonic	Effekt
R	000000	010000	movsli	$GPR[RD] = SPR[SA]$
R	000000	010001	movi2s	$SPR[SA] = GPR[RD]$
R	000000	000000	add	wie <i>addu</i>
R	000000	000010	sub	wie <i>subu</i>
I	010000	%	addi	wie <i>addiu</i>
I	010010	%	subi	wie <i>subiu</i>
I	111110	%	trap	löst <i>trap</i> aus
I	111111	%	rfe	$SR = ESR, PC = EPC$

6.1.8 Interrupts

Eventsignale für interne Interrupts:

$$ev[1] = 1 \Leftrightarrow \begin{array}{l} I = mem(PC) \\ I \text{ keine bekannte Instruktion} \\ ev[1] = \underbrace{(add(I) \vee sub(I) \vee \dots)}_{\text{fr alle Instruktionen}} \end{array}$$

$$ev[3] = 1 \quad \text{nchste Vorlesung!}$$

$$ev[4] = 1 \quad \text{nchste Vorlesung!}$$

$$ev[5] = 1 \Leftrightarrow trap(I)$$

$$ev[6] = 1 \Leftrightarrow (add(I) \vee sub(I) \vee addi(I) \vee subi(I)) \wedge ovf \text{ (Overflow-Signal aus ALU)}$$

Wie bereits erwähnt: $ev[1]$ und $ev[6 + i]$ extern!

6.1.9 Definition: nicht sichtbar

Masked Cause Register (MCR):

$$MCA[j] = \begin{cases} ev[j] & \text{falls } j \text{ nicht maskierbar ist} \\ SR[j] \wedge ev[j] & \text{sonst} \end{cases}$$

(!) $SR[j]$ bestimmt ob maskierbarer Interrupt auftreten kann.

6.1.10 Definition: JISR-Signal (Jump ISR)

$$JISR = \bigvee_j MCA[j]$$

6.1.11 Definition: Interrupt Level

$$il = \min\{j | MCA[j] = 1\}$$

6.1.12 Delta-Funktion

$\delta(c) = c'$ falls $JISR = 1$, wobei für c' gilt:

$$\begin{aligned}
 ESR &= SR \\
 ECR &= MCR \\
 EPC &= \begin{cases} PC & \text{falls Interrupt } il \text{ vom Typ „repeat“} \\ PC^u * & \text{sonst} \end{cases} \\
 Edata &= \begin{cases} imm & \text{falls } trap(I) \\ EA & \text{falls } lw(I) \text{ oder } sw(I) \end{cases} \\
 SR &= 0^{32} \\
 PC &= SISR \text{ Start der ISR (Konstante, z.B. 512)}
 \end{aligned}$$

6.1.13 Aufbau der ISR

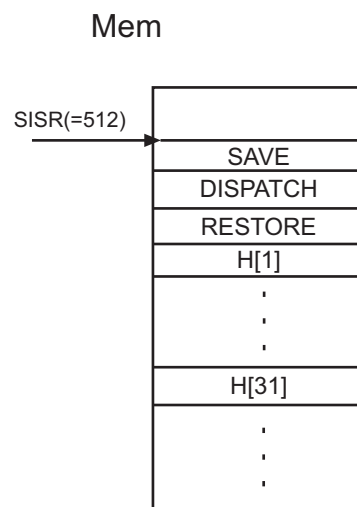


Abbildung 48: Interrupt Service Routine (Aufbau)

Ablauf:

- SAVE* - sichere Register
- DISPATCH* - ermittle il aus *ECR* (find first one comp)
- $H[il]$ - Handler für Interrupt il
- RESTORE* - Register wiederherstellen, rfe zum Beenden der ISR benutzen
- $H[0]$ - Sonderbehandlung für *reset*

6.1.14 Devices & I/O (Geräte & E/A)

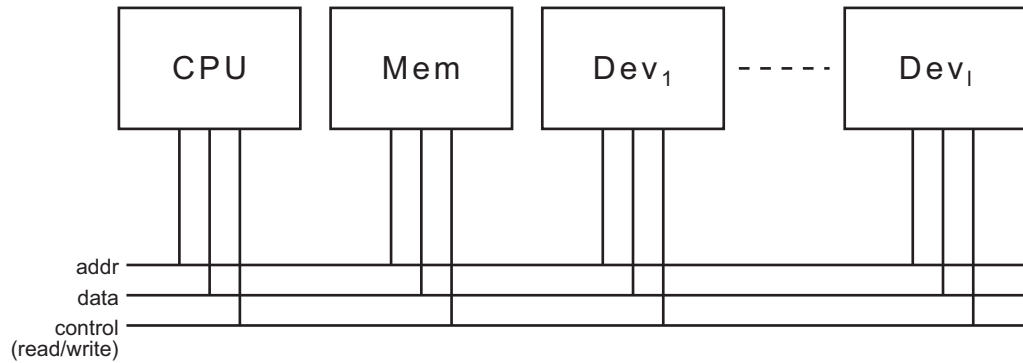


Abbildung 49: Bus-System

CPU :

„Bus Master“, *addr* und *control* werden **nur** durch die CPU gesteuert.

data :

Kann von allen benutzt werden, sollte aber nur von höchstens einer Komponente gleichzeitig benutzt werden.

Seien: $k \in \mathbb{N}$, $2^{k-1} < l < 2^k$
 $m \in \mathbb{N}$, $m + k < 2^k$

Idee: Gerät $1 \leq u \leq l$, $\langle i[k-l : 0] \rangle = i$

Gerät über Adressen $a[31 : 0]$ ansprechen mit:
 $a[31 : 32 - m] = 1^m$
 $a[31 - m : 32 - m - k] = i[k + 1 : 0]$

6.1.15 Beispiel: Hard Disk (HD)

Festplatte mit Geräteadresse $\langle i[k-1 : 0] \rangle = i$:

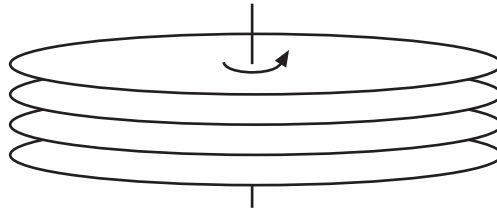


Abbildung 50: Festplatte

- Daten werden abgelekt in Sektoren (zu je 512 Bytes)
- Sektoren haben Koordinaten:

„c“ylinder: Abstand vom Zentrum

„h“ead: „Etage“ (einzelne Platten)

„s“ector: Sektor des durch (c, h) bestimmten Kreises

Die Festplatte rechnet dies um in die *lba* (linear block address):

$lba \in \{0, 1\}^{28}$: Festplattengröße $\leq 2^9 \times 2^{28} \text{ bytes} = 128 \text{ GB}$

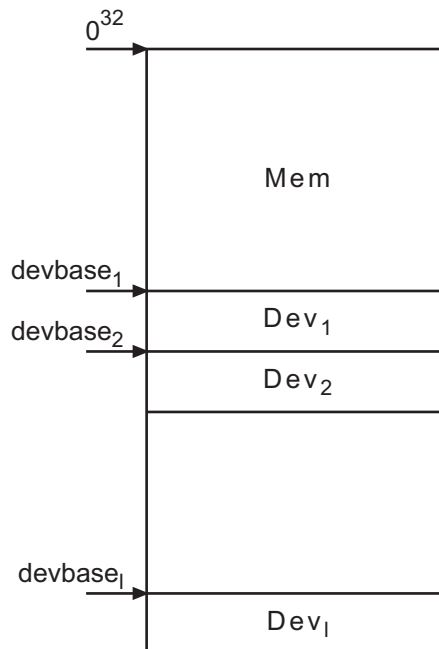


Abbildung 51: Devbase

Ab Adresse $devbase_i = 1^k i[k-1:0] 0^{32-m-k}$ blendet die Festplatte Register ein:

busy	=	0 ³¹ 1	(HD beschäftigt)
error	=	0 ³¹ 1	(letztes Kommando lieferte Fehler)
cmd	=	0 ³²	(READ)
	=	0 ³¹ 1	(WRITE)
lba	=		
count	=	#Sektor	
ien	=		(Festplatte löst Interrupt aus)
data	=		(32-bit Daten, Read/Write)

6.1.15.1 Lesezugriffe

1. CPU setzt (sw'), lba , $count$
2. CPU setzt $cmd = 0^{32}$
3. HD setzt $busy \neq 0^{32}$ solange sie liest
4. CPU wartet bis $busy = 0^{32}$ (*)
5. CPU prüft $error \neq 0^{32} \rightarrow$ Fehler, Abbruch
6. CPU liest 128 Wörter ($\hat{=}$ 512 Bytes) vom Data Register (**)
7. Schon $count$ Sektoren gelesen? (Nein: \rightarrow wieder zu Schritt 3)

(*) Polling } „stupid“ Arbeit für die CPU
 (**) Kopieren }

Um die CPU von dieser Arbeit zu entlasten gibt es folgende Möglichkeiten:

(*): $ien \neq 0^{32} \rightarrow$ HD löst externen Interrupt ex_i aus, falls non-busy

(**): DMA(direct memory access) \rightarrow HD kann selbst von/in Memory lesen/schreiben

6.2 Virtueller Speicher(VM)

6.2.1 Motivation

RAM ist teuer, dagegen sind Festplatten billig. Es stellt sich also die Frage, ob es möglich ist, mit wenig RAM und einer Festplatte viel RAM zu simulieren (eine voll ausgestatteter DLX₀ kann $2^{32} \times 4 \text{ Bytes} = 16 \text{ GB}$ adressieren!).

Ziel zunächst:

Simulation für ein Programm (user-program)

Lösung: „Demand Paging“

- lade Teile des Speichers von HD nach, wenn gebraucht
- Page: 4KB zusammenhängender Speicher (1024 Worte)
- Paging: Pages auf Festplatte speichern bzw. von Festplatte laden

6.2.2 Vergleich zweier Maschinen

(die alte) DLX₀:

- keine Interrupts
- keine Devices
- keine SPR's
- memsize $\in \{0, 1\}^{32}$: Größe von Mem, nur Zugriffe auf Adressen $a \in \{0, 1\}^{32}$ mit $\langle a \rangle < \langle \text{memsize} \rangle$ „erlaubt“

(die neue) DLX₀:

- mit Interrupts
- mit Devices
- mit SPR's
- memsize
- Modes & Adress Translation

6.2.3 DLX₀ mit Interrupts & Adress Translation

Konfiguration:

$$c = (\text{pc}, \text{spr}, \text{gpr}, \text{pm}^6, \text{sm}^7: \{0, 1\}^{32} \rightarrow \{0, 1\}^{32})$$

neue SPR's:

9	pto	page-table origin
10	ptl	page-table last
11	Emode	exception mode
16	Mode	mode-flag:
		0 ³¹ 1 : <i>user - mode</i>
		0 ³² : <i>system - mode</i>

Im user-mode (aufgrund einer Page-Table im PM):

- leite Speicherzugriff auf Adresse $va \in \{0, 1\}^{32}$ um auf Adresse $pa \in \{0, 1\}^{32}$ im PM

ODER

- löse Interrupt aus (Page Fault - ev[3]/ev[4]), \rightarrow ISR, Page Fault Handler wird ausgeführt

⁶physical memory (altes Mem)

⁷swap memory(zusammenhängender Bereich auf HD)

6.2.4 Page Table Lookup

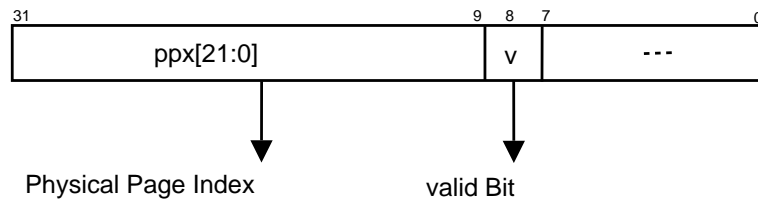
$$va[31 : 0] = (px[21 : 0], wx[9 : 0])$$

$wx \rightsquigarrow$ word index

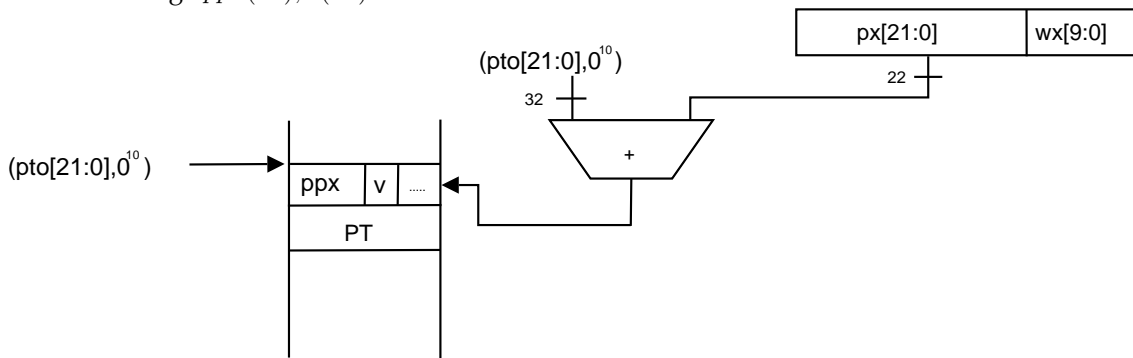
$px \rightsquigarrow$ page index

$$\underbrace{PT(px)}_{\text{Page Table Entry}} = PM \quad \underbrace{[ptea]}_{\text{Page Table Address}}$$

$$\langle ptea \rangle = \langle pto[21 : 0] \rangle \cdot 1024 + \langle px \rangle \pmod{2^{32}}$$



Abkürzung : $ppx(va), v(va)$



6.2.5 Page Fault Exception

$$pf(va) = (\langle px(va) \rangle > \langle ptl \rangle) \vee (v(va) = 0)$$

$$pma(va) = (\underbrace{ppx(va)}_{22 \text{ Bit}}, \underbrace{wx(va)}_{10 \text{ Bit}}) \in \{0, 1\}^{32}$$

6.2.6 Instruktionsausführung

1. $mode = 0$: alles wie vorher

2. $mode = 1$: "usermode"

(a) $pf(PC) = 1?$ → löse *pf* Interrupt aus (*ev*[3])

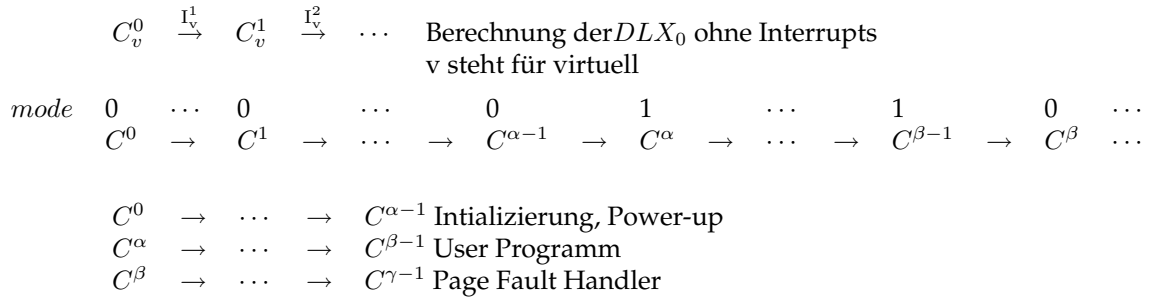
(b) $I = PM[pma(PC)]$

- $\sim (lw(I) \vee sw(I))$ - wie vorher
- $pfa(EA) = 1?$ → löse *pfls* Interrupt aus (*ev*[4])
- lade /speichere von $pma(EA)$

Was passiert bei Interrupt?

JISR = 1	ESR	=	SR	(Masken)
	ECA	=	MCA	(Quelle)
	EPC	=	$\begin{cases} PC & \text{typ} - repeat \\ PC^n & \text{typ} - continue \end{cases}$	
	EData	=	$\begin{cases} PC^n = PC \text{ vor } \delta_u(C) \\ imm & \text{bei Trap} \\ EA & \text{bei load/store} \end{cases}$	
	PC	=	SISR	(start ISR)
	SR	=	0^{32}	
	MODE	=	0^{32}	EMODE=MODE

6.2.7 Simulation



User Programm und PFH wechseln sich ab.

$$\begin{aligned}
 C_v &= (pc_v, gpr_v, mem) \\
 C &= (pc, spr, gpr, pm, sm)
 \end{aligned}$$

$$\pi : C \rightarrow C_v$$

π bildet C -Konfiguration auf C_v -Konfiguration ab.

$$\begin{aligned}
 (mode = 1) & : \quad gpr_v(i) = gpr(i) \\
 & \quad \quad pc_v = pc \\
 mem(va) & = \begin{cases} PM[pma(va)] & \text{falls } pf = 0 \\ SM[sma(va)] & \text{sonst} \end{cases}
 \end{aligned}$$

6.2.8 Theorem

i - Schritt in der Berechnung von DLX_0 mit Interrupts.

$$\begin{aligned}
 \sim (pff^i \vee pfls^i) & \quad - \quad \text{kein page fault fetch,} \\
 & \quad \quad \text{kein page fault lode/store} \\
 \sim(JISR) &
 \end{aligned}$$

$$mode^i = 0^{31}1$$

j - Schritt in der Berechnung von DLX_v .

$$\pi(C^i) = C_v^j \Rightarrow \pi(C^{i+1}) = C_v^{j+1}$$

7 Betriebssystem-Kern

- *abstraktes Modell:*
CVM (communicating virtual machines)
 k abstrakter Kern (syntaktisches C_0 -Programm)
- *Implementierung:*
konkreter Kern (zwangsläufig nicht C_0):
Benutzerprozesse } müssen sichtbar sein
Prozessorregister }
 C_{0A} : C_0 + Assembler-Makros
- *Simulationssatz:*
 K + Benutzerprogramme auf physikalischer Maschine simulieren
 k + Benutzerprogramme vom CVM-Modell

7.1 CVM: Syntax und Semantik

Konfigurationen:

$$c = (c.np, c.C, c.vm(p), c.cp)$$

$c.np$: number of processes ($c.np = 1024$)
($c.np \in \mathbb{N}$)

prozess 1: abstrakter Kern, C_0 -Maschine
 $c.C$: Konfiguration der C_0 -Maschine

prozess 2: Benutzer-Prozesse (virtuelle DLX_0 -Maschinen)
 $c.vm(p)$: Konfiguration der virtuellen DLX_0 -Maschinen
($p = 1, \dots, c.np - 1$)

$c.cp$: current process
($p \in \{0, \dots, c.np - 1\}$)

tvm : total virtual memory [Bytes] (4 GB)

$c.vm(p).ptl$: # Pages (je 4K) von der virtuellen Maschine $p > 0$

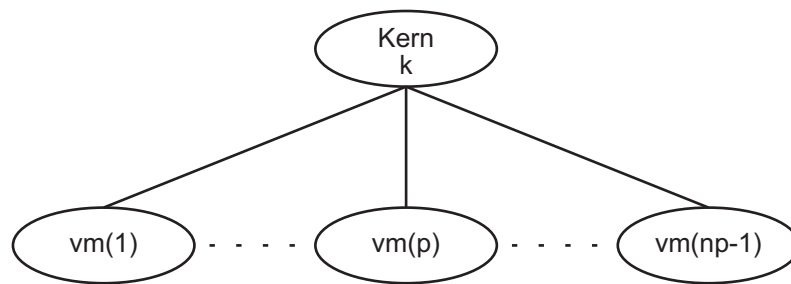


Abbildung 52: Communicating Virtual Machine

Forderung:

$$4K \times \sum_{p=1}^{c.np-1} c.vm(p).ptl \leq tvm$$

7.1.1 Exkurs: Syntax von k

Funktionen die k aufrufen darf:

$alloc(p, x)$: neue Seiten für $vm(p)$
 $free(p, x)$: Seiten von $vm(p)$ entfernen

Semantik:

Sei $c.cp = 0$ (k läuft)
 $c.C.pr = alloc(p, x); r$ (Aufruf von $alloc(\dots)$)
 $\delta(c) = c'$ (nächste CVM-Konfiguration)

\Rightarrow $c'.C.pr = r$ (abstrakt: $alloc(\dots)$ wird in einem Schritt abgearbeitet)
 $c'.vm(p).ptl = c.vm(p).ptl + x$

7.1.2 Semantik von cp

$$\begin{array}{l} c.cp = p > 0 \quad \text{Benutzerprozess } p \text{ läuft} \\ JISR(c.vm(p)) = 0 \quad \text{kein Interrupt einer virtuellen Maschine (} vm \text{ sieht keine PageFaults!)} \end{array}$$

δ_{vm} : Nachfolge-Konfiguration von vm :

$$\left. \begin{array}{l} c.vmp(p) = \delta_{vm}(c.vmp(p)) \\ c'.vm(x) = c.vm(x) \quad (x \neq p) \\ c'.C = c.C \\ c'.cp = p \end{array} \right\} \begin{array}{l} (!) \text{ Simulation kann Handling} \\ \text{von Page-Faults erfordern} \\ \text{(Interrupt auf physikalischer Maschine)} \end{array}$$

$c.cp = 0$ (k läuft)

$c.C.pr \neq s; r$ (s : normales C_0 -Statement)

$start$: Statement von k (startet UserProzess ' act ')

act : int-Variable von k

$$\left. \begin{array}{l} c'.C = \delta_c(c.C) \\ \delta_c: \text{Nachfolge-Konfiguration für } C_0\text{-Maschinen} \end{array} \right\} \text{Kern läuft lokal}$$

$$c'.vm(p) = c.vm(p)$$

7.1.2.1 Kontrolle von k an User

$$\begin{array}{l} \text{Sei } c.C.pr = start_u; r \\ c'.C.pr = r \\ p = va(c.C, act) \end{array}$$

$$\Rightarrow c'.cp = p$$

7.1.2.2 Kontrolle von $vm(p)$ an k

Dies ist nur durch Interrupts (traps!) möglich.

7.1.3 Semantik von Interrupts

Speziell:

traps = kernel calls (= Prozedur-Aufrufe)

$$\begin{array}{l} \text{Sei } c.cp = p > 0 \\ JISR(c.vm(p)) = 1 \\ trap(c.vm(p)) = 1 \quad \text{(Prädikat wie } add.load\text{)} \\ < imm(c.vm(p)) > = i \quad \text{(Parameter von } trap = i\text{)} \end{array}$$

\Rightarrow Aufruf von kernel call i durch abstrakten Kern k

7.1.4 Formalismus zum Spezifizieren der Handler von Kernel Calls

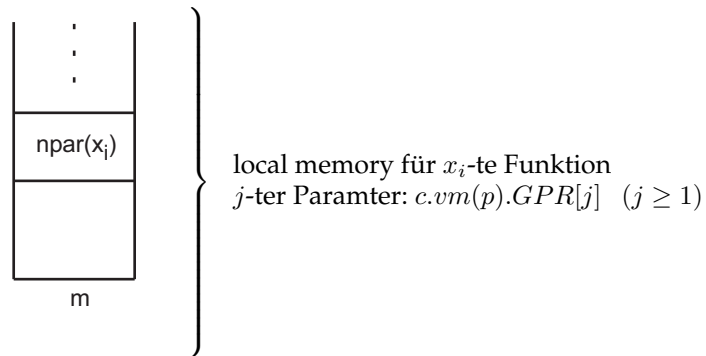
Analog zur Funktions-Definition in C_0 -Konfigurationen:

$$\begin{array}{ll}
 c.C.fid & : [0 : nf - 1] \rightarrow FD & \text{(gibt es, function declaration)} \\
 nf & = \# \text{ C-Funktionen des Kerns} \\
 \text{Sei } npar(x) & = \# \text{ Parameter der } x\text{-ten Funktion von } k \\
 c.nkc & \in \mathbb{N} & \text{(number of kernel calls)} \\
 c.kcd & : [0 : c.nkc - 1] \rightarrow [0 : c.C.nf - 1] & \text{(kernel call definition)}
 \end{array}$$

7.1.4.1 Definition der Wirkung von $trap(i)$

$$\begin{array}{ll}
 c'.cp & = 0 & \text{(Kern } k \text{ läuft)} \\
 c'.C.rd & = c.C.rd + 1 & \text{(Funktionsaufruf)}
 \end{array}$$

rufe auf: $x_i = c.kcd[i]$ -te Funktion von k (hat $npar(x_i)$ Parameter ≤ 20)



Für kernel calls:

Semantik von $return(e)$ nach rds zurückgeben.

$$\begin{array}{ll}
 c'.C.rds(c'.C.rd) & = p & \text{(aufrufenden Prozess merken)} \\
 return(e) & : \text{ Rückgabewert an } GPR[1] \text{ von } p
 \end{array}$$

$$\begin{array}{ll}
 \text{typ der Parameter} & : int \\
 \text{typ des Rückgabewerts} & : int
 \end{array}$$

7.2 CVM mit I/O-Devices

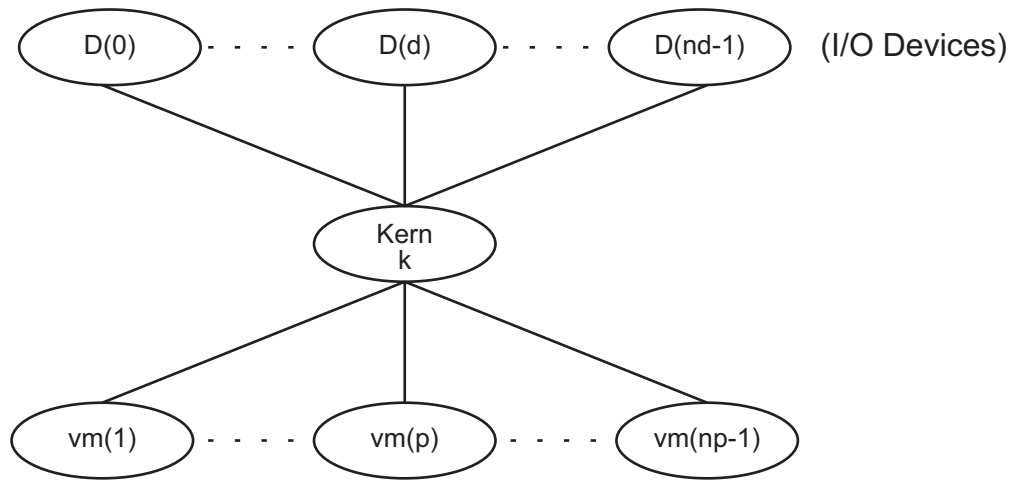


Abbildung 53: Communicating Virtual Machine mit I/O Device

7.2.1 Wiederholung: Interrupts

0	=	<i>reset</i>]	Boot-Routine
1	=	<i>ill</i>		
2	=	<i>mal</i>		
3	=	<i>pf_f</i>]	werden vom konkreten Kern behandelt
4	=	<i>pf_l</i>		
5	=	<i>trap</i>]	<i>k</i> -Funktion
6	=	<i>XOV_F</i>]	floating point
7	=	<i>O_VF</i>		
8	=	<i>UN_F</i>		
9	=	<i>IN_X</i>		
10	=	<i>DB_Z</i>		
11	=	<i>IN_V</i>]	„goto“ im Benutzer-Programm
12	=	<i>timer</i>]	Scheduler
13	=	<i>timer</i>]	<i>ext_i</i> von <i>D(d)</i> (User Prozesse)
⋮	=	<i>timer</i>		

IS = [6 : 11] (IEEE - FP+XOV_F)

ES = [13 : 31] (extern)

SP = {1, 2, 12} „special“ (Handler von Kern-Funktionen)

7.2.2 return

klassisch (C: C ₀ -Konfiguration)	aus kernel call
$C.pr = return(e); r$	
$C'.rd = C.rd - 1$	$c'.C.rd = c.C.rd - 1$
Sei $C.rds(rd) = \underbrace{(m : a)}_{rds} \quad m \in \{gm, hm, lms(c.rd - 1)\}$	$c.C.rds(c.C.rd) = p$
$c'.m.ct[a] = va(C.e)$	$c'.vm(p).GRP[1] = \underbrace{va(c.C.e)}_{(!) \text{ typ}(c.C.e)=int}$

7.2.3 Kernel Calls

$c.cp = p > 0$	(Benutzerprozess)
$trap(c.vm(p)) \vee il(c.vm(p)) = 5$	
$\langle imm(c.vm(p)) \rangle = i$	$(\boxed{trap \quad bin_{26}(i)})$
$c.kcd(i) = j$	(k-Funktion mit Restriktor $c.C.fd(j)$ behandelt trap i)
Sei $n = c.C.fd(j)$	
$\Rightarrow \bullet c'.cp = 0$	k läuft
Sei $n = k.nparam$	(# Parameter von k)
$\bullet \underbrace{c'.C.rd}_{rd'} = c.C.rd + 1$	(neues lm und rds)
$\quad \quad \quad tlm(c') = c.C.lms(rd')$	(neues top local memory)
$\bullet tlm(c').st = h.st$	(Symbol table übernehmen)
$\bullet tlm(c').ct[\underbrace{ba(h, i)}_i] = c.vm(p).GPR[i]$	
$\bullet c'.C.rds(rd) = p$	(Rückgabe an Prozess p)
$\bullet c'.C.pr = n.body; c.C.pr$	

7.2.3.1 $i = il(c.vm(p)) \in SP$ („special“)

$c.shd : SP \rightarrow [0 : c.C.nf - 1]$ (special handler definition)

Sei $j = c.shd(j)$
 $j = c.shd(j)$

\vdots

Rest weiter wie trap

7.2.3.2 $i = il(c.vm(p)) \in IS$

$c.ihd : IS \rightarrow \{0, 1\}^{32}$
 $c'.vm.PC = c.ihd[i]$ (schlichtes goto)

7.2.3.3 $i \in ES$

$$c.hd : ES \rightarrow \{ \underbrace{1, \dots, np-1}_{\text{aufrufender Prozess}} \}$$

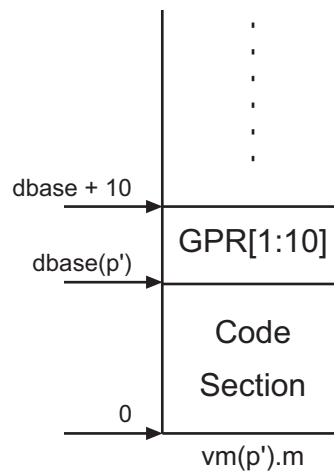
$$p' = c'.cp (= c.hd[i]) \quad (\text{Aufruf des Prozesses})$$

$$c.dbase : [0 : np - 1] \rightarrow \mathbb{N}$$

$$c.dbase(p) : \text{Start der data section}$$

$$c'.v_{,10}[c.dbase(p')] = c.vm(p).GPR[10 : 1]$$

$$c'.vm(p').PC = 0^{32}$$

Abbildung 54: $vm(p').m$

7.2.4 „User-Functions“

k : C_0 -Programm + *startu* + vorderfinierte Funktionen
 z.B. *alloc, free*

- $c.cp = 0$
 k läuft
- $c.C.pr = setmasks(p, e); r$
 $c'.C.pr = r$
 $c'.vm(va(c.C.p)).SR = va(c.C, e)$

Notation: $\tilde{x} = va(c.C, x)$ (x : g-Ausdruck)
 $\Rightarrow c'.vm(\tilde{p}).SR = \tilde{e}$ (Status-Register SR speichert Masken)

- $copy(p_1, p_2, s_1, s_2, l)$
 von p_1 (ab s_1) nach p_2 (ab s_2) l Daten kopieren:
 $c'.vm(\tilde{p}_2)_{\tilde{l}}(\tilde{s}_2) = c'.vm(\tilde{p}_1)_{\tilde{l}}(\tilde{s}_1)$
- Handler-Definitionen ($sethd(i, j)$ / $setihd(i, j)$)
 $c'.hd(\tilde{i}) = \tilde{j}$
- $reset(p)$
 $ptl(p) = 0 \dots$ (einfachste Primitive?)
- $fork(p, q)$
 q Kopie von p (einfachste Primitive?)

7.2.5 Devices

$c.nd$: number of devices
 $c.dsize$: $[0 : c.nd - 1 \rightarrow \mathbb{N}$ (# Ports)

Definition: I/O-Port:
 Adresse die von I/O-Devices belegt wird.

$c.iop[p]$: $\underbrace{[0 : c.dsize - 1]}_{Adressen} \rightarrow \underbrace{\{0, 1\}^{32}}_{Inhalt}$ (Speicher-*iop*)

iop verhält sich manchmal wie ein Speicher

$c.alk[d] \in \{0, 1\}$ (1: aktiv)

$\left. \begin{array}{l} c'.akt[d] \\ \text{testen von } c'.akt[d] \end{array} \right\} \text{Device-spezifisch}$

typisch:

- externer Interrupt von Device $d \Rightarrow akt[d] = 0$
- Kommando an Device $d \Rightarrow akt[d] = 1$

Nur bei $c.akt[d] = 0$ (!):

- $outcopy(p, d, s_1, s_2, l)$
 $c.iop(\tilde{d})_{\tilde{l}}(\tilde{s}_2) = c.vm(\tilde{p})_{\tilde{l}}(\tilde{s}_1)$
 $c'.iop[\tilde{d}](\tilde{i}) = c.iop[\tilde{d}](\tilde{i}) \quad i \in [\tilde{s}_2 + \tilde{i} - 1 : \tilde{s}_2]$

- $incopy(d, p, s_1, s_2, l)$
 $c'.vm(\tilde{p})_{\tilde{l}}(\tilde{s}_2) = c.iop(\tilde{d})_{\tilde{l}}(\tilde{s}_1)$
 $c.akt[\tilde{d}] = 0 \wedge c.C.pr \neq outcopy(\dots)$
 $\underbrace{c'.iop[\tilde{d}](\tilde{i}) = c.iop[\tilde{d}](\tilde{i})}_{\text{Speichersemantik}}$

7.3 Definition: C_{0A} (C_0 mit Assembler-Code)

Konkreter Kern $K \in C_{0A}$ wird um den abstrakten Kern k herumprogrammiert:

- Syntax: neues Statement: $asm(s)$ (Assembler-Marko, s : Folge von DLX_0 -Instruktionen)
- Compilieren: $code(asm(s)) = s$
- (!) Semantik von C_{0A} -Programmen (nutze $abase$ vom Compiler)
- (!) $kconsis(k, kbase, K)$: K codiert k
- Konstruktion von K
- Simulationssatz

7.4 Konkreter Kern K

$$K \in C_{0A} (= C_0 + asm(s)^8)$$

7.4.1 Semantik

$$\delta_A(cc^9) \rightarrow cc' \mid cc.pr = asm(s); r \text{ (DLX}_0\text{-Konfiguration } d \text{ sichtbar f\u00fcr } K)$$

(! Geht nicht !)

$$\underbrace{\delta_A(cc, d)}_{\text{Eingabe der } C_{0A}\text{-Maschine}} = cc'$$

$code(K)$ l\u00e4uft auf *physikalischer* DLX₀-Maschine. Die Konfiguration der physikalischen Maschine nennen wir d .

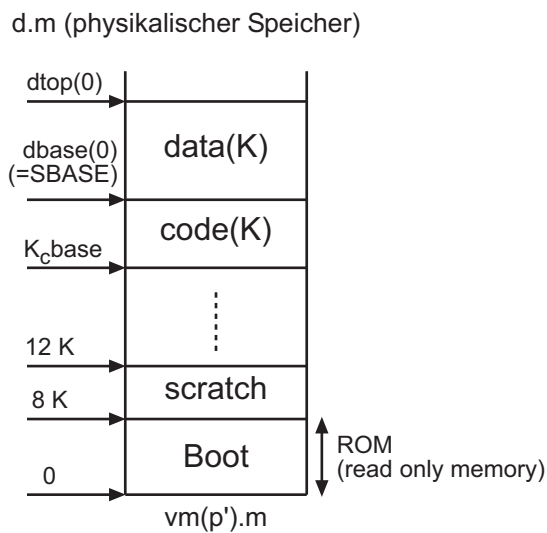


Abbildung 55: Memory Map

⁸Folge von DLX₀-Instruktionen

⁹C₀-Konfiguration

7.4.2 Restriktionen an $asm(s)$

s liest/schreibt aus/in $data(K)$ in Konfiguration d ($ea(d) \in [dtop(0) : abase(0)]$)

$\Rightarrow \exists x = (gm, j)_s$ (globale g-Variable)

$$ea(d) = abase(\beta, x)$$

(bei globalen Variablen unabhängig von d)

Definition:

$$abase(x) = abase(d^0, x)$$

$cc.pr = asm(s); r$

$\delta_A(cc, d) = cc'$

Es gelte $d \xrightarrow{s}^* d'$, d.h.:

$$\exists T: \quad d = d_0 \rightarrow d_1 \rightarrow \dots \rightarrow d_T = d$$

definiere: $\begin{array}{ccccccc} & & \downarrow & & \downarrow & & \downarrow \\ & & cc_0 & & cc_1 & & cc_T = cc' \end{array}$

Fall 1: $store(d_i) \wedge ea(d_i) = abase(c)$
 (x gibt es durch die Restriktion) falls $ea(d_i) \in Data(K)$
 $\Rightarrow va(cc^{i+1}, x) = d.GPR[RS1(d_i)]$

Fall 2: sonst
 $cc_{i+1} = cc^i$

$cc.pr = m; r$ (im Assembler-Makro)

$\Rightarrow cc'.pr = body(m); r$

($body(m)$ aus Makro, Definition: Syntax con C_{0A})

7.4.3 Datenstrukturen des konkreten Kerns K

- alle vom abstrakten Kern k
- globale Variable act (aktueller Prozess)
- Array von processed control Blöcken
 $pcb(p), p \in [1 : np - 1]$

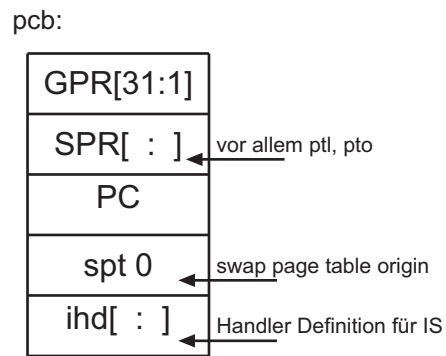


Abbildung 56: Processed Control Block

- array $hd[:]$: Handler-Definitionen für $il \in ES$
- page-table-array
(insgesamt: $4 \times tvm / 4K = 4 \times 4 GB / 4 k = 4 MB$)

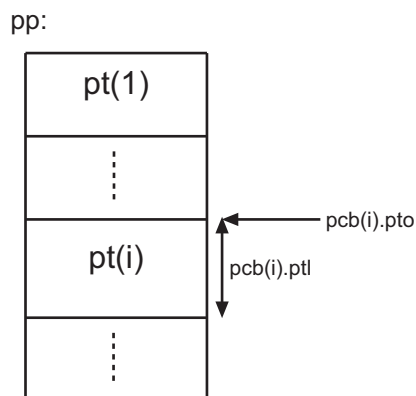


Abbildung 57: Page Table Array

- swap memory page-table:
 sm-pages: 1 MB Größe = $256 \times 4Kpages$
 $va = (\underbrace{spx(va)}_{12\ bit}, \underbrace{sbx(va)}_{20\ bit})$

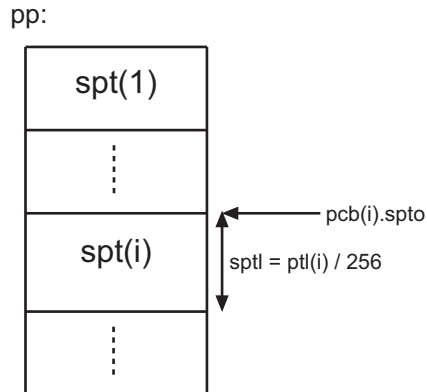


Abbildung 58: Swap Page

- free list: verlinkte Liste der freien sm-pages

x : g-Variable, $va(c, x)$, c : C_0 -Konfiguration

$val(e, x)$ e : physikalische DLX_0 -Konfiguration

x global, elementar:

$$val(e, x) = e.b[abase(x)]$$

$e \rightarrow vm(e, p)$: die von e codierte p -te user-Konfiguration

Komponenten: $vm(e, p).R$ CPU-Register (GPR, SPR, PC)
 $vm(e, p).m$ virtueller Speicher

$$vm(e, p).R \quad \begin{cases} e.r : & p \text{ „läuft“ in Konfiguration } e \\ va(e, pcb(p).R) : & \text{sonst} \end{cases}$$

p läuft in Konfiguration $e \leftrightarrow emode = 1 \wedge va(e, act) = p$

$$vm(e, p).m(va) \quad \begin{cases} e.m[pma(e, p, a)] : & valid(e, p, va) \\ e.sm[sma(e, p, va)] : & \text{sonst} \end{cases}$$

physikalischer Speicher $e.m$ ist Cache für swap memory sm .

$$\left. \begin{aligned} pma(e, p, va) &= (ppx(e, p, va), bx(va)) \\ ppx(e, p, va) &= pte(e, p, va)[31 : 12] \\ pte(e, p, va) &= va(e, PP[val(e, pcb(p).pto) + ppx(va)]) \\ valid(e, p, va) & \\ sma(e, p, va) & \end{aligned} \right\} \text{Klausur-Aufgabe}$$

7.5 Simulationssatz

gegeben: C_0 : Startkonfiguration von CVM
 in^1, in^2, \dots (Inputs für physikalische Maschine)

Behauptung: $\exists c^0, c^1, c^2, \dots$ CVM-Rechnung
 $\exists cc^0, cc^1, cc^2, \dots$ Folge von C_0 -Konfiguration für K
 $\exists d^0, d^1, d^2, \dots$ DLX_0 -Rechnung (physikalische Maschine)
 $\left. \begin{array}{l} \exists s(0), s(1), s(2), \dots \\ \exists t(0), t(1), t(2), \dots \end{array} \right\}$ Schrittzahlen
 $\left. \begin{array}{l} \exists abase^0, abase^1, abase^2, \dots \quad \text{(bekannt!)} \\ \exists kbase^0, kbase^1, kbase^2, \dots \quad \text{(bisher unbekannt!)} \end{array} \right\}$ allocation

$\forall i: \underbrace{kconsis}_{\text{ebenfalls neu!}}(c^i.C, kbase^i, cc^{s(i)})$
 nach $s(i)$ Schritten von K sind i Schritte von CVM bezüglich k simuliert

$\forall i: consis(cc^j, abase^j, d^{t(j)})$
 nach $t(j)$ Schritten von DLX_0 sind j Schritte von K simuliert

(noch zu definieren: $kconsis, kbase$)

$\forall i, \forall p: c^i.vm(p) = vm(d^{t(s(i))}, p)$

$\forall j: cc^{j+1} = \delta_A(cc^j, d^{t(j)})$

„Kindereien“: $\left. \begin{array}{l} c^i.ptl(p) = va(d^{t(s(i))}, pcb(p).ptl) \\ ihd \\ ha \end{array} \right\}$ Bonus-Aufgabe, Klausur

7.5.1 Definition: $konsis(cc, kbase, c)$

$$konsis(cc, kbase, c) \leftrightarrow \begin{array}{l} e - konsis(cc, kbase, c) \\ \wedge p - konsis(cc, kbase, c) \\ \wedge c - konsis(cc, c) \end{array}$$

$$Var(c) = \left\{ x \left| X \underbrace{\text{Variable}}_{(m,i)} \text{ von Konfiguration } c \right. \right\}$$

$kbase: Var(c) \rightarrow Var(cc)$

$kbase(m, i) = (m, i)$ (gleiches m)

(m, j) von cc kodiert, (m, i) von c

7.5.2 Definition: $e - konsis(c, kbase, cc)$

Sei $(m, i)s$ elementare g -Variable von c :

$$\Rightarrow \boxed{va(c, (m, i)s) = va(cc, (kbase(m, i))s)}$$

7.5.3 Definition: $p - konsis(c, kbase, cc)$

Der heap von c ist isomorph zu einem subgraph von cc :

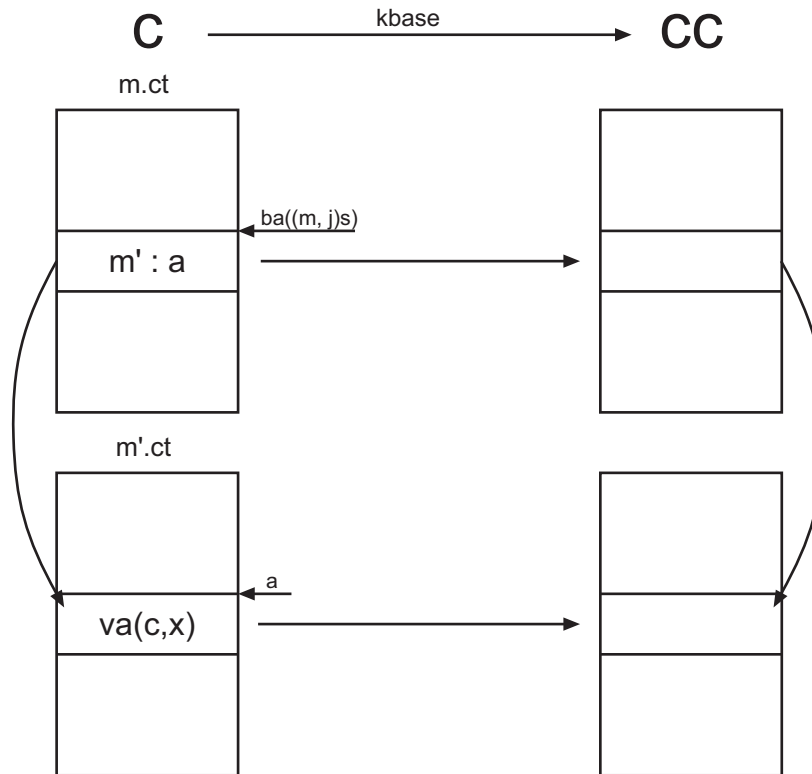


Abbildung 59: $p - konsis(c, kbase, cc)$

$$\underbrace{type((m, j)s)} = t^*$$

$$va(c, \overset{c}{(m, j)s}) = m' : a$$

$$x = gv(c, m' : a, t)$$

$$va(cc, (kalloc(m, j))s) = ba(cc, x)$$

$$= ba(cc, gv(c, m' : a, t))$$

$$\boxed{va(cc, (kalloc(m, j))s) = ba(cc, gv(c, (m, j)s), t)}$$

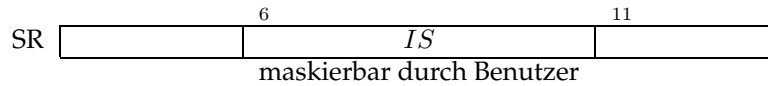
7.5.4 Definition: $c - konsis(c, cc)$

später!

7.6 Korrekturen

- $c^0 \quad c^1 \quad c^2 \quad | \quad \text{CVM}$
 $cc^0 \quad cc^1 \quad cc^2 \quad | \quad K$
 $d^0 \quad d^1 \quad d^2 \quad | \quad \text{physikalische } DLX_0$
 $konsis(c^i.C, kbase^i, cc^{s(i)})$
 $c - konsis(c^i.C, abase^i, d^{t(i)})$

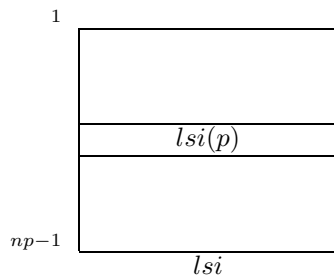
2.



CVM-Funktion in K : $SR[11 : 6] = \{0, 1\}^6$

3.

C_0 -Datenstruktur für K



$lsi(p)$: last page swapped in for process p

page fault handler ($pf f$, $pf ls$) swappen $lsi(p)$ nicht raus

Grund: Terminierung bei zwei Page-Faults in einer Instruktion

4.

$c \rightarrow c'$: $c.cp = p$
 $JISR(c.vm(p))$
 $il = (c.vm(p)) \in ES$

handler: $prozess p' = c'.cp = c.hd(il)$ (wie bisher)
 $c.vm(p').R = \delta_d(c.vm(p)).R$
 $R \in EHR = \{EPC, EDATA, ECAUSE\}$ (error handling register)

7.6.1 Notation: $body(\dots, \dots)$

$body(main, P)$: body von Funktion $main$ in Programm P

7.7 $body(main, k)$

1. $init_k$ (initialisieren):
 - Scheduler-DS (Datenstrukturen)
 - create $root$ (Haupt-Betriebssystem-Prozess)

$\underbrace{\hspace{10em}}_{\text{Prozess 1}}$
- code, data (laden)
- platz, zeit (zuweisen)
2. $act = 1$
3. $\underbrace{\text{while 1 do } startnextu}_{loop_a}$

7.8 $body(main, K)$

1. $init_K$ (initialisieren):
 - Datenstrukturen für memory management
 - leere Benutzerprozesse
2. $init_k$
3. $act = 1$
4. $\underbrace{\text{while 1 do } \{startnextu, dispatch\}}_{loop_c}$

$\underbrace{\hspace{10em}}_{\text{Makro's}}$

7.9 **Definition:** $c - consis(c, cc)$

$$c - consis(c, cc) \leftrightarrow \underbrace{c.pr = apr(cc.pr)}_{\text{aktrakter } pr}$$

$cc.pr$	$apr(cc.pr)$
$r; loop_c$	$r; loop_a$
$(disp, startnextu \text{ nicht in } r)$	
$startnextu; disp; loop_c$	$startnextu; loop_a$
$disp; loop_c$	$loop_a$

Bemerkung: apr streicht $disp$

7.10 Bootstrap

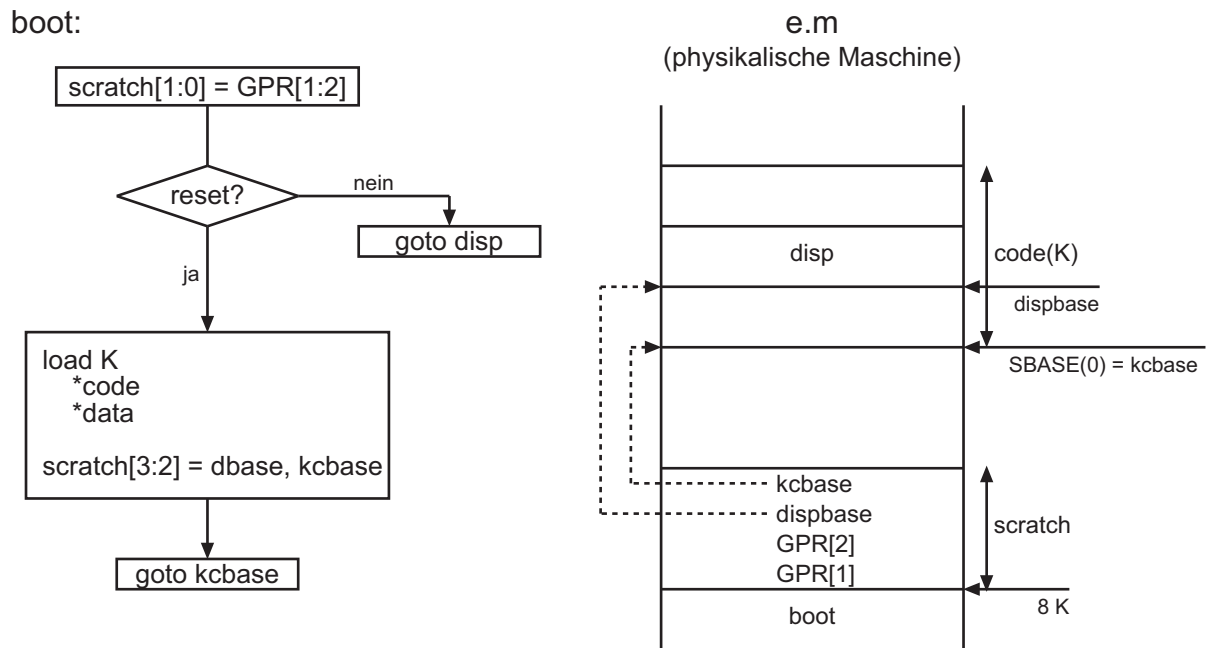


Abbildung 60: Bootstrap

Bemerkung:

Nach *boot* und $init_k$ gilt der Simulationssatz für C_0 (Induktions-Anfang)

startnextu:

$pcb(act).R$ (CPU-Register restaurieren, $R \neq PC$)
 $e.EPC = pcb(act).EPC$
 $r.fe$

disp:

- 1) CPU-Register in $pcb(act)$ retten:
 $GPR[2 : 1]$ aus $scratch[1 : 0]$
 alle anderen aus CPU } (*asm(...)*)
- 2) *il* berechnen:
 m in $\{pcb(act).ECA[j] = 1\}$ ($il \neq 0$)

Fälle:

- a) $il = 5$ (*trap*)
 $i = \langle pcb(act).EDATA \rangle (kcall\ i)$

Sei $n = c.C.fd(kcall(i)).name$
 (Name d. C_0 -Funktion von k , Handler von *trap* i)

$npar = () .npar \leq 10$ (#Parameter)

Aufruf:
 $n(pcb(act), GPR[npar : 1])$

(!) *JISR* ist implementiert als Funktionsaufruf

- b) $il = 3$ (*pfh*)
 $pfh(act, EPC)$ (page fault handler)

- c) $il = 4$ (*pfh*)
 $pfh(act, EDATA)$

- d) $il = 12$ (*timer*)
 call scheduler
 Bemerkung:

- brauche I/O Port um aktuelle Zeit auszulesen
- ändert oft act

- e) $il \in ES$ Nächster Prozess: $hd(il)$
 $\underbrace{pcb(hd(il)).R}_{R \in EHR} = pcb(act).R$
 (Korrektur 4, Parameterübergabe)
 $R \neq EPC$

$pcb(hd(il)).EPC = 0^{32}$ (Anfang von Code des Prozesses $hd(il)$)
 $act = hd(il)$

- f) $il \in IS = [11 : 6]$
 $pcb(act).EPC = ihd(act, il)$

Abbildungsverzeichnis

1	Relation	4
2	Gatter-Symbole	12
3	Schaltkreis - XOR Gatter	12
4	Eingänge des Gatters	13
5	Schaltkreis - Zyklen-Problem	13
6	Schaltkreis - AND Flip-Flop	13
7	Tiefe (Formal)	14
8	Schaltkreis - XOR-Gatters (Tiefe)	14
9	Schaltkreise - Darstellungssatz (Binäre Operationen)	16
10	Schaltkreise - Darstellungssatz (Negation)	16
11	Schaltkreise - Polynom	17
12	Schaltkreise - $\wedge - 2$ Baum	18
13	Schaltkreise - $\wedge - n$ Baum	18
14	Vergleich - \wedge -Reihe / $\wedge - n$ Baum	19
15	Schaltkreise - $\wedge - n$ Baum, falls n keine Zweierpotenz ist	19
16	Addierer	21
17	n -bit Addierer	22
18	Schaltkreis - 1-bit Addierer	23
19	Carry-Chain-Adder	26
20	Multiplexer	27
21	1-bit Multiplexer Schaltkreis	27
22	n -bit Multiplexer	28
23	Multiplexer Symbol	28
24	Conditional Carry Adder	28
25	Arithmetic Unit	32
26	Erweiterung der Notation	33
27	Beispiel: Erweiterung der Notation	33
28	n -bit-two AU (auch für Binärzahlen)	34
29	Arithmetic Logic Unit	35
30	Schaltkreis - Arithmetic Logic Unit	36
31	Register	39
32	Register (Beispiel)	39
33	$2^a \times d$ RAM	40
34	$3 - Port$ RAM	40
35	DLX_0 Instruktionssatz	41
36	DLX_0 -Hardware Konfiguration in Stufen	46
37	DLX_0 -Beweis (c_0comp)	48
38	DLX_0 -Beweis ($adcomp$)	49
39	DLX_0 -Beweis ($aluop_h$)	50
40	Spezifikation - n -Inc	52
41	$nextPC$	53
42	$bjtaken_h$	54
43	Beispiel - Arbeitsweise von Grammatiken	57
44	Funktions-Stack	75
45	Funktions-Frame	76
46	Heap und Stack im DLX_0 -Memory	88
47	Special Purpose Register	97
48	Interrupt Service Routine (Aufbau)	99
49	Bus-System	100
50	Festplatte	101
51	Devbase	101
52	Communicating Virtual Machine	108

53	Communicating Virtual Machine mit I/O Device	111
54	$vm(p').m$	113
55	Memory Map	117
56	Processed Control Block	119
57	Page Table Array	119
58	Swap Page	120
59	$p - konsis(c, kbase, cc)$	122
60	Bootstrap	125