University of the Saarland
Department 6.2 - Informatik
Prof. Dr. W.J. Paul

Computer Architecture I - WS 02/03

(bis: 11.11.2002)

Excercise 1: (Compound Adder) **(5+3+2 Punkte)**

In Abbildung 1 ist die rekursive Definition eines Compound Adders mit den Inputs $a[n-1:0]$ und $b[n-1:0]$ zu sehen[1]. Der Schaltkreis berechnet gleichzeitig $s^0 = \langle a \rangle + \langle b \rangle$ und $s^1 = \langle a \rangle + \langle b \rangle + 1$.

1. Berechnen Sie Kosten und Delay eines n Bit Compound Adders in einer geschlossenen Formel[2]. Kosten und Delay der einfachen Gatter (AND, OR, XOR, XNOR) sind jeweils 1. Die Kosten eines n Bit Multiplexers sind $3n$. Sein Delay ist 2.
2. Beweisen Sie die Korrektheit ihrer Formeln per Induktion.
3. Compound Adder können für die Konstruktion von Conditional Sum Addierern benutzt werden. Geben Sie eine rekursive Konstruktion eines n Bit Conditional Sum Addierers an, der Compound Adder ausnutzt.

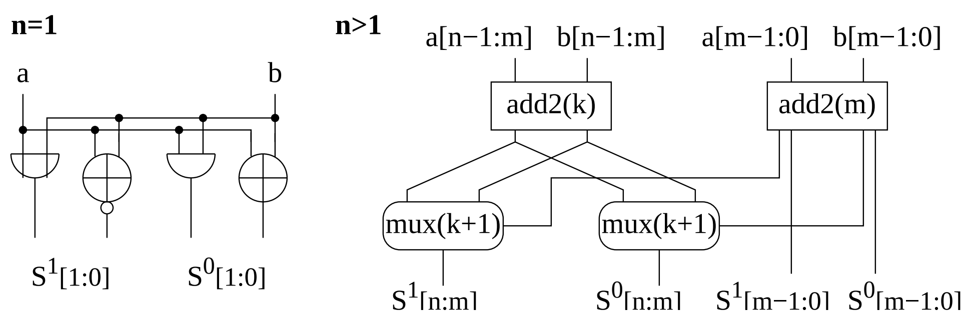

Figure 1: Compound Adder

Exercise 2: (Zyklischer Links Shifter) **(3 + 3 Punkte)**

Für Bitstrings $a[n-1:0]$ und natürliche Zahlen $i \in \{0, \ldots, n-1\}$ betrachten wir die folgenden Funktionen:

$$\begin{aligned} cls(a,i) &= (a[n-i-1] \ldots a[0]a[n-1] \ldots a[n-i]) \\ crs(a,i) &= (a[i-1] \ldots a[0]a[n-1] \ldots a[i]) \end{aligned}$$

Die Funktion $clk(a,i)$ heißt *zyklischer Linksshift*, die Funktion $crs(a,i)$ *zyklischer Rechtsshift*. Für eine konstante Shift-Distanz i kann ein zyklischer Linksshifter durch die Konstruktion von Abbildung 2 realisiert werden.

[1] Gatter mit einem kleinen Punkt am Ausgang sind negierte Gatter. Siehe z.b. das XNOR Gatter für den Fall n=1

[2] Sie können vorraussetzen, dass n eine Zweierpotenz ist.

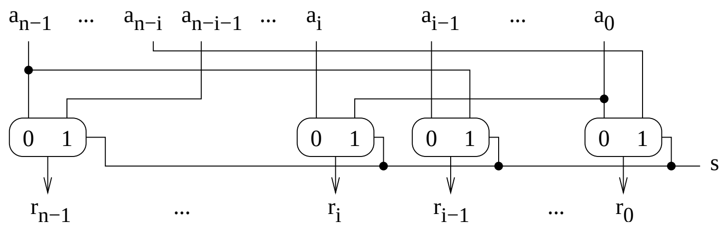

Figure 2: Zyklischer Linksshifter für konstante Shift-Distanz i

1. Geben Sie die Konstruktion eines n Bit zyklischen Linksshifters für beliebige Shiftdistanzen i mit $0 \leq i < n$ an. Dieser Shifter soll $log(n)$ zyklische Links Shifter mit konstanter Shiftdistanz benutzen.

2. Wie kann man mit Hilfe eines zyklischen Linksshifters einen Rechtsshifter bauen? Warum ist Ihre Lösung korrekt?

Exercise 3: (Binärdarstellung) **(3 + 3 Punkte)**

1. Zeigen Sie, dass die Binärdarstellung einer Zahl bis auf die Anzahl führender Nullen eindeutig ist.

2. Seien a und b n Bit Binärzahlen: $a, b \in \{0,1\}^n$.

   Sei $<_{lex}$ folgendermaßen definiert:

   - $n = 1$: $a <_{lex} b \Longleftrightarrow a[0] = 0 \wedge b[0] = 1$
   - $n > 1$: $a <_{lex} b \Longleftrightarrow a[n-1] <_{lex} b[n-1] \vee (a[n-1] = b[n-1] \wedge a[n-2:0] <_{lex} b[n-2:0])$

   Beweisen Sie die folgende Behauptung:
   $\langle a \rangle < \langle b \rangle \Longleftrightarrow a <_{lex} b$.

Exercise 4: (Realistischeres Kostenmaß) **(8 Punkte)**

Wir betrachten nun folgendes Kosten- und Delaymaß:

- Komponenten werden in einem regelmäßigen Gitter plaziert (siehe Abbildung 3).

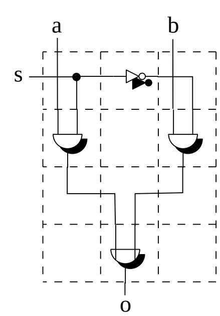

Figure 3: Gitter-Kostenmaß

- Ein einfaches Gatter hat Größe 1x1: es benutzt genau eine Zelle des Gitters.

- Verbindungen zwischen den Gattern verbrauchen ebenfalls Zellen. Verbindungen können die Zellen an der oberen, unteren, rechten oder linken Kante verlassen, nicht jedoch in den Ecken.
- Die Kosten eines Schaltkreises entsprechen der Anzahl der Zellen, die von Gattern oder Verbindungen belegt werden.
- Das Delay eines einfachen Gatter ist 1. Das Delay einer Verbindungszelle ist ebenfalls 1.
- Das Delay eines Schaltkreises ist das maximale Delay zwischen einem Eingang und einem Ausgang des Schaltkreises.

Für das Beispiel in Abbildung 3 (ein 1-Bit Multiplexer) haben wir also Kosten 9 und Delay 7.

Finden Sie einen Schaltkreis für einen n-Bit Oder-Baum[3]. Geben Sie eine rekursive Definition für einen Oder-Baum an, der im Gitter Kostenmaß möglichst geringes Delay hat.

[3] Ein Oder-Baum mit Input $a[n-1:0]$ gibt eine 0 aus gdw. alle Eingänge 0 sind.